

Controladores Lógicos Programáveis

Sistemas Discretos

**Claiton Moro Franchi
Valter Luis Arlindo de Camargo**

Controladores Lógicos Programáveis
Sistemas Discretos

Seu Cadastro É Muito Importante para Nós

Ao preencher e remeter a ficha de cadastro constante no final desta publicação, você passará a receber informações sobre nossos lançamentos em sua área de preferência.

Conhecendo melhor nossos leitores e suas preferências, vamos produzir títulos que atendam suas necessidades.

Obrigado pela sua escolha.

Fale Conosco!

Eventuais problemas referentes ao conteúdo deste livro serão encaminhados ao(s) respectivo(s) autor(es) para esclarecimento, excetuando-se as dúvidas que dizem respeito a pacotes de softwares, as quais sugerimos que sejam encaminhadas aos distribuidores e revendedores desses produtos, que estão habilitados a prestar todos os esclarecimentos.

Os problemas só podem ser enviados por:

1. **E-mail: producao@erica.com.br**
2. **Fax: (11)6197.4060**
3. **Carta: Rua São Gil, 159 - Tatuapé - CEP 03401-030 - São Paulo - SP**



Claiton Moro Franchi
Valter Luís Arlindo de Camargo

**Controladores Lógicos Programáveis
Sistemas Discretos**

1ª Edição

**São Paulo
2008 - Editora Érica Ltda.**

Copyright © 2008 da Editora Érica Ltda.

Todos os direitos reservados. Proibida a reprodução total ou parcial, por qualquer meio ou processo, especialmente por sistemas gráficos, microfilmicos, fotográficos, reprográficos, fonográficos, videográficos, internet, e-books. Vedada a memorização e/ou recuperação total ou parcial em qualquer sistema de processamento de dados e a inclusão de qualquer parte da obra em qualquer programa juscibernético. Essas proibições aplicam-se também às características gráficas da obra e à sua editoração. A violação dos direitos autorais é punível como crime (art. 184 e parágrafos, do Código Penal, conforme Lei n- 10. 695, de 07/01/2003) com pena de reclusão, de dois a quatro anos, e multa, conjuntamente com busca e apreensão e indenizações diversas (artigos 102, 103 parágrafo único, 104, 105, 106 e 107 itens 1, 2 e 3 da Lei na 9. 610, de 19/06/1998, Lei dos Direitos Autorais).

Os Autores e a Editora acreditam que todas as informações aqui apresentadas estão corretas e podem ser utilizadas para qualquer fim legal. Entretanto, não existe qualquer garantia, explícita ou implícita, de que o uso de tais informações conduzirá sempre ao resultado desejado. Os nomes de sites e empresas, porventura mencionados, foram utilizados apenas para ilustrar os exemplos, não tendo vínculo nenhum com o livro, não garantindo a sua existência nem divulgação. Eventuais erratas estarão disponíveis para download no site da Editora Érica.

"Algumas imagens utilizadas neste livro foram obtidas a partir do CorelDRAW 9, 10 e 11 e da Coleção do MasterClips/MasterPhotos® da IMSI, 100 Rowland Way, 3rd floor Novato, CA 94945, USA. "

Dados Internacionais de Catalogação na Publicação (CIP)
(Câmara Brasileira do Livro, SP, Brasil)

Franchi, Claiton Moro

Controladores Lógicos Programáveis - Sistemas Discretos / Claiton Moro

Franchi, Valter Luís Arlindo de Camargo. - 1. ed. - São Paulo: Érica, 2008.

Bibliografia.

ISBN 978-85-365-0199-4

1. Controladores digitais 2. Dispositivos lógicos programáveis (FPGA) I. Camargo, Valter Luís Arlindo de. II. Título

08-02831

CDD-629. 895

Índices para catálogo sistemático

1. Controladores digitais; Tecnologia

629. 895

Conselho Editorial:

Diretor Editorial:	Antonio Marco V. Cipelli	Revisão Gramatical:	Marlene Teresa S. Alves
Diretor Comercial:	Paulo Roberto Alves		Carla de Oliveira Morais
Diretor de Publicidade:	Waldir João Sandrini	Editoração:	Adriana Aguiar Santoro
Coordenação e Revisão:	Rosana Arruda da Silva		Pedro Paulo V. Herruso
Avaliador Técnico:	Eduardo Cesar Alves Cruz	Capa:	Maurício S. de França
Figuras:	Flávio Eugênio de Lima	Revisão de Editoração:	Rosana Ap. A. dos Santos

Editora Érica Ltda.
Rua São Gil, 159 - Tatuapé

CEP: 03401-030 - São Paulo - SP

Fone: (11) 2295-3066 - Fax: (11) 6197-4060

www.editoraerica.com.br

Controladores Lógicos Programáveis

Fabricantes

Produtos **Zelio Logic, Zelio Soft, Modicon Quantum**

Fabricante **Schneider Electric Brasil**

Endereço no Brasil:

Avenida das Nações Unidas, 23223

04795-907 - São Paulo - SP

Call Center: 0800 7289 110

Site: <http://www.schneider-electric.com.br>

Produtos **MicroWin, S7-200, S7-300**

Fabricante **Siemens Brasil**

Endereço no Brasil:

Av. Mutinga, 3800, São Paulo - SP

Tel.: (11) 3908-3335

Fax: (11) 3908-2707

Site: <http://www.siemens.com.br>

Produtos **Micrologix, SLC 500 e RSLogix500**

Fabricante **Rockwell Automation Brasil**

Endereço no Brasil:

Rua Comendador Souza, 194

05037-900 - São Paulo - SP

Tel.: (11) 3618 8900

Fax: (11) 3618 8986

Site: <http://br.rockwellautomation.com>

Produtos **ICP - 24 R, MastProg**

Fabricante **Indel Eletrônica Ltda.**

Endereço no Brasil:

Rua Vereador B. Sanches, 1144 - Parque Industrial II

87065-130 - Maringá - PR

Tel.: (44) 3218-4500

Fax: (44) 3266-1849

Site: <http://www.indel.com.br>

Requisitos de Hardware e de Software

Hardware

- ◆ PentiumIII, 1 GHz, 256 MB de memória RAM
- ◆ HD 5 GB livre ou superior
- ◆ Modem de acesso à Internet

Software

- ◆ Windows XP, Windows Server 2003 ou mais recente
- ◆ Step 7 MicroWin V4.0.1.10 da Siemens
- ◆ RSLogix 500 V6.00.00 da Allen-Bradley
- ◆ ZelioSoft 2 V4.2 da Schneider Electric
- ◆ MastProg V1.9.5.1 da Indel Indústria Eletrônica Ltda.

Dedicatória

Aos meus pais, Calixtro e Lurdes, por todo apoio, educação e confiança em mim depositados;

Com carinho especial à minha noiva Eliane pela paciência, amor e apoio que recebi durante a elaboração deste novo trabalho.

Claiton Moro Franchi

À minha esposa Fátima pelo exemplo de companheirismo, de dedicação e de apoio incondicional que sempre me proporcionou, mesmo nos momentos mais difíceis;

Às minhas filhas Gabriela e Marcela que iluminam a minha vida desde que nasceram.

Valter L. A. Camargo

*"O Senhor está perto dos
corações atribulados e salva
os espíritos abatidos."*

Sl. 34, 19

Agradecimentos

Ao professor Evandro Cherubini Rolin, coordenador dos cursos de Engenharia de Controle e Automação, Engenharia Elétrica e Superior de Tecnologia em Automação Industrial do Cesumar pelo apoio e incentivo nesta jornada;

A Schneider Electric pela contribuição, permitindo a reprodução de figuras que proporcionaram um caráter prático à obra;

Aos colegas professores dos cursos de Engenharia de Controle e Automação e Superior de Tecnologia em Automação Industrial do Cesumar de Maringá, PR;

Aos demais amigos e colegas não citados que contribuíram de forma direta ou indireta com a realização deste trabalho;

A Editora Érica pelo apoio na elaboração e edição do livro;

A Rosana Arruda pela paciência e atenção fundamentais para a composição desta obra;

A Deus por ter dado saúde e condições intelectuais para concluirmos a tarefa.

índice Analítico

Capítulo 1 - Introdução.....	21
1.1 Perspectiva histórica.....	21
1.2 Controladores lógicos programáveis.....	23
1.3 Controladores programáveis.....	24
1.4 Utilização dos CLPs.....	24
1.5 Comparação do CLP com outros sistemas de controle.....	26
1.6 Lógica com relés.....	27
1.7 Aplicações dos controladores lógicos programáveis.....	28
1.8 Arquitetura dos CLPs e princípio de funcionamento.....	29
1.8.1 Tipos de memória.....	32
1.9 Estrutura de memória e capacidade.....	34
1.9.1 Definição importante.....	34
1.10 Modos de operação de um CLP.....	38
1.10.1 Modo de programação.....	38
1.10.2 Modo de execução.....	39
1.11 Tipos de CLP.....	41
1.11.1 CLPs compactos.....	42
1.11.2 CLPs modulares.....	42
1.12 Exercícios propostos.....	44
Capítulo 2 - Interfaces de Entradas e de Saídas.....	45
2.1 Introdução.....	45
2.2 Conceitos básicos.....	46
2.2.1 Características das entradas e saídas - E/S.....	46
2.3 Módulos de entrada.....	46
2.4 Interfaces de entrada de dados.....	49
2.4.1 Regra geral.....	53
2.5 Módulos de saída.....	53
2.5.1 Saídas analógicas.....	55
2.6 Exercícios propostos.....	56
Capítulo 3 - Sensores e Atuadores.....	57
3. Introdução.....	57

3.2	Chaves.....	57
3.2.1	Chave botoeira.....	58
3.2.2	Chaves fim de curso.....	60
3.2.2.1	Principais vantagens e desvantagens das chaves fim de curso.....	62
3.2.2.2	Aplicações típicas.....	62
3.2.3	Critérios de seleção.....	63
3.2.4	Chaves automáticas.....	64
3.3	Relés.....	64
3.3.1	Aplicações.....	66
3.3.2	Seleção de relés.....	67
3.4	Sensores de proximidade.....	67
3.4.1	Classificação dos sensores com relação ao tipo de saída.....	68
3.4.1.1	Sensores de proximidade indutivos.....	69
3.4.1.2	Sensores capacitivos.....	76
3.4.1.3	Sensores de proximidade ópticos.....	82
3.4.1.4	Sensor do tipo difuso-refletido.....	85
3.4.1.5	Sensor de proximidade ultra-sônico.....	87
3.5	Exercícios propostos.....	93
Capítulo 4 - Linguagens de Programação.....		95
4.1	Definições básicas.....	95
4.1.1	Norma IEC 61131-3.....	96
4.2	Elementos comuns.....	97
4.2.1	Comentários.....	97
4.2.2	Unidades organizacionais de programas.....	97
4.2.3	Entradas, saídas e memória.....	97
4.2.4	Acesso direto a variáveis.....	98
4.2.5	Tipo de dado.....	99
4.2.6	Strings.....	100
4.2.7	Tempos e datas.....	100
4.2.7.1	Outros tipos.....	101
4.2.8	Endereçamento simbólico.....	102
4.2.9	Declaração de variáveis.....	102
4.2.9.1	Variáveis internas.....	103
4.2.9.2	Variáveis de entrada.....	103

4.2.9.3	Variáveis de saída.....	103
4.2.9.4	Variáveis de entrada e de saída.....	103
4.2.10	Inicialização.....	104
4.2.11	Atributos de variáveis.....	105
4.3	Linguagens de programação.....	105
4.3.1	Linguagem Ladder- LadderDiagram(LD).....	106
4.3.2	Listade Instruções- InstructionList(IL).....	106
4.3.3	Texto Estruturado- Structured Text (ST).....	107
4.3.4	Diagrama de Blocos de Funções- FunctionBlockDiagram(FBD).....	107
4.3.5	Seqüenciamento Gráfico de Funções- Seqüencial Function Chart (SFC).....	107
4.3.6	Aplicação de linguagens de programação aos CLPs.....	108
4.4	Exercícios propostos.....	108
Capítulo 5 - Linguagem Ladder.....		109
5.1	Lógica de contatos.....	110
5.1.1	Chave aberta.....	110
5.1.2	Chave fechada.....	110
5.2	Símbolos básicos.....	111
5.2.1	Relés.....	112
5.3	Diagrama de contatos em Ladder.....	114
5.3.1	Fluxo reverso.....	116
5.3.2	Repetição de contatos.....	117
5.3.3	Repetição de uma mesma bobina.....	118
5.3.4	Relés internos.....	118
5.3.5	Endereçamento.....	119
5.3.6	Siemens (S7-200).....	120
5.3.7	Allen-Bradley (RSLogix500).....	121
5.3.8	Schneider Electric (Zelio Logic).....	122
5.3.9	Conversão de diagramas elétricos em diagrama Ladder.....	122
5.3.10	Contatos na vertical.....	123
5.3.11	Avaliação de leituras de graus do diagrama Ladder.....	125
5.4	Circuitos de auto-retenção.....	127
5.4.1	Contatos "selo".....	127
5.4.2	Instruções set e reset.....	128
5.4.3	Deteção de eventos.....	130

5.4.4 Allen-Bradley.....	132
5.4.4.1 ONS- borda de subida.....	132
5.5 Leitura das entradas.....	135
5.5.1 Princípcide funcionamento.....	136
5.5.2 Utilização de chaves externas do tipo NF.....	137
5.6 Exercícios propostos.....	139
Capítulo 6 - Circuitos Combinacionais.....	141
6.1 Tabela-verdade.....	142
6.2 Fluxograma para o desenvolvimento de projetos combinacionais.....	143
6.2.1 Álgebra booleana.....	143
6.2.2 Estados lógicos.....	143
6.2.3 Funções lógicas.....	144
6.3 Função inversora (NOT).....	145
6.3.1 Representação da porta inversora no diagrama elétrico.....	145
6.3.1.1 Teorema booleano.....	146
6.3.2 Exemplos resolvidos.....	146
6.4 Função E (AND).....	146
6.4.1 Representação da porta E no diagrama elétrico.....	146
6.4.2 Representação da porta E em linguagem Ladder.....	147
6.4.3 Representação da porta E (AND) no diagrama de blocos de funções.....	148
6.4.4 Funções algébricas utilizando a função lógica E (AND).....	150
6.4.5 Exemplos resolvidos.....	151
6.5 Função OU (OR).....	152
6.5.1 Representação da porta OU no diagrama elétrico.....	152
6.5.2 Representação da porta OU em linguagem Ladder.....	153
6.5.3 Representação da porta OU em diagrama de blocos de funções.....	154
6.5.4 Álgebra booleana envolvendo funções OR.....	156
6.5.5 Exemplos resolvidos.....	158
6.6 Função NÃO-E (NAND).....	159
6.6.1 Representação da função NÃO-E no diagrama elétrico.....	159
6.6.2 Primeiro teorema de Morgan.....	159
6.6.3 Segundo teorema de Morgan.....	159
6.6.4 Representação da função NÃO-E em diagrama de blocos de funções.....	161
6.6.5 Exemplo resolvido.....	162

6.7	Função NÃO-OU (NOR).....	162
6.7.1	Representação da função NÃO-OU no diagrama elétrico.....	162
6.7.2	Representação da porta NÃO-OU em linguagem Ladder.....	163
6.7.3	Representação da função NÃO-OU em diagrama de blocos de funções.....	164
6.7.4	Exemplos resolvidos.....	165
6.8	Função OU-EXCLUSIVO (XOR).....	166
6.8.1	Representação da função OU-EXCLUSIVO no diagrama elétrico.....	166
6.8.2	Representação da função NÃO-OU-EXCLUSIVO (XNOR) no diagrama elétrico.....	167
6.8.3	Resumo.....	168
6.8.4	Exemplos resolvidos.....	168
6.9	Exercícios propostos.....	170
Capítulo 7 - Mapa de Veitch-Karnaugh.....		173
7.1	Células adjacentes.....	174
7.2	Transcrição da tabela-verdade para o mapa de Karnaugh.....	174
7.2.1	Utilização do mapa.....	176
7.2.2	Agrupamento de minitermos.....	178
7.2.3	Soma de produtos ou produto de somas.....	180
7.2.4	Funções incompletamente especificadas.....	181
7.2.5	Uso dos mapas de Karnaugh.....	182
7.2.5.1	Implicantes.....	182
7.2.5.2	Implicantes primos.....	182
7.2.5.3	Implicante primo essencial.....	183
7.2.5.4	Algoritmo.....	185
7.3	Exercícios propostos.....	192
Capítulo 8 - Sistemas Seqüência.....		195
8.1	Instrução contador.....	195
8.1.1	Contador crescente.....	196
8.1.2	Contador decrescente.....	197
8.1.3	Contador bidirecional.....	198
8.1.4	Exemplo resolvido.....	199
8.2	Temporizadores.....	203
8.2.1	TP - Temporizador de Pulso (Pulse Timer).....	204
8.2.2	Temporizador com retardopara ligar (TON - Timer On Delay).....	205

8.2.3	Temporizador ON - nos controladores Allen-Bradley.....	207
8.2.4	Temporizador de atraso para desligar (TOF - Timer Off Delay).....	209
8.2.5	Temporizador OF - RSLogix 500 (Allen-Bradley).....	212
8.2.6	Temporizador retentivo - RTO.....	213
8.3	Exercícios propostos.....	218
Capítulo 9 - Linguagem de Lista de Instruções.....		221
9.1	Princípios básicos.....	222
9.2	Sintaxe.....	222
9.3	Rótulo (etiqueta).....	223
9.4	Modificadores de instruções.....	223
9.4.1	Operador LD.....	225
9.4.2	Operador ST.....	225
9.4.3	Operador S.....	227
9.4.4	Operador R.....	228
9.5	Operações adiadas.....	229
9.6	Mnemônicos de alguns fabricantes.....	234
9.6.1	Operador JMP.....	234
9.6.2	Operador RET.....	235
9.7	Contadores.....	236
9.8	Temporizadores.....	237
9.9	Exercícios propostos.....	239
Capítulo 10 - Grafset/SFC.....		241
10.1	Conceitos básicos de Grafset.....	242
10.2	Regras de evolução do Grafset.....	245
10.2.1	Regras de sintaxe.....	247
10.3	Ações associadas às etapas.....	248
10.4	Estruturas básicas do Grafset.....	253
10.4.1	Seqüência única.....	253
10.4.2	Seleção de seqüências.....	254
10.4.3	Salto de etapas.....	255
10.4.4	Repetição de seqüência.....	255
10.4.5	Paralelismo.....	256
10.5	Aplicação do Grafset para a resolução de problemas.....	256
10.6	Aplicação do Grafset para problemas que envolvem seleção de seqüências.....	260

10.6.1	Exemplo da aplicação do Grafcet para a resolução de problemas que contenham contadores e temporizadores.....	266
10.7	Aplicação do Grafcet em processos em que ocorre paralelismo.....	269
107.1	Problemas que envolvem paralelismo.....	272
108	Aplicações de Grafcet em chaves de partida.....	277
108.1	Chave de partida direta.....	278
108.2	Chave de partida reversora.....	278
108.3	Chave de partida estrela-triângulo.....	279
109	Exercícios propostos.....	280
Capítulo 11 Conversão Grafcet/Ladder.....		289
11.1	Implementação do algoritmo de controle a partir do Grafcet.....	289
11.2	Método.....	290
11.2.1	Seqüência de procedimentos para projeto.....	290
11.3	Etapas.....	291
11.3.1	Etapa inicial.....	292
11.3.2	Transições.....	293
11.3.3	Caso geral.....	294
11.3.4	Seqüência simples.....	294
11.3.5	Divergência E (AND) simples.....	295
11.3.6	Divergência e convergência E (AND).....	295
11.3.7	Divergência OU (OR).....	296
11.3.8	Convergência OU (OR).....	297
11.4	Ações.....	298
11.4.1	Ação normal.....	298
11.4.2	Ações condicionais.....	298
11.4.3	Ações memorizadas.....	299
11.4.4	Ações que envolvem temporizadores.....	299
11.4.5	Ações com retardo para iniciar.....	300
11.4.6	Ações limitadas no tempo.....	300
11.4.7	Ações impulsivas.....	300
11.5	Exemplos resolvidos.....	301
11.5.1	Exemplo 1 - seqüência simples.....	301
11.5.2	Set (S).....	306
11.5.3	Exemplo 2 - seqüências com convergência e divergência "OL".....	308

11.5.4 Exemplo3 - seqüências com convergência e divergência "E" (paralelismo).....	314
11.6 Exercícios propostos.....	320
Apêndice A - Utilização do Software Zelio Soft 2	325
A.1 Utilização da linguagem Ladder.....	327
A.2 Temporizadores e contadores.....	330
A.3 Diagrama de blocos (FBD).....	331
Apêndice B - Sistemas de Numeração	333
B.1 Sistema decimal.....	334
B.2 Sistema binário.....	334
B.3 Sistema hexadecimal.....	335
B.4 Conversão de bases.....	336
B.4.1 Conversão de decimal em outra base.....	336
B.4.2 Conversão de outra base em decimal.....	337
B.5 Sistemas de codificação avançados.....	337
B.5.1 Binary Coded Decimal (BCD).....	337
B.5.2 Código Gray.....	338
Referências Bibliográficas	339
Marcas Registradas	341
Glossário	342
Índice Remissivo	349

Prefácio

A elaboração desta obra surgiu devido à necessidade de material didático para estudar os controladores lógicos programáveis de maneira clara e objetiva, sem perder o caráter técnico e formal.

O conteúdo é apresentado com linguagem simples, acompanhado de figuras e exemplos ilustrativos, buscando aliar abordagem teórica à prática para auxiliar a compreensão das informações tanto pelo estudante de nível técnico e superior como por profissionais da área.

Um ditado diz: "uma imagem vale mais que mil palavras". Acreditando nisso, foram feitas diversas ilustrações para facilitar a explicação dos conceitos e exemplos. O diferencial desta obra é a inclusão de grande número de exercícios resolvidos com o uso dos principais CLPs do mercado.

A idéia central é fornecer ao leitor ferramentas que auxiliem na utilização dos controladores por meio de métodos de descrição e implementação de problemas práticos. O objetivo não é utilizar controladores de apenas um fabricante, e sim passar conceitos fundamentais para a aplicação dos controladores.

Os temas e exemplos apresentados levam em consideração as questões práticas de aplicação de forma que os leitores percebam a conexão entre os conceitos estudados e o mundo real.

Ao finalizar a leitura, o leitor certamente vai se deparar com outras marcas e modelos de CLP e terá de exercer atividades de projeto, programação e manutenção de sistemas. Pensando nessa circunstância, este livro serve como ferramenta para o entendimento e desenvolvimento de programação, independente do controlador utilizado.

O capítulo 1 apresenta os controladores lógicos programáveis, sua perspectiva histórica, arquitetura, princípio de funcionamento, tipos de memória e capacidade. O capítulo 2 destaca as interfaces de entradas e saídas analógicas e digitais. São apresentados aspectos construtivos das interfaces NPN, PNP, TRIAC, transistor e relé.

No capítulo 3 são abordados os sensores de proximidade indutivos, capacitivos, ópticos, ultra-sônicos, além de relés e chaves fim de curso com suas características, aspectos construtivos e aplicações.

O capítulo 4 destaca as linguagens de programação segundo o padrão IEC 6113-3, sendo Lista de Instruções (IL), Texto Estruturado (ST), Diagrama de Blocos Funcionais (FBD) e Ladder, bem como os elementos comuns a elas, que incluem sintaxe, tipos de dados, forma de acesso, visibilidade, entre outros.

A linguagem de programação Ladder com conceitos básicos, bobinas, relés internos, endereçamento nos controladores IEC, Siemens, Schneider Electric e Allen-Bradley, conversão de diagramas elétricos em diagramas Ladder, instruções e detecção de eventos apresentam-se no capítulo 5.

O capítulo 6 traz os circuitos combinacionais, como tabela-verdade, álgebra booleana, funções lógicas AND, OR, NOT, NOR, XOR e NAND, representação das funções lógicas em diagramas de bloco e em linguagem Ladder e diagramas elétricos.

Os mapas de Veitch-Karnaugh encontram-se no capítulo 7, que envolve a transição da tabela-verdade para o mapa de Karnaugh, utilização do mapa, soma de produtos ou produtos de soma, funções incompletamente especificadas, algoritmo para implementação do mapa de Karnaugh e o uso dos mapas para solução de problemas práticos.

Incluídos no capítulo 8 estão os sistemas seqüenciais, que incluem os contadores crescente, decrescente e bidirecional e os temporizadores de pulso, retardo para ligar e para desligar. São resolvidos exemplos nos controladores Siemens, Allen-Bradley, Schneider Electric e IEC 6113-3.

O capítulo 9 destaca a linguagem de programação Lista de Instruções (IL), descrevendo os princípios básicos, sintaxe, instruções, bem como exemplos resolvidos de conversão de linguagem Ladder em Lista de Instruções.

A linguagem SFC (Grafcet) é tratada no capítulo 10, que abrange conceitos básicos, regras de evolução, sintaxe, etapas, ações, estruturas básicas, seqüência única, seleção de seqüências, salto de etapas, repetição de seqüências e paralelismo.

O capítulo 11 explica a conversão de Grafcet em linguagem Ladder com seqüência de procedimentos, conversão de seqüências simples, divergência e convergência E, divergência e convergência OU, ações normal, condicional e memorizada e temporizadores impulsivos.

Os apêndices A e B apresentam os sistemas de numeração e descrevem a utilização do software Zelio Logic para melhor compreensão dos assuntos ministrados.

Destina-se a técnicos, tecnólogos e engenheiros que atuam nas áreas de automação, mecatrônica e eletrotécnica, além de profissionais que desejam manter-se atualizados.

Os autores

Sobre os Autores

Claiton Moro Franchi é professor do Centro Universitário de Maringá (Cesumar) nos cursos de Engenharia de Controle e Automação e Superior de Tecnologia em Automação Industrial onde ministra as disciplinas de Informática Industrial, Eletrotécnica e Instrumentação Industrial. Coordenador do curso de Especialização em Automação de Processos Industriais. Consultor técnico em

Técnico em Eletrotécnica pelo Colégio Técnico Industrial de Santa Maria (UFPSM). Engenheiro eletricitista pela Universidade Federal de Santa Maria (UFPSM). Especialista em Automação Industrial, mestre e doutorando em Engenharia Química na área de Controle, Modelagem e Automação de Processos pela Universidade Estadual de Maringá (UEM).

www.claitonfranchi.com

Valter Luís Ariindo de Camargo é professor do Centro Universitário de Maringá (Cesumar) nos cursos de Engenharia de Controle e Automação e de Tecnologia em Automação Industrial onde ministra as disciplinas de Informática Industrial, Eletrônica, Microprocessadores e Microcontroladores. Tem experiência em automação de sistemas eletrônicos e no desenvolvimento de soluções de hardware e software. Presta consultoria e no desenvolvimento de sistemas eletrônicos microcontrolados.

Mestre em Engenharia Elétrica na área de Sistemas Eletrônicos pela Universidade Estadual de Londrina (UEL). Especialista em Automação Industrial e Sistemas de Informação pela Universidade Estadual de Maringá (UEM). Graduado em Tecnologia em Processamento de Dados pela Faculdade de Administração e Informática de Maringá (FAIMAR). Técnico em Eletrônica pelo Colégio Técnico São José de Maringá. Técnico em Eletrotécnica pela UTFPR de Curitiba.

Sobre o Material Disponível na Internet

O material disponível no site da Editora Érica (www.editoraerica.com.br) contém todas as respostas dos exercícios desenvolvidos no livro. Para visualizar esses arquivos é necessário possuir instalado o Adobe Acrobat Reader versão 6 ou mais recente e o software Zelio Soft 2 V4.2.

CLP.EXE = 1.18 MB

Procedimento para Download

Acesse o site da Editora Érica (www.editoraerica.com.br). A transferência do arquivo disponível pode ser feita de duas formas:

- ♦ **Por meio do módulo pesquisa.** Localize o livro desejado, digitando palavras-chave (nome do livro ou do autor). Aparecerão os dados do livro e o arquivo para download. Dê um clique sobre o arquivo executável que será transferido.
- ♦ **Por meio do botão "Download".** Na página principal do site, clique no item "Download". Será exibido um campo, no qual devem ser digitadas palavras-chave (nome do livro ou do autor). Serão exibidos o nome do livro e o arquivo para download.

Procedimento para Descompactação

- ♦ **Primeiro passo:** após ter transferido o arquivo, verifique o diretório em que se encontra e dê um duplo-clique no arquivo. Aparecerá uma tela do programa WINZIP SELF-EXTRACTOR que conduzirá você ao processo de descompactação. Abaixo do Unzip To Folder, existe um campo que indica o destino do arquivo que será copiado para o disco rígido do seu computador.
C: CLP
- ♦ **Segundo passo:** prossiga a instalação, clicando no botão Unzip, o qual se encarregará de descompactar o arquivo. Logo abaixo dessa tela, aparecerá a barra de status a qual monitora o processo para que você acompanhe. Após o término, outra tela de informação surgirá, indicando que o arquivo foi descompactado com sucesso e está no diretório criado. Para sair dessa tela, clique no botão OK. Para finalizar o programa WINZIP SELF-EXTRACTOR, clique no botão Close.



1.1 Perspectiva histórica

Os primeiros sistemas de controle foram desenvolvidos durante a Revolução Industrial, no final do século XIX. As funções de controle eram implementadas por engenhosos dispositivos mecânicos, os quais automatizavam algumas tarefas críticas e repetitivas das linhas de montagem da época. Os dispositivos tinham de ser desenvolvidos para cada tarefa e devido à natureza mecânica, eles tinham uma pequena vida útil.

Na década de 1920, os dispositivos mecânicos foram substituídos pelos relés e contadores. A lógica a relés viabilizou o desenvolvimento de funções de controle mais complexas e sofisticadas. Desde então, os relés têm sido empregados em um grande número de sistemas de controle em todo o mundo. Eles se mostraram uma alternativa de custo viável, especialmente para a automação de pequenas máquinas com um número limitado de transdutores e atuadores. Na indústria moderna, a lógica a relés é raramente adotada para o desenvolvimento de novos sistemas de controle, mas ainda existe em operação um grande número de sistemas antigos em que é utilizada.

O desenvolvimento da tecnologia dos Circuitos Integrados (CIs) possibilitou uma nova geração de sistemas de controle. Em comparação com os relés, os CIs baseados nas tecnologias TTL ou CMOS são muito menores, mais rápidos e possuem uma vida útil muito maior. Em muitos sistemas de controle, que utilizam relés e CIs, a lógica de controle, ou algoritmo, é definida permanentemente pela interligação elétrica. Sistemas com lógica definida pela interligação elétrica são fáceis de implementar, mas o trabalho de alterar o seu comportamento ou sua lógica é muito difícil e demorado.

No início da década de 1970, os primeiros computadores comerciais começaram a ser utilizados como controladores em sistemas de controle de grande porte. Devido ao fato de o computador ser programável, ele proporciona uma grande vantagem em comparação com a lógica por interligação elétrica, utilizada em siste-

mas com relés e CIs. No entanto, os primeiros computadores eram grandes, caros, difíceis de programar e muito sensíveis à utilização em ambientes "hostis" encontrados em muitas plantas industriais.

O *Programmable Logic Controller* (PLC) ou Controlador Lógico Programável (CLP) foi desenvolvido a partir de uma demanda existente na indústria automobilística norte-americana.

Suas primeiras aplicações foram na Hydronic Division da General Motors, em 1968, devido a grande dificuldade de mudar a lógica de controle de painéis de comando a cada mudança na linha de montagem. Tais mudanças implicavam em altos gastos de tempo e de dinheiro.

Sob a liderança do engenheiro Richard Morley, foi elaborada uma especificação que refletia as necessidades de muitos usuários de circuitos a relés, não só da indústria automobilística, como de toda a indústria manufatureira. Para aplicação industrial era necessário um controlador com as seguintes características:

- ◆ Facilidade de programação e reprogramação, preferivelmente na planta, para ser possível alterar a sequência de operações na linha de montagem;
- ◆ Possibilidade de manutenção e reparo, com blocos de entrada e saída modulares;
- ◆ Confiabilidade para que possa ser utilizado em um ambiente industrial;
- ◆ Redução de tamanho em comparação ao sistema tradicional que utilizava relés;
- ◆ Ser competitivo em custo com relação a painéis de relés e eletrônicos equivalentes;
- ◆ Possibilitar entradas em 115 V e saídas com 115 V e com capacidade mínima de 2 A para operar com válvulas solenóides e contadores;
- ◆ Possibilitar expansões em grandes alterações no sistema;
- ◆ Memória programável com no mínimo 4 KBytes e possibilidade de expansão;
- ◆ Estações de operação com interface mais amigável;
- ◆ Possibilidade de integração dos dados de processo do CLP em bancos de dados gerenciais, para tornar disponíveis informações sobre o chão de fábrica para os departamentos envolvidos com o planejamento da produção.

No final da década de 1960, uma companhia americana chamada Bedford Associated lançou um dispositivo de computação denominado MODICON (*Modular Digital Controller*) que depois se tornou o nome de uma divisão da companhia destinada ao projeto, produção e venda desses computadores de uso específico.

A Figura 1.1 representa a evolução dos sistemas de controle desde o final do século XIX.

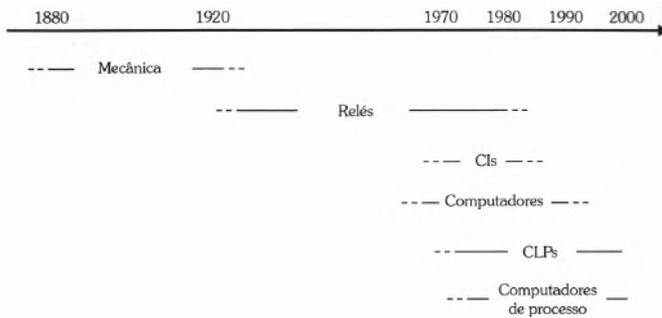


Figura 1.1 - Evolução dos sistemas de controle desde o final do século XIX.

1.2 Controladores lógicos programáveis

Podemos considerar o CLP um computador projetado para trabalhar no ambiente industrial. Os transdutores e os atuadores são conectados a robustos cartões de interface. Comparados com um computador de escritório, os primeiros CLPs tinham um conjunto de instruções reduzido, normalmente apenas condições lógicas e não possuíam entradas analógicas, podendo manipular somente aplicações de controle digital (discreto).

Os primeiros CLPs lançados eram equipamentos grandes e relativamente caros, considerados competitivos somente para aplicações que contivessem pelo menos 150 relés. Atualmente, com melhorias de projeto e uso cada vez maior de circuitos integrados, pode-se utilizar facilmente um CLP para circuitos equivalentes a 15 relés.

Um Controlador Lógico Programável é definido pelo IEC (*International Electrotechnical Commission*) como:

"Sistema eletrônico operando digitalmente, projetado para uso em um ambiente industrial, que usa uma memória programável para a armazenagem interna de instruções orientadas para o usuário para implementar funções específicas, tais como lógica, seqüencial, temporização, contagem e aritmética, para controlar, através de entradas e saídas digitais ou analógicas, vários tipos de máquinas ou processos. O controlador programável e seus periféricos associados são projetados para serem facilmente integráveis em um sistema de controle industrial e facilmente usados em todas suas funções previstas."

De acordo com a definição da NEMA (National Electrical Manufacturers Association), é

"Um equipamento eletrônico que funciona digitalmente e que utiliza uma memória programável para o armazenamento interno de instruções para implementar funções específicas, tais como lógica, seqüenciamento, registro e controle de tempos, contadores e operações aritméticas para controlar, através de, módulos de entrada/saída digitais (LIGA/DESLIGA) ou analógicos (1-5 Vcc, 4-20 mA etc.), vários tipos de máquinas ou processos."

Em outras palavras, controlador lógico programável pode ser visto como um equipamento eletrônico de processamento que possui uma interface amigável com o usuário que tem como função executar controle de vários tipos e níveis de complexidade.

1.3 Controladores programáveis

Devido ao intuito inicial de substituírem os painéis de relés no controle discreto, foram chamados de PLC (*Programmable Logic Controllers*) que é traduzido para o português como CLP (Controladores Lógicos Programáveis). Porém, atualmente, os controladores são bem mais complexos, pois as plantas industriais normalmente precisam manipular não somente funções lógicas binárias, como, por exemplo, tipo E e OU, mas também controlar malhas analógicas, motivo pelo qual podem ser chamados atualmente apenas de *Programmable Controllers* ou CP (Controladores Programáveis), já que não são limitados a operações com condições lógicas. No entanto, o nome CLP fixou-se como sinônimo de produto, motivo pelo qual continuaremos a utilizá-lo neste texto.

1.4 Utilização dos CLPs

Toda planta industrial necessita de algum tipo de controlador para garantir uma operação segura e economicamente viável. Desde o nível mais simples, em que pode ser utilizado para controlar o motor elétrico de um ventilador para regular a temperatura de uma sala, até um grau de complexidade elevado, controlando a planta de um reator nuclear para produção de energia elétrica. Embora existam tamanhos e complexidades diferentes, todos os sistemas de controle podem ser divididos em três partes com funções bem definidas: os transdutores (sensores), os controladores e os atuadores.

- ♦ **sensores/transdutores** - transdutor é um dispositivo que converte uma condição física do elemento sensor em um sinal elétrico para ser utilizado pelo CLP através da conexão às entradas do CLP. Um exemplo típico é um botão de pressão momentânea, em que um sinal elétrico é enviado do

botão de pressão ao CLP, indicando sua condição atual (pressionado OU liberado).

- ◆ **Atuadores:** sua função é converter o sinal elétrico oriundo do CLP em uma condição física, normalmente ligando ou desligando algum elemento. Os atuadores são conectados às saídas do CLP. Um exemplo típico é fazer o controle do acionamento de um motor através do CLP. Neste caso a saída do CLP vai ligar ou desligar a bobina do contator que o comanda.
- ◆ **Controladores:** de acordo com os estados das suas entradas, o controlador utiliza um programa de controle para calcular os estados das suas saídas. Os sinais elétricos das saídas são convertidos no processo através dos atuadores. Muitos atuadores geram movimentos, tais como válvulas, motores, bombas; outros utilizam energia elétrica ou pneumática. O operador pode interagir com o controlador por meio dos parâmetros de controle. Alguns controladores podem mostrar o estado do processo em uma tela ou em um *display*.

Um sistema de controle típico encontra-se na Figura 1.2.

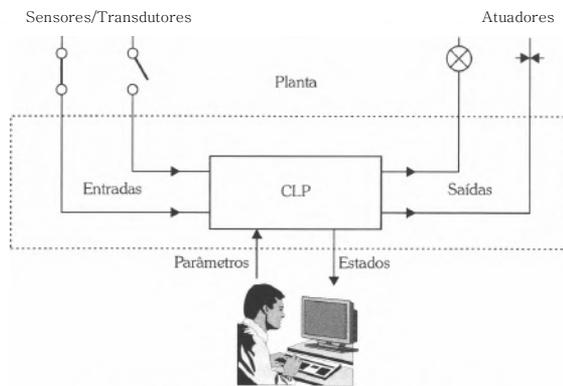


Figura 1.2 - Representação dos sistemas de controle.

O controlador monitora o *status* do processo em tempo real de uma planta através de um número definido de transdutores, que convertem as grandezas físicas em sinais elétricos, os quais são conectados com as entradas dos CLPs.

As atuais funções de controle existentes em uma planta industrial são normalmente distribuídas entre um número de controladores programáveis, os quais podem ser instalados próximo dos equipamentos a serem controlados. Os diferentes controladores são usualmente conectados via rede local (LAN) a um sistema super-

visório central, o qual gerencia as diversas informações do processo controlado, tais como alarmes, receitas e relatórios.

O operador desempenha um papel importante na indústria moderna. A maioria das plantas industriais possui um sistema chamado Sistema SCADA (*Supervisory Control And Data Acquisition*). Esses sistemas têm monitores coloridos de alta resolução, com os quais o operador pode selecionar diferentes programas e avaliar a situação do processo produtivo. A Figura 1.3 ilustra essas etapas de supervisão e controle utilizando CLPs.

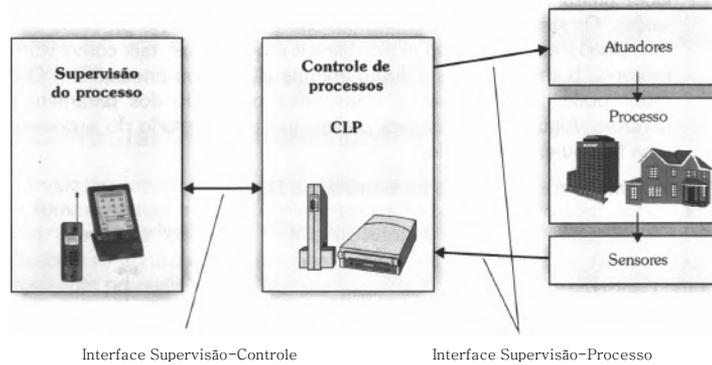


Figura 1.3 - Etapas de supervisão e controle utilizando CLPs.

1.5 Comparação do CLP com outros sistemas de controle

Apesar de abordarmos o controle de processos com CLPs, outros sistemas com relés, sistemas digitais lógicos e computadores podem ser utilizados em aplicações de controle monitoração e intertravamento de processos industriais.

Uma das grandes vantagens de utilizarmos o CLP deve-se ao fato de possuir características de programação que o tornam mais eficiente que outros equipamentos industriais, tais como:

- ◆ Facilidade e flexibilidade para alterar os programas. O CLP pode ser reprogramado e operar com uma lógica distinta.
- ◆ O programa pode ser armazenado em memória para replicação em outro sistema ou ser guardado como sistema reserva (*backup*).
- ◆ No caso de defeito, sinalizadores visuais no CLP informam a operadora parte do sistema que está defeituosa.

Os CLPs apresentam as seguintes desvantagens em relação aos relés:

- ◆ Custo elevado;
- ◆ Uso de algum tipo de programação ou álgebra booleana no projeto, técnicas que são desconhecidas por uma boa parte dos eletricitistas;
- ◆ Sensibilidade à interferência de ruídos elétricos com as instalações industriais;
- ◆ Necessidade de maior qualificação da equipe de manutenção.

Diversos fabricantes lançaram módulos lógicos de estado sólido que usam linguagem de programação baseada na lógica de contatos de relés (diagramas do tipo *Ladder*), o que dá condições ao projetista de desenvolver sistemas de forma semelhante àqueles que usavam relés eletromecânicos.

1.6 Lógica com relés

Durante um longo tempo, foi largamente utilizada a lógica para intertravamentos com relés. Esses sistemas tiveram uma grande aceitação devido ao fato de possuírem:

- ◆ Facilidade de verificação de funcionamento, pois quando um relé atua, é visível sua atuação;
- ◆ Imunidade a ruídos elétricos e interferências eletromagnéticas;
- ◆ Simplicidade de entendimento, instalação e manutenção (em sistemas simples).

Entretanto, havia muitos problemas com uso dos relés:

- ◆ Grande complexidade de instalação e sua verificação em sistemas grandes e complexos;
- ◆ Pouca flexibilidade para mudanças, pois qualquer modificação na lógica dos relés implicava refazer todos os desenhos esquemáticos, instalação e testes;
- ◆ Ocupam um grande espaço dentro dos painéis.

A Tabela 1.1 ilustra as características e benefícios do uso do controlador lógico programável.

Características do sistema com CLP	Benefícios
Uso de componentes de estado sólido	Alta confiabilidade
Memória programável	Simplifica mudanças Flexibiliza o controle
Pequeno tamanho	Necessita de um espaço mínimo para instalação
Microprocessador	Capacidade de comunicação Alto nível de performance Alta qualidade dos produtos Possibilidade de trabalhar com muitas funções simultaneamente
Contadores/temporizadores via <i>software</i>	Facilidade para alterar <i>presets</i> Elimina <i>hardware</i>
Controle de relés via <i>software</i>	Reduz custo em hardware/cabeamento Redução de espaço
Arquitetura modular	Flexibilidade para instalação Facilmente instalado Redução de custos de <i>hardware</i> Expansibilidade
Variedades de interfaces de I/O	Controle de uma grande variedade de I/O Elimina um controle dedicado
Estações remotas de I/O	Elimina cabeamentos longos
Indicadores de diagnóstico	Reduz tempo de manutenção Sinaliza a operação correta/incorreta do sistema de controle
Interfaces modulares de I/O	Facilita a manutenção Facilita o cabeamento
Variáveis de sistema alocadas na memória de dados	Facilita gerenciamento/manutenção Podem ser colocadas na forma de um relatório de saída

Tabela 1.1 - Características e benefícios do controlador lógico programável.

1.7 Aplicações dos controladores lógicos programáveis

O CLP, devido às suas características especiais de projeto, tem um campo de aplicação muito vasto. A constante evolução *hardware* e do *software* é uma necessidade para que o CLP possa atender às demandas dos processos.

É utilizado fundamentalmente nas instalações em que é necessário um processo de manobra, controle e supervisão. Desta forma, sua aplicação abrange desde pro-

cessos de fabricação industrial até qualquer processo que envolva transformação de matéria-prima.

As dimensões reduzidas, extrema facilidade de montagem, possibilidade de armazenar os programas que descrevem o processo tornam o CLP ideal para aplicações em processos industriais, como:

- ◆ Indústria de plástico;

- ◆ Indústria petroquímica;
- ◆ Máquinas de embalagens;
- ◆ Instalações de ar condicionado e calefação;
- ◆ Indústria de açúcar e álcool;
- ◆ Papel e celulose;
- ◆ Indústrias alimentícias;
- ◆ Mineração.

1.8 Arquitetura dos CLPs e princípio de funcionamento

O CLP é um equipamento de estado sólido que pode ser programado para executar instruções que controlam dispositivos, máquinas e operações de processos pela implementação de funções específicas, como lógica de controle, seqüenciamento, controle de tempo, operações aritméticas, controle estatístico, controle de

Os CLPs são projetados e construídos para operarem em ambientes severos, portanto devem resistir a altas temperaturas, ruídos elétricos, poluição atmosférica, ambientes úmidos etc.

Sua capacidade quanto ao número de entradas e saídas, memória, conjunto de instruções, velocidade de processamento, conectividade, flexibilidade, IHM etc. varia conforme o fabricante e modelo.

Os primeiros controladores lógicos programáveis tinham como função primordial somente substituir os relés utilizados na indústria. A sua função era somente realizar operações seqüenciais que eram anteriormente implementadas com relés, como, por exemplo, controle liga/desliga de máquinas e processos que necessitavam operações repetitivas. Em um curto tempo esses controladores tiveram muitas melhorias em relação aos relés, como o uso de menor espaço e energia, indicadores de diagnóstico e ao contrário dos relés, a sua lógica de operação poderia ser mudada sem a necessidade de alteração das conexões físicas dos

Um controlador lógico programável pode ser dividido em duas partes, conforme a Figura 1.4:

- ◆ Uma unidade central de processamento;
- ◆ Sistemas de interface de entrada/saída.

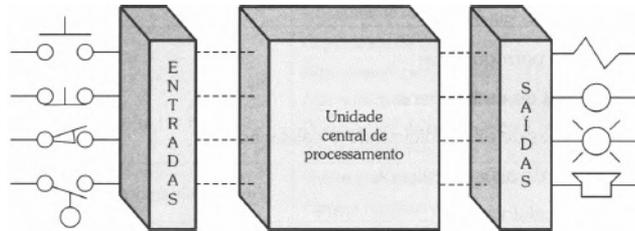


Figura 1.4 - Diagrama de blocos de um controlador lógico programável.

A Unidade Central de Processamento (UCP), mais conhecida pela sua sigla originária da língua inglesa CPU (*Central Processing Unit*), comanda todas as atividades do CLP, sendo formada pelos três elementos mostrados na Figura 1.5:

- ◆ Processador;
- ◆ Sistema de memórias;
- ◆ Fonte de alimentação.

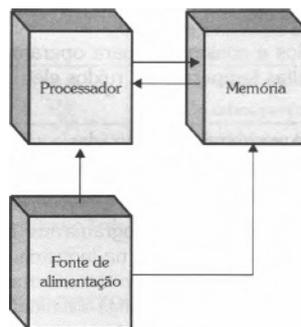


Figura 1.5 - Diagrama de bloco dos principais componentes da CPU.

Podemos ter um diagrama de blocos simplificado do CLP, como está ilustrado na Figura 1.5. Juntamente com a interface de comunicação e as interfaces de entrada e saída, temos o controlador lógico programável, como exibe a Figura 1.6.

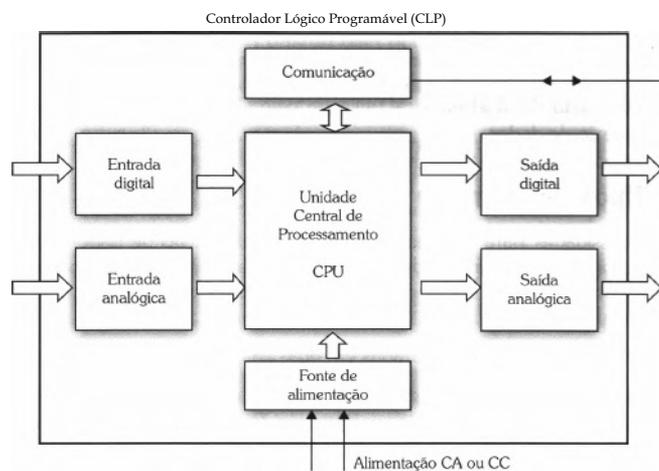


Figura 1.6 - Diagrama de blocos do CLP.

De acordo com a Figura 1.6, um CLP pode ser dividido em cinco partes:

1. Fonte de alimentação
2. Entradas (analógicas e/ou digitais)
3. Saídas (analógicas e/ou digitais)
4. Unidade Central de Processamento (CPU)
5. Unidade de comunicação

A fonte de alimentação é responsável pelo fornecimento da energia necessária para a alimentação da CPU e dos módulos de entrada e de saída. Fornece todos os níveis de tensão exigidos para as operações internas do CLP. Convém lembrar que, como geralmente os CLPs são modulares, existem casos em que uma segunda fonte é necessária devido ao aumento de consumo com a expansão dos módulos. Cada fabricante especifica as condições que tornam necessária a segunda fonte. Certos modelos de CLPs são projetados para operarem com uma tensão de alimentação de 220 V, outros trabalham com tensão de alimentação contínua de 24 V.

As memórias são divididas em duas partes: instruções do programa executivo que controla as atividades da CPU e instruções do programa de aplicação do usuário, esta última parte expansível.

- ♦ **Memória de programa:** responsável pelo armazenamento do programa aplicativo, desenvolvido pelo usuário para desempenhar determinadas tarefas.
- ♦ **Memória de dados:** local utilizado pelo CPU para armazenamento temporário de dados.

1.8.1 Tipos de memória

As necessidades para o armazenamento e recuperação de dados para a memória de programa e memória de dados não são as mesmas. Por exemplo, normalmente o conteúdo da memória de dados necessita ser alterado conforme os dados vão sendo coletados.

As memórias podem ser separadas em duas categorias: voláteis e não-voláteis.

- ♦ **Memórias voláteis:** perdem seu conteúdo quando sua alimentação elétrica é removida. Memórias voláteis são facilmente alteradas e é recomendado para a grande maioria das aplicações que utilizem uma bateria que mantenha sua alimentação, mesmo na ausência de alimentação externa.

- ♦ **Memórias não-voláteis:** retêm o conteúdo programado, mesmo durante uma completa falta de energia, sem necessidade de uma bateria de *backup*. Memórias não-voláteis podem ser reprogramáveis ou fixas.

A seguir acompanhe a descrição dos seis principais tipos de memória e suas características que afetam a maneira como as instruções programadas são alteradas ou armazenadas em um CLP.

- ♦ **Memória ROM (*Read Only Memory*):** projetada para armazenamento permanente de um determinado programa ou de dados. Após a gravação do seu conteúdo (normalmente feito na fábrica), somente pode ser lido e nunca mais alterado. Desta forma, por natureza, as memórias ROM são imunes a alterações por ruídos elétricos e perda de energia. Utilizada para o sistema operacional e dados fixos usados pela CPU.

Outra aplicação da memória ROM é em micro CLPs construídos para uma função específica e fixa (função dedicada), em que não há necessidade de alteração de programa.

Memória RAM (Random Access Memory): desenvolvida para que a informação possa ser escrita ou lida em qualquer posição de memória com alta velocidade. Esse tipo de memória é volátil, ou seja, não retém a informação se a fonte de alimentação for desligada. Requer o uso de uma bateria para manter os dados em caso de falta de energia.

Um grande número de CLPs usa memória RAM para armazenar o programa aplicativo junto com baterias de *backup*. É uma memória relativamente rápida em comparação com os outros tipos. Uma grande desvantagem é que a bateria pode eventualmente falhar. Por isso, normalmente os CLPs que utilizam esse sistema possuem um dispositivo que constantemente monitora o estado da bateria e informa ao processador. Memórias RAM suportadas por baterias têm tido excelentes resultados para a grande maioria das aplicações com CLPs.

Memória PROM (Programmable Read Only Memory): é um tipo especial de memória ROM porque pode ser programada. É muito raro encontrar memória PROM nos controladores. Quando usada, é aplicada para o armazenamento permanente de dados para algum tipo de memória RAM. Embora a PROM seja programável, é por uma única vez. É também conhecida como memória OTP (One Time Programmable). Tem a vantagem da não-volatilidade e a desvantagem de necessitar de equipamentos especiais para a sua programação. A memória PROM é recomendada para armazenar um programa que tenha sido exaustivamente testado e não necessite de mudanças ou inserção de dados *on-line*.

Memória EPROM é uma memória PROM que pode ser reprogramada. É conhecida como **Erasable PROM**. É permanentemente apagada por uma fonte de luz ultravioleta. O apagamento completo do conteúdo do *chip* necessita que a janela do *chip* seja exposta a uma fonte de luz ultravioleta por aproximadamente 20 minutos. A Figura 1.7 mostra uma memória EPROM.

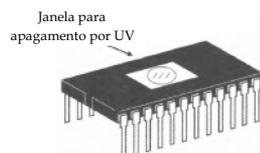


Figura 1.7 - Janela para apagamento da memória EPROM por ultravioleta (UV).

A memória EPROM pode ser considerada um dispositivo de armazenamento semipermanente, porque armazena um programa até que ele necessite ser alterado. A memória EPROM fornece um excelente meio de armazenamento para programas que não necessitem de volatilidade, entretanto ela não permite mudanças no programa e entradas de dados *on-line*.

Muitos fabricantes usam controladores com memórias EPROM para prover armazenamento permanente de programas em equipamentos que não necessitem de alterações ou entrada de dados pelo usuário.

- ◆ **Memória EEPROM (*Electrically Erasable PROM*):** é não-volátil e oferece a mesma flexibilidade de programação que a RAM.

A grande maioria dos controladores de médio e pequeno porte usa EEPROM como a única memória do sistema. Ela fornece armazenamento permanente para o programa e pode ser facilmente alterada com o uso de um dispositivo de programação (por exemplo, PC) ou uma unidade de programação manual. Estas duas características ajudam a reduzir o tempo para a alteração de programas.

Uma das desvantagens da EEPROM é que um byte de memória só pode ser escrito depois que o conteúdo anterior tiver sido apagado, causando um atraso. Esse período de atraso é considerável quando mudanças *on-line* de programação forem feitas. Outra desvantagem da EEPROM é a limitação do número de vezes que pode ser executada a operação de escrever/apagar um único byte de memória (de 10.000 a 100.000 vezes). No entanto, essas desvantagens podem ser desprezadas, se compararmos com as notáveis vantagens que ela oferece.

- ◆ **Memória FLASH:** é um dos tipos mais recente de memória. É utilizada pelas placas-mãe de computadores pessoais para armazenar o programa BIOS. Sua grande vantagem é a facilidade de atualização *on-line* dos equipamentos através de *softwares* externos. Diversos fabricantes de CLPs já utilizam esse tipo de memória nos seus CLPs. A Siemens, por exemplo, as utiliza no modelo S7-300.

1.9 Estrutura de memória e capacidade

1.9.1 Definições importantes

- ◆ **Bit:** menor unidade de informação, pode ter apenas dois estados: ativo (1) ou inativo (0). Pode ser utilizado para armazenar variáveis lógicas (binárias). Também pode ser utilizado, combinado com outros bits, para formar outros tipos de dados mais complexos.
- ◆ **Nibble ou quarteto:** agrupamento de quatro bits, utilizado principalmente para armazenamento de códigos BCD.
- ◆ **Byte ou octeto:** agrupamento de oito bits. Pode armazenar um caractere do tipo ASCII ou um número entre 0 e 255, dois números BCD ou oito indicadores de um bit.

- ♦ **Word ou palavra:** uma palavra corresponde a uma certa quantidade de bits que pode variar de um processador para outro. No entanto, é comum considerar uma palavra como a composição de 16 bits.
- ♦ **Double word ou palavra dupla:** é a composição de duas palavras, ou seja, para os processadores de 16 bits corresponde a um agrupamento de 32 bits.

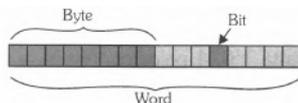


Figura 1.8 - Unidades básicas de memória de um CLP: bits, bytes e words.

A capacidade de armazenamento de uma unidade de memória é determinada pelo número de palavras (**words**) que ela pode armazenar.

O IEC (*International Electrotechnical Commission*) aprovou, em janeiro de 1999, uma norma internacional - IEC 60027-2 - para a designação de nomes e símbolos para prefixos de múltiplos de binários utilizados nos campos de processamento e transmissão de dados. Outra norma também foi publicada pela IEEE (IEE 541) em 2005. Os prefixos são apresentados nas tabelas seguintes:

Múltiplo (SI)
Kilo: $(10^3)^1$
Mega: $(10^3)^2$
Giga: $(10^3)^3$
Tera: $(10^3)^4$

Tabela 1.2 - Múltiplos SI.

Fator	Nome	Símbolo	Referência	Fator
2^{10}	Kibi	Ki	Kilobinary: $(2^{10})^1$	2^{10}
2^{20}	Mebi	Mi	Megabinary: $(2^{10})^2$	2^{20}
2^{30}	Gibi	Gi	Gigabinary: $(2^{10})^3$	2^{30}
2^{40}	Tebi	Ti	Terabinary: $(2^{10})^4$	2^{40}

Tabela 1.3 - Múltiplos IEC 60027-2.

Portanto, deve ser observado que:

1Kibibit	1Kibit	$= 2^{10}$ bit	= 1024 bits
1Kilobit	1Kbit	= 10^3 bit	= 1000 bits
1 Mebibyte	1 MiB	= 2^{20} B	= 1 048 576 B
1 Megabyte	1 MB	= 10^6 B	= 1 000 000 B

Sugere-se que a primeira sílaba do nome do múltiplo do binário seja pronunciada da mesma maneira que o prefixo correspondente no SI, e a segunda sílaba seja pronunciada como "bi".

Como se observa, o nome do novo prefixo reteve as duas primeiras letras do seu correspondente no SI. De forma similar, o símbolo de cada novo prefixo é derivado do seu correspondente no sistema SI, adicionando a letra "i" para lembrar a palavra "binário". Por questão de consistência com outros prefixos, o símbolo Ki é utilizado em vez de ki.

Embora essa nova nomenclatura já esteja oficializada, a maioria dos fabricantes ainda não emprega essa nova terminologia. Esses fabricantes ainda relevam o tamanho da memória de aplicação, considerando que **k** (quilo) representa 1.024 palavras. Assim, a memória de 1 k representa 1.024 palavras, 2 k representa 2.048 palavras, 4 k representa 4.096 e assim por diante.

- ♦ **Unidade Central de Processamento (UCP):** também conhecida como CPU (*Central Processing Unit*) é a unidade responsável pela execução do programa aplicativo e pelo gerenciamento do processo. Ela recebe os sinais digitais e analógicos dos sensores do campo conectados aos módulos de entrada, e também recebe os comandos via comunicação em rede (quando for o caso). Em seguida executa as operações lógicas, as operações aritméticas e avançadas como as de controle de malha programadas na memória do usuário e atualiza os cartões de saída.
- ♦ **Entradas e saídas:** são módulos responsáveis pelo interfaceamento da CPU com o mundo exterior, adaptando os níveis de tensão e corrente e realizando a conversão dos sinais no formato adequado. Cada entrada ou saída de sinal é denominada de ponto. Esses módulos também são conhecidos no jargão técnico como módulos de I/O, referindo-se à abreviação na língua inglesa (*I/Output/Output*).

Para especificar um CLP é necessário saber quantos pontos de entrada e de saída serão utilizados. Além disso, essas entradas e saídas podem ser digitais ou analógicas. Existe uma grande variedade de tipos de módulos de entrada e de saída, tais como: módulo de entrada de corrente contínua para tensões de 24 V, módulo de entrada de corrente alternada para tensões de 220 V, módulo de entrada analógica de tensão e de corrente, módulo de saída analógica de tensão ou de corrente etc.

- ♦ **Dispositivos de programação e de leitura:** são os diversos dispositivos de Interface Homem/Máquina (IHM) conectados aos CLPs. Também podem servir para monitorar o andamento do programa, as variáveis internas e os dispositivos de campo. Podem ser portáteis ou não. Também são empregados para a introdução do programa de aplicação na memória do CLPs. A grande maioria dos fabricantes fornece ou vende pacotes *desoftware*, para que a programação e a edição sejam feitas em um microcomputador. O programa depois de editado é transferido para o CLP diretamente ou por meio de uma rede de comunicação.

- ♦ **Sistema de comunicação:** através da interface de comunicação que são introduzidos os programas aplicativos no CLP e é também através dessa interface que é possível monitorar todas as operações que estão sendo realizadas em um determinado instante e transferir dados de forma bidirecional com um sistema SCADA. Além disso, o sistema de comunicação pode se comunicar com outros CLP interligados em rede, através de um CLP mestre ou com um *modem* ou ainda via Internet. Esses CLPs em rede junto com outros dispositivos podem fazer parte de uma rede de chão de fábrica denominada *fieldbus*.

Como citado anteriormente, a CPU compreende todos os elementos necessários que formam a inteligência do sistema, o processador mais a memória e a fonte de alimentação. A Figura 1.9 mostra a interação das interfaces de entrada/saída de dados, onde estão conectados os botões e sensores e as saídas (contatores, eletroválvulas) juntamente com a unidade CPU, onde está armazenado o programa a ser utilizado para realizar determinada função.

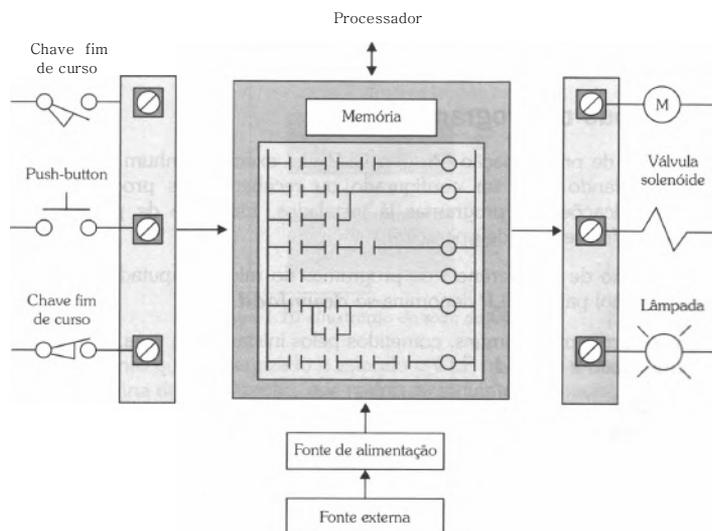


Figura 1.9 - Interação das interfaces de entrada/saída de dados.

A operação de um controlador lógico programável é basicamente efetuada da seguinte maneira: as entradas/saídas (E/S) são conectadas fisicamente com elementos de campo e atuadores para as saídas (sinalizadores, relés) para controle de processos industriais. Esses elementos de campo podem ser discretos ou analógicos, ou ainda de entrada ou de saída, como, por exemplo: chaves fim de curso, transdutores de pressão, botões de impulso, partidas de motor, solenóides etc.

As interfaces de entrada/saída fornecem a conexão entre a CPU e os provedores de informação (entradas) e os elementos a serem controlados (saídas).

1.10 Modos de operação de um CLP

De uma maneira geral um CLP pode estar nos modos de operação de **programação** ou **execução**.



Em modo de execução o CLP pode assumir também o estado de falha (fault), que indica falha de operação ou de execução do programa.

1.10.1 Modo de programação

No modo de programação (Prog) o CLP não executa nenhum programa, isto é, fica aguardando para ser configurado ou receber novos programas ou até receber modificações de programas já instalados. Esse tipo de programação é chamado *off-line* (fora de operação).

A operação de transferência de programas do microcomputador (ou terminal de programação) para o CLP denominada **download**.

Um dos erros mais comuns, cometidos pelos iniciantes na área, é confundir os termos *download* e *upload*.

Para aqueles que estão acostumados com a Internet, existe o senso comum de que *download* é transferir algum programa de um servidor de arquivos para o computador, o que está correto. No entanto, quando se trabalha com o CLP, o termo *download* é em relação ao CLP, ou seja, ele é que vai fazer *download* do programa. Assim, o servidor de arquivos é o microcomputador.

Da mesma forma, a operação para fazer a coleta de um programa armazenado no CLP para o PC é chamada **upload**.

1.10.2 Modo de execução

No modo de execução (*Run*), o CLP passa a executar o programa do usuário. CLPs de maior porte podem sofrer alterações de programa mesmo durante a execução. Esse tipo de programação é chamado *online* (em operação).

O funcionamento do CLP é baseado num sistema microprocessado em que há uma estrutura *software* que realiza continuamente ciclos de leitura, chamados de *scan*. O *scan* é constituído de três processos:

1. Efetua a leitura dos dados através dos dispositivos via interface de entrada.
2. Executa o programa de controle armazenado na memória.
3. Escreve ou atualiza os dispositivos de saída via interface de saída.

A Figura 1.10 mostra os processos ocorridos no ciclo de um CLP.

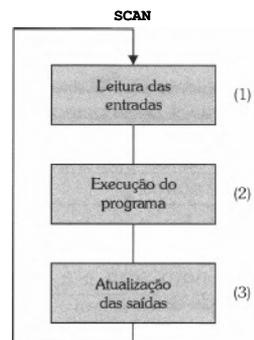


Figura 1.10 - Ilustração do *scan* do CLP.

No momento que é energizado e estando o CLP no modo de execução, é executada uma rotina de inicialização, que realiza as seguintes operações:

- ♦ Limpeza da memória de imagem, para operandos não retentivos;
- ♦ Teste de memória RAM;
- ♦ Teste de executabilidade do programa.

Logo após a CPU inicia uma leitura seqüencial das instruções em laço fechado (**loop**), em que o primeiro passo a ser executado é a leitura dos pontos de entrada.

Nesse processo de leitura dos pontos de entrada, a CPU endereça o sistema de E/S, coleta os estados atuais dos dispositivos que estão conectados e armazena as informações em forma de bits "1" ou "0". Uma entrada energizada equivale ao valor binário "1" e a entrada desenergizada equivale ao valor binário "0". Essas informações são armazenadas em uma região da memória chamada Tabela Imagem das Entradas (TIE).

No processo de execução da lógica programada, a TIE é utilizada para obter os estados dos dispositivos. Os resultados das lógicas programadas que atuam em determinadas saídas são armazenados em uma área de memória que se chama Tabela Imagem das Saídas (TIS). As lógicas que possuem saídas internas (memórias internas) são armazenadas na área correspondente.

No momento da execução da lógica programada, sendo necessária a referência a uma saída qualquer, dentro do mesmo ciclo de varredura, essa tabela é consultada. É importante verificar que durante esse processo não é feita nenhuma referência a pontos externos de entrada ou saída. A CPU trabalha somente com informações obtidas da memória.

Na etapa de atualização de saídas, a CPU executa uma varredura na tabela TIS e atualiza as saídas externas através do endereçamento do sistema de E/S para atualizar o estado dos dispositivos de saída de acordo com o programa. Também é feita atualização de valores de outros operandos, como resultados aritméticos, contagens, temporizadores, entre outros.

Ao final da atualização da tabela imagem, é feita a transferência dos valores da tabela imagem das saídas para os cartões de saída, encerrando o ciclo de varredura. A partir daí é iniciado um novo *scan* e a operação continua enquanto se mantém o controlador no modo de execução.

Para verificação de erros, é estipulado um tempo de processamento, ficando a cargo de um circuito chamado *Watch Dog Timer* (WDT) supervisioná-lo. Se esse tempo máximo for ultrapassado, a execução do programa pela CPU será interrompida, sendo assumido um estado de *fault*.

Chama-se tempo de varredura (*scan time*) o tempo gasto para a execução de um ciclo completo. Esse valor muda conforme o controlador e depende de muitos fatores (tamanho da palavra *word*, arquitetura do processador etc.).

A Figura 1.11 apresenta um fluxograma que ilustra a operação do CLP.

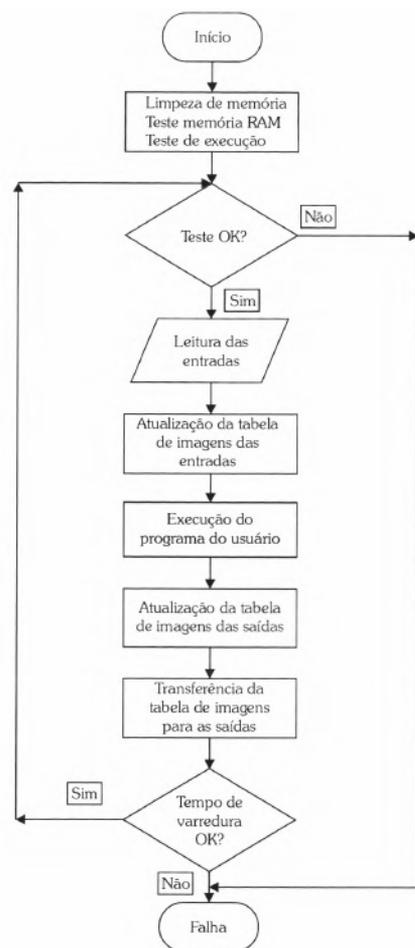


Figura 1.11 - Fluxograma de funcionamento do CLP.

1.11 Tipos de CLP

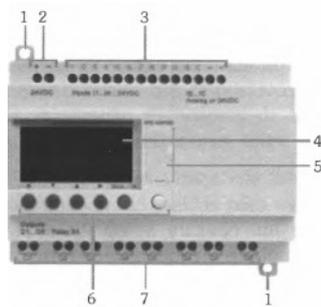
De acordo com a disposição dos elementos constituintes dos controladores lógicos programáveis, podemos classificá-los em compactos ou modulares.

1.11.1 CLPs compactos

Possuem incorporados em uma única unidade: a fonte de alimentação, a CPU e os módulos de E/S, ficando o usuário com acesso somente aos conectores do sistema E/S. Esse tipo de estrutura normalmente é empregado para CLPs de pequeno porte. Atualmente suportam uma grande variedade de módulos especiais (normalmente vendidos como opcionais), tais como:

- ◆ Entradas e saídas analógicas;
- ◆ Contadores rápidos;
- ◆ Módulos de comunicação;
- ◆ Interfaces Homem/Máquina (HMI);
- ◆ Expansões de I/O.

A Figura 1.12 ilustra o CLP compacto Zelio Logic da Schneider Electric.



1. Dois terminais de fixação.
2. Dois terminais para fonte de alimentação.
3. Terminais para conexão das entradas.
4. Display LCD com 4 linhas e 18 caracteres.
5. Slot para cartão de memória conexão com PC ou interface de comunicação com modem.
6. Seis botões para programação e entrada de parâmetros.
7. Terminais para conexão das saídas.

Figura 1.12 – CLP compacto Zelio Logic da Schneider Electric.

1.11.2 CLPs modulares

Esses CLPs são compostos por uma estrutura modular, em que cada módulo executa uma determinada função. Podemos ter processador e memória em um único módulo com fonte separada ou então as três partes juntas em um único gabinete. O sistema de entrada/saída é decomposto em módulos de acordo com suas características. Eles são colocados em posições predefinidas, formando uma configuração de médio e grande porte. Desta forma temos os seguintes elementos colocados para formar o CLP:

- ◆ *Rack*;
- ◆ Fonte de alimentação;
- ◆ CPU;
- ◆ Módulos de E/S.

Os CLPs modulares vão desde os denominados MicroCLPs que suportam uma pequena quantidade de E/S até os CLPs de grande porte que tratam até milhares de pontos de E/S. A Figura 1.13 mostra a arquitetura de um CLP modular, enquanto a Figura 1.14 apresenta um exemplo de CLP modular, no caso, modelo Modicon Quantum fabricado pela Schneider Electric.

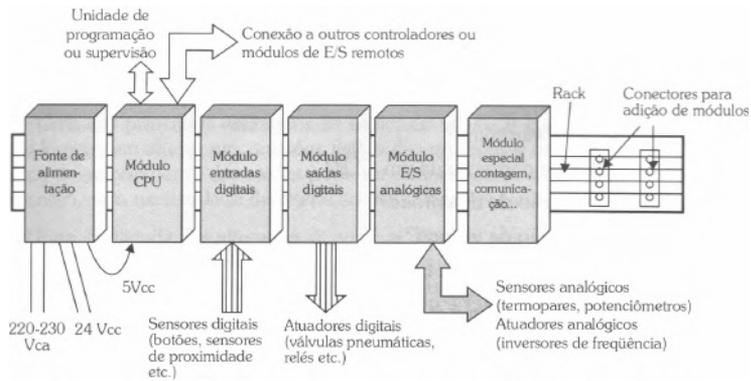


Figura 1.13- Arquitetura de um CLP modular.

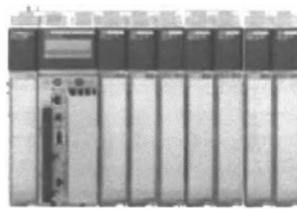


Figura 1.14 - CLP Modular Modicon Quantum da Schneider Electric.

1.12 Exercícios propostos

1. Quando surgiu o CLP?
2. Que problema o CLP pretendia resolver inicialmente?
3. Defina sensores, controladores e atuadores.
4. Cite as vantagens e desvantagens do CLP com relação a outros sistemas de controle.
5. Quais são os componentes essenciais da arquitetura de um CLP?
6. O que é uma CPU, quais seus componentes e qual a sua função?
7. Qual a diferença entre memória EEPROM e EPROM?
8. O que significa dizer que uma memória é volátil?
9. Cite dois exemplos de memória não-volátil.
10. O que é ciclo de varredura?
11. O que é tempo de varredura?
12. Quais os modos de operação de um CLP?
13. O que faz a operação de *download*?
14. O que faz a operação de *upload*?
15. Qual a finalidade das tabelas de imagens nos CLPs?
16. O que é *Watch Dog Timer* e qual a sua função?
17. Qual a diferença entre os CLPs compacto e modular?

2

Interfaces de Entradas e de Saídas

2.1 Introdução

Uma das principais vantagens de se utilizar um CLP é a possibilidade de alterar uma lógica sem alterar as conexões físicas das entradas e das saídas. Desta forma a lógica de acionamento das saídas pode ser alterada de acordo com as exigências do processo, sem necessidade de alteração das conexões elétricas.

Essa facilidade de alteração é possível porque nas ligações do CLP não há conexão física entre os dispositivos de entrada e os de saída como em um painel elétrico convencional. A única conexão é através do programa que pode ser facilmente alterado. A Figura 2.1 ilustra as conexões em um CLP.

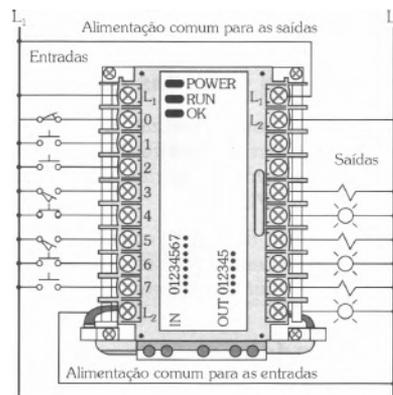


Figura 2.1 - Diagrama de conexões do CLP, mostrando que não há conexões físicas entre entradas e saídas.

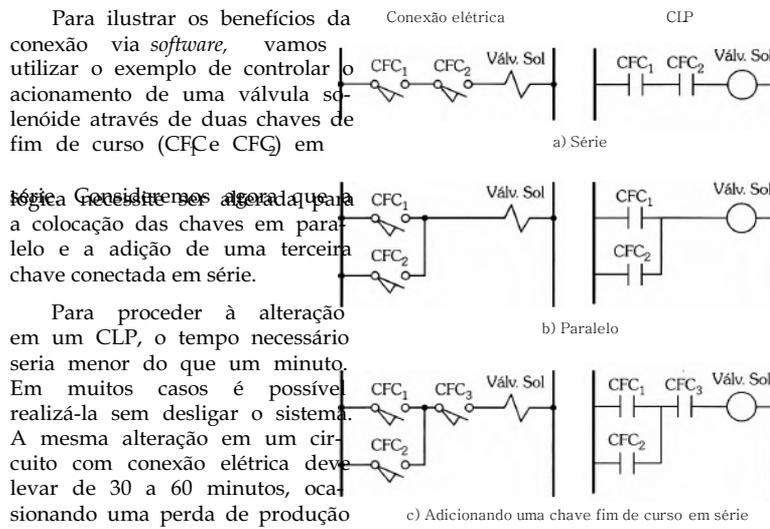


Figura 2.2 - Comparação entre as conexões convencionais e através do CLP.

2.2 Conceitos básicos

2.2.1 Características das entradas e saídas - E/S

Para que as CPUs dos CLPs possam realizar as suas funções de controle, elas precisam receber informações externas. Para realizar essa tarefa existem módulos de entrada, ou seja, módulos que servirão de interface entre os sinais provenientes do processo a ser controlado e a CPU.

Esses módulos têm a função de tornar compatíveis os níveis de sinais de tensão e corrente que são provenientes dos sensores de campo, com o nível de sinal com o qual a CPU pode receber suas informações.

2.3 Módulos de entrada

Os módulos de entrada fazem a interface entre os elementos de sinais de entrada e o CLP. Como exemplos de elementos que fornecem sinais de entrada temos: microchaves, botões, chaves fim de curso, contato de relés, sensores de proximidade etc.

Esses módulos são constituídos de cartões eletrônicos, com capacidade para receber em certo número de sinais de entrada. Pode ser encontrada uma variedade muito grande de tipos de cartão para atender as mais variadas aplicações nos ambientes industriais. Esses cartões podem ser divididos em cartão de entradas digitais (ou discretas) e analógicas.

Entrada discreta (digital) para esse tipo de cartão os valores de entradas podem assumir unicamente dois valores ou níveis bem definidos. Assim, uma entrada digital pode ter os seguintes valores: 0 ou 1, ligado ou desligado, verdadeiro ou falso, acionado ou "desacionado", ativado ou desativado. Os dispositivos de entrada digital, também chamados de entradas discretas, funcionam essencialmente como chaves, enviando o nível lógico 0 (OFF) quando abertas e nível lógico 1 (ON) quando fechadas.

Uma chave de impulso normalmente aberta (NA) é usada no exemplo da Figura 2.3. Esse tipo de chave tem a característica de só funcionar enquanto o usuário a estiver pressionando. Também é conhecida como botão de pressão ou botão de contato momentâneo. Um dos lados da chave é conectado à primeira entrada do CLP, o outro lado é conectado a uma fonte interna de 24 Vcc do cartão de entrada.

Quando a chave está aberta, não tem nenhuma tensão aplicada à entrada do CLP. Esta é a condição desligada da entrada (OFF), ou seja, entrada aberta = nível lógico 0. Quando a chave é pressionada, 24 Vcc são aplicados à entrada do CLP. Esta é a condição ligada da entrada (ON), ou seja, entrada ligada = nível lógico 1. Muitos CLPs necessitam de uma fonte externa separada para alimentar as entradas.

Em um cartão de entradas digitais podem ser conectados diversos elementos discretos, tais como: botões, chaves, pressostatos, fotocélulas, sensores, teclado, chaves fim de curso, entre outros, como mostra a Figura 2.4.

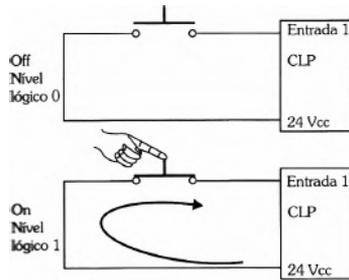


Figura 2.3 - Chave de impulso, conectada a uma entrada digital.

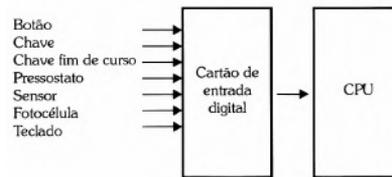


Figura 2.4 - Exemplos de entradas digitais.

Entradas contínuas (analógicas): as interfaces de entrada analógica permitem que o CLP manipule grandezas analógicas que são normalmente enviadas por sensores eletrônicos.

As grandezas analógicas tratadas por esses módulos são normalmente tensão e corrente elétrica. No caso de tensão as faixas de utilização são: 0 a 10 Vcc, 0 Vcc a 5 Vcc, 1 Vcc a 5 Vcc, -5 Vcc a +5 Vcc, -10 Vcc a +10 Vcc (no caso, as interfaces que permitem entradas positivas e negativas são chamadas de entradas diferenciais), e no caso de corrente, as faixas utilizadas são 0 mA a 20 mA, 4 mA a 20 mA.

Um sinal analógico é a representação de uma grandeza contínua que pode assumir, em um determinado instante, qualquer valor entre dois limites definidos.

Como exemplo pode-se citar o transmissor de nível da Figura 2.5, o qual monitora a altura da coluna de líquido de um tanque. O valor do transmissor pode ser qualquer um entre 0% e 100% do nível, sendo essa informação enviada a um cartão de entrada analógico de um CLP.

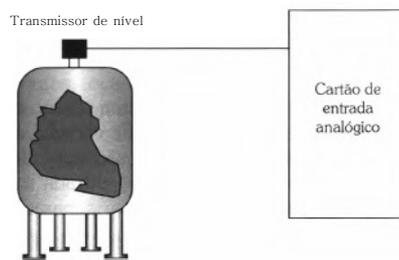


Figura 2.5 - Exemplo de um transmissor de nível conectado a uma entrada analógica de um CLP.

Outros exemplos de dispositivos utilizados como entradas analógicas são sensores de pressão, vazão, temperatura e densidade, entre outros. Os transmissores dos diversos tipos também são conectados aos módulos de entrada analógica. A Figura 2.6 ilustra alguns dos tipos mais comuns de sensores que fornecem valores analógicos para o CLP.



Figura 2.6 - Exemplos de entradas analógicas.

Outra questão importante que deve ser analisada nas entradas analógicas é a sua resolução, que normalmente é medida em bits. Uma entrada analógica com maior número de bits permite melhor representação da grandeza analógica.

Por exemplo, uma placa de entrada analógica de 0 a 10 Vcc com uma resolução de 8 bits permite uma resolução de 39,1 mV. Para determinar esse valor, deve-se fazer a seguinte equação:

$$\frac{10 \text{ V} - 0 \text{ V}}{2^8} = 39,1 \text{ mV}$$

Resolução (8 bits): Faixa de entrada analógica:

$$\frac{10 \text{ V} - 0 \text{ V}}{2^{12}} = 2,4 \text{ mV}$$

Resolução (12 bits):

2.4 Interfaces de entrada de dados

A unidade de entrada fornece a interface entre o sistema e o mundo externo, que pode ser feita por canais de entrada, para permitir a leitura de sinais como sensores, botões, entre outros.

Os canais de entrada fornecem isolamento e condicionamento de sinais para que sensores e atuadores possam ser conectados diretamente sem um circuito de interface.

A Figura 2.7 a seguir mostra um diagrama de blocos para uma interface típica de entrada CA/CC. Os circuitos de entrada variam de acordo com o fabricante, mas em geral as interfaces CA/CC operam da mesma forma que o diagrama. Um circuito de entrada CA/CC tem duas partes principais:

- ◆ Parte de força;
- ◆ Parte lógica.

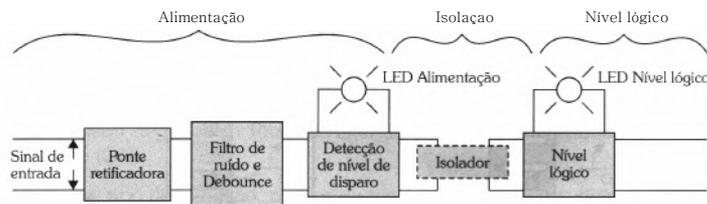


Figura 2.7 - Diagrama de blocos para uma interface típica AC/DC.

Uma isolação elétrica é feita geralmente através de optoacopladores. A Figura 2.8 ilustra o princípio de um optoisolador. Quando um pulso digital passa através do LED, um pulso de infravermelho é produzido. Esse pulso é detectado por um fototransistor que gera um pulso de tensão no circuito. O espaço entre o LED e o fototransistor garante a isolação elétrica.

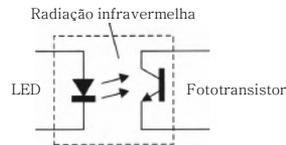


Figura 2.8 - Isolação elétrica por meio de optoacopladores.

A seção de força de uma interface CA/CC converte o sinal CA de entrada em um sinal em CC que possa ser lido no CLP. Durante esse processo o retificador em ponte converte o sinal CA de entrada em um sinal com nível CC, e a seguir passa esse sinal por um filtro para ~~eliminar~~ ^{eliminar} o *bouncing* e ruído elétrico da entrada de força.

Um módulo de entrada em CC faz a interface com um dispositivo de entrada, fornecendo um sinal adequado para o CLP operar corretamente. A diferença entre uma interface CC e uma CA/CC é que a interface CC não contém o circuito retificador em ponte, pois não há necessidade de conversão do sinal. A tensão de entrada em CC pode variar entre 5 e 30 Vcc.

A Figura 2.9 ilustra as conexões de um cartão de entrada em CC e um cartão de entrada em CA.

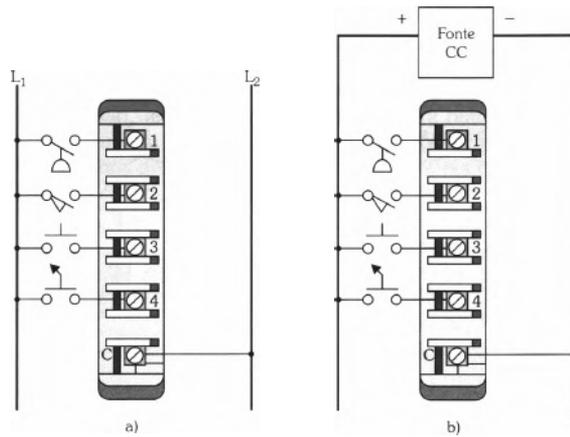


Figura 2.9 - Cartões de entrada digital: a) alimentação em CA; b) alimentação em CC.

As entradas digitais de um CLP podem ser do tipo *fonte* (*pull-up*), também chamadas de entradas PNP, ou do tipo *drenagem* (*pull-down*), também chamadas de entradas NPN. Essa informação é fundamental para selecionar o tipo de saída do sensor que fará a interface com a entrada do CLP e para realizar a conexão física corretamente.

Na saída de um sensor PNP ou fonte, o nível da sua saída lógica vai comutar entre o fornecimento de uma tensão equivalente à da alimentação das saídas e um circuito aberto. Neste caso, como ilustrado na Figura 2.10, a saída transistorizada PNP tem o emissor conectado a Vcc e o coletor aberto.

Quando a saída é conectada a uma carga que tem um dos seus lados aterrado, quando o transistor estiver saturado (estiver conduzindo plenamente), vai fazer com que a tensão sobre a carga seja igual à tensão da alimentação ou aproximadamente nula quando o transistor estiver cortado (não conduzindo). De uma forma resumida, pode-se dizer que a saída PNP exibe uma lógica positiva (o dispositivo manda um **sinal positivo** para indicar que está ativado).

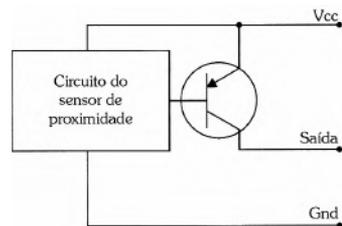


Figura 2.10 – Sensor com saída PNP.

Para sensores do tipo fonte (PNP), o circuito de entrada do CLP é conectado com o terminal comum do sensor, como mostra a Figura 2.11. Quando o transistor PNP no sensor estiver desligado, nenhuma corrente flui entre o sensor e o CLP e a entrada do CLP fica em nível baixo (OFF).

Quando o circuito do sensor detecta um objeto, comuta o circuito do transistor PNP, acionando-o. A corrente circula da fonte de tensão Vcc através do transistor PNP e do optoisolador da entrada INO do CLP e sai pelo terminal comum para retornar ao lado negativo da fonte de energia. Neste caso, a entrada do CLP fica em nível alto (ON).

Para esse tipo de conexão, o valor da tensão Vcc deve ser suficiente para satisfazer o mínimo de tensão necessária para a entrada do CLP.

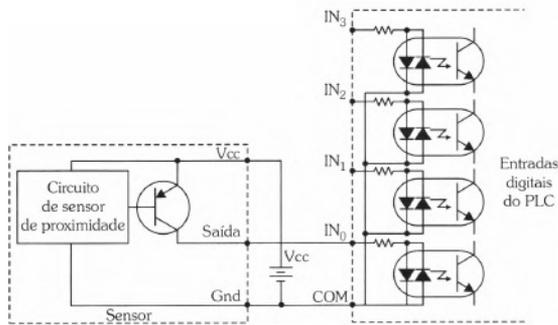


Figura 2.11 - Sensor PNP conectado a uma entrada do tipo dreno.

No caso de um sensor NPN, quando o sensor de proximidade detectar algum objeto, vai enviar um sinal para o transistor NPN comutar, que envia um sinal Gnd (negativo) para a entrada do CLP. como mostra a Figura 2.12. De uma forma resumida, pode-se dizer que a saída NPN exibe uma lógica negativa (o dispositivo manda um **sinal negativo** para indicar que está ativado).

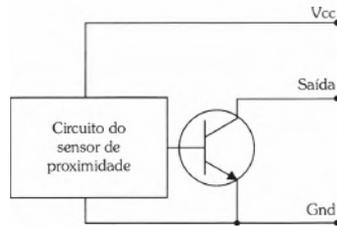


Figura 2.12- Sensor com saída NPN.

Ao utilizar um sensor dreno NPN, devemos conectá-lo a uma entrada do tipo fonte. Com essa conexão temos a seguinte operação: quando o transistor NPN estiver desligado no sensor, nenhuma corrente flui entre o CLP e o sensor. Entretanto, quando o sensor detecta algum objeto, o transistor NPN comuta para ligado, a corrente flui do lado positivo da fonte de tensão Vcc para o terminal comum do CLP, através do optoisolador, e para fora do terminal de entrada do CLP IN0 e através do transistor NPN para a terra. Isso faz com que a entrada do CLP seja acionada. A Figura 2.13 ilustra essa conexão.

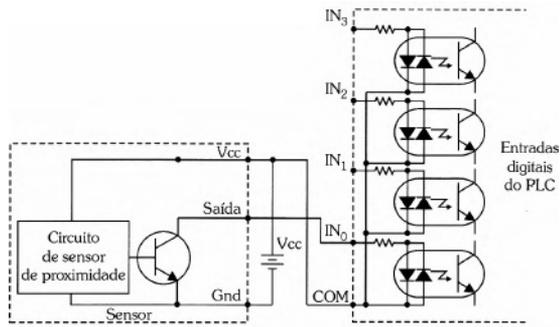


Figura 2.13 - Sensor NPN conectado a uma entrada do tipo fonte.

2.4.1 Regra geral

Os sensores com saídas fonte (PNP) devem ser conectados a entradas dreno no CLP, e sensores com saídas dreno (NPN) devem ser conectados a entradas fonte no CLP. Caso isso não seja obedecido, o elemento de entrada não vai funcionar.

2.5 Módulos de saída

Os módulos de saída são elementos responsáveis por fazer a interface entre o CLP e os elementos atuadores.

São constituídos de cartões eletrônicos, com capacidade de enviar sinais para os atuadores, resultantes do processamento da lógica de controle.

Os cartões de saída são basicamente de dois tipos: digitais ou analógicos.

Saídas digitais admitem apenas dois estados, sendo ligado ou desligado.

Uma saída digital pode estar na condição ligada ou desligada. Válvulas solenóides, contadores, alarmes, relés, sirenes e lâmpadas são exemplos de atuadores conectados em saídas digitais, como indica a Figura 2.14.

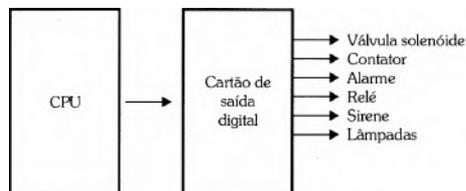


Figura 2.14 - Exemplos de saídas digitais.

A Figura 2.15 mostra uma lâmpada que pode ser ligada ou desligada através da sua conexão.

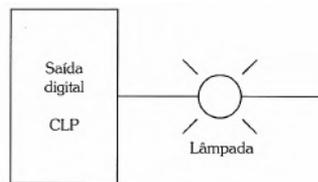


Figura 2.15 - Conexão de uma lâmpada a uma saída digital de um CLP.

As saídas digitais podem ser construídas de três formas básicas:

Saída digital a relé: aciona cargas alimentadas por tensão tanto contínua quanto alternada. Uma grande vantagem de utilizar essa configuração de saída é o fato de se ter uma saída praticamente imune a qualquer tipo de transiente da rede. Entretanto, esse tipo de saída possui uma pequena vida útil dos contatos se comparado com os outros tipos, e permite um número total de acionamentos aproximado de 150.000 a 300.000. A Figura 2.16 apresenta a saída do tipo relé.

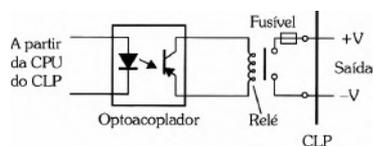


Figura 2.16 - Saída digital a relé.

Saída a transistor: para esse tipo de módulo, o elemento que efetua o acionamento pode ser um transistor típico ou um transistor de efeito de campo (FET), o que promove comutações com alta velocidade.

O módulo com saída a transistor é recomendado quando são utilizadas fontes de corrente contínua. Essa saída tem uma capacidade de 10×10^6 acionamentos ao longo de sua vida útil e pode suportar uma corrente de aproximadamente 1,0 A. Para a saída a transistor, optoisoladores são usados para isolar a carga a ser acionada do cartão do CLP. A Figura 2.17 ilustra a saída digital a transistor.

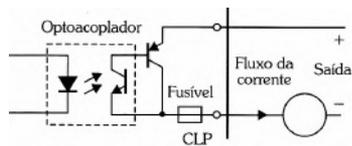


Figura 2.17 - Saída digital a transistor.

Saída a TRIAC tem maior vida útil do que a saída a relé. Nesse tipo de saída o elemento acionador é um dispositivo de estado sólido (TRIAC), sendo recomendado seu uso para corrente alternada. Tem uma vida útil de 10^6 e pode suportar uma corrente de até, aproximadamente, 1,0 A. A Figura 2.18 mostra uma saída a TRIAC.

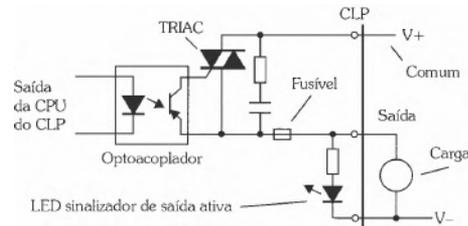


Figura 2.18 - Saída digital a TRIAC.

2.5.1 Saídas analógicas

Os módulos ou interfaces de saída analógica convertem valores numéricos em sinais de saída em tensão ou corrente. No caso de tensão normalmente de 0 a 10 Vcc ou 0 a 5 Vcc, e no caso de corrente de 0 a 20 mA ou 4 a 20 mA. Por exemplo: se o cartão de saída analógica enviar 0 Vcc, esse valor vai corresponder a 0%, e se o cartão enviar 10 Vcc, vai corresponder a 100%, se utilizarmos uma saída em tensão.

A função dessas saídas é bastante diferente das saídas digitais, em que somente era possível colocar um elemento em dois estados: ligado ou desligado, aberto ou fechado etc. No caso de uma saída analógica podemos acionar um elemento dentro de uma faixa de valores que corresponde de 0 a 100%. Por exemplo, com uma saída analógica podemos ligar um motor com 40% da sua rotação nominal, uma válvula proporcional pode ser aberta 25%.

As saídas analógicas são utilizadas para controlar dispositivos atuadores como válvulas proporcionais, motores, inversores de frequência, resistências elétricas, entre outros. A Figura 2.19 ilustra alguns atuadores analógicos típicos.



Figura 2.19 - Atuadores analógicos típicos.

Um exemplo de saída analógica é um transdutor de corrente para pressão mostrado na Figura 2.20. Esse dispositivo recebe uma corrente do CLP (por exemplo, 4 a 20 mA) e a converte em uma pressão proporcional (por exemplo, 3 a 15 psi) ao valor da corrente recebida. Esta é uma forma típica de controle de abertura de válvulas pneumáticas proporcionais em uma malha de processo.

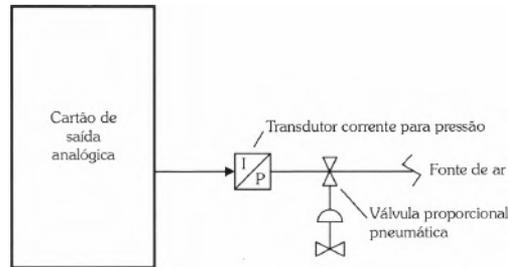


Figura 2.20 - Conversor de corrente em pressão.



Ainda existem módulos de saídas especiais para aplicações como:

- ♦ P.W.M. para controle de motores CC;
- ♦ Controle de servomotores;
- ♦ Controle de motores de passo.

2.6 Exercícios propostos

1. Por que é mais fácil alterar a lógica de funcionamento de um processo utilizando um CLP?
2. O que é módulo de entrada digital?
3. Conceitue módulo de entrada analógica.
4. Caracterize a resolução de uma entrada analógica.
5. Utilizando um diagrama de blocos, descreva as partes constituintes de uma entrada de dados de um CLP.
6. Qual a função de um módulo de saída digital?
7. O que é entrada do tipo NPN? E PNP?
8. Represente o diagrama de ligação a três fios para os sensores NPN e PNP.
9. Caracterize um módulo de saída analógico. Cite aplicações.
10. Caracterize os três tipos de saída digital empregados nos CLPs.

Desta forma, é preciso que uma chave tenha as seguintes características:

- ◆ Alta velocidade de comutação;
- ◆ Alta confiabilidade;
- ◆ Baixa perda de comutação;
- ◆ Baixo custo.

Existem dois principais usos para as chaves. Primeiramente são usadas para o operador como entrada para enviar instruções ao circuito de controle. Outra finalidade é instalá-las em partes móveis de uma máquina para fornecer um retorno (*feedback*) automático para o sistema de controle.

Há muitos tipos diferentes de chave. Serão apresentadas a seguir as mais comumente utilizadas na indústria.

3.2.1 Chave botoeira

A chave mais comumente utilizada na indústria é a botoeira. Existem dois tipos de chaves botoeira: a de impulso e a de trava.

A botoeira de impulso (*push-button*) é ativada quando o botão é pressionado e desativada quando o botão é solto, sendo a desativação feita por uma mola interna.

O botão de trava é ativado quando é pressionado, e se mantém ativado quando é liberado. Para desativá-lo, é necessário pressioná-lo uma segunda vez.

Dentro das chaves há dois tipos de contatos: normalmente aberto e normalmente fechado.

- ◆ **Contato normalmente aberto (NA):** sua posição normal é aberta, ou seja, permanece aberto até que seja aplicada uma força externa. Também é freqüentemente denominado, na maioria das aplicações industriais, de contato NO (do inglês *normally open*).

Contatos de alta capacidade de corrente de comutação são chamados de contatos de carga, de força ou principais. São destinados à aplicação em ramais de motores ou de carga, em que existem altas intensidades de corrente elétrica.

Os contatos destinados aos próprios comandos denominam-se auxiliares. Eles suportam baixas intensidades de corrente e não podem ser aplicados em circuitos de carga. A sua marcação é feita por dois dígitos. O primeiro representa o número seqüencial do contato e o segundo, o código de função, que no caso dos contatos auxiliares NA são 3 e 4.

- ◆ **Contato normalmente fechado (NF):** sua posição normal é fechada, ou seja, permanece fechado até que seja aplicada uma força externa. Também é freqüentemente denominado, na maioria das aplicações industriais, contato NC (do inglês *normally closed*). No caso dos contatos

NF, a marcação é feita por dois dígitos. O primeiro representa o número seqüencial do contato e o segundo, o código de função, que no caso dos contatos auxiliares NF são 1 e 2.

Chave de impulso	Desacionado	Acionado
NA		
NF		

Figura 3.2 - Contatos normalmente aberto (NA) e normalmente fechado (NF) sem retenção.

- ♦ **Chave com retenção (ou trava):** é a mais simples utilizada, também denominada chave *toggle*. Possui uma haste ou alavanca que se move por um pequeno arco, fazendo os contatos de um circuito abrirem ou fecharem em um tempo bastante curto. O fato de o contato abrir ou fechar rapidamente extingue o arco voltaico. O acionamento da chave liga/desliga é retentivo, ou seja, a chave é ligada por um movimento mecânico e os contatos permanecem na posição alterada até que a chave seja acionada no sentido contrário. Uma vez acionada, o retorno dessa chave à situação anterior somente acontece com um novo acionamento, como é ilustrado na Figura 3.3.



Figura 3.3 - Contatos normalmente aberto (NA) e normalmente fechado (NF) com retenção.

- ♦ **Chaves de contatos múltiplos com ou sem retenção:** possuem vários contatos NA e/ou NF agregados. A Figura 3.4 exibe a representação de dois conjuntos de contatos junto com alguns modelos de botões utilizados em acionamentos elétricos, em que a linha tracejada representa um acoplamento mecânico entre os contatos, ou seja, os contatos são acionados simultaneamente.

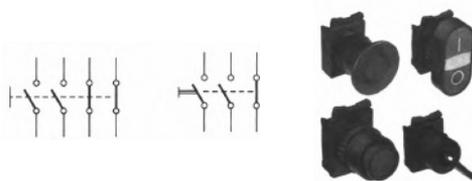


Figura 3.4 - Chave impulso (2 NA + 2 NF) e chave trava (2 NA + 1 NF).

A chave do tipo botoeira é usada em controle de motores, nos quais ela serve para partir, parar, inverter e acelerar a rotação. É usada tipicamente em acionamento de campainha e segurança de motores. Está disponível em várias cores, identificações, formatos, tamanhos e especificações elétricas.

3.2.2 Chaves fim de curso

As chaves fim de curso são dispositivos auxiliares de comando e de acionamento que atuam em um circuito com função bastante diversificada, como:

- ◆ Comando de contatores;
- ◆ Comando de circuitos de sinalização para indicar a posição de um determinado elemento móvel.

Essas chaves são basicamente constituídas por uma alavanca ou haste, com ou sem roldanas na extremidade, que transmite o movimento aos contatos que se abrem ou se fecham de acordo com a sua função, que pode ser:

- ◆ **Controle:** sinaliza os pontos de início ou de parada de um determinado processo.
- ◆ **Segurança:** desliga equipamentos quando há abertura de porta ou equipamento e alarme.

A Figura 3.5 ilustra a chave fim de curso e suas principais partes.

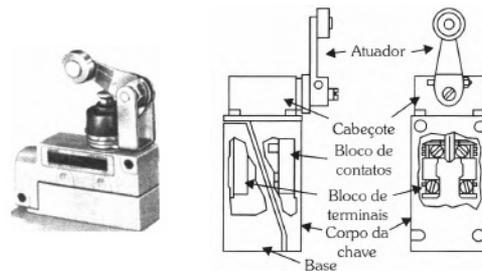


Figura 3.5 - Chave fim de curso e suas principais partes (HACKWORTH, 2003).

As chaves fim de curso possuem os seguintes componentes:

- ◆ **Atuador:** é a parte da chave que entra em contato com os objetos a serem detectados.
- ◆ **Cabeçote:** a cabeça aloja o mecanismo que converte o movimento do atuador em movimento nos contatos. Quando o atuador é movido, o mecanismo opera comutando os contatos.

- ♦ **Bloco de contatos:** aloja os contatos elétricos da chave fim de curso. Geralmente contém dois ou quatro pares de contatos. Existem diferentes tipos de arranjos de contatos disponíveis, sendo os listados a seguir os mais comuns:

Bloco terminal: contém os parafusos de fixação. É o local em que as conexões elétricas entre a chave e os circuitos são feitas.

Corpo de chave: aloja os blocos de contato da chave fim de curso.

Base: aloja o bloco de terminais da chave fim de curso.

Apesar de haver grande variedade de chaves elétricas, a terminologia utilizada para descrevê-las é padronizada. Se uma chave possui somente um pólo, ela é chamada de chave de único pólo (*single pole switch*). Se ela possui dois pólos, chama-se chave de duplo pólo. A chave pode ter também três, quatro ou mais pólos, quando é chamada de triplo pólo e multipolo.

Se cada contato, alternadamente, abre e fecha somente um circuito, a chave denomina-se único terminal (*single throw*). Quando o contato é de dupla ação, ou seja, abre um circuito enquanto fecha outro, a chave é chamada de duplo terminal (*double throw*). A Figura 3.6 apresenta as configurações da chave fim de curso.

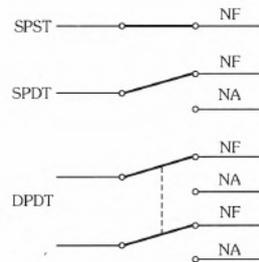


Figura 3.6 - Configurações dos contatos das chaves fim de curso.

- ♦ **SPDT** (*Single Pole Double Throw*): um conjunto de contatos NA e NF. Nessa configuração, quando um contato é aberto o outro se fecha.
- ♦ **SPST** (*Single Pole Single Throw*): relé com um único contato que pode ser normalmente aberto ou normalmente fechado.
- ♦ **DPDT relay** (*Double-Pole Double-Throw*): relé com dois conjuntos de contatos NA e NF que operam simultaneamente por uma simples ação.

3.2.2.1 Principais vantagens e desvantagens das chaves fim de curso

Vantagens

- ◆ Operação visível simples;
- ◆ Encausulamento durável;
- ◆ Alta robustez para diferentes condições ambientais encontradas na indústria;
- ◆ Alto poder de repetição;
- ◆ Ideal para chaveamento de cargas de grande capacidade (5 A em 24 Vcc ou 10 A a 120 Vca) quando sensores de proximidade típicos podem operar em corrente menores que 1 A;
- ◆ Imunes à interferência eletromagnética;
- ◆ Não possuem corrente de fuga;
- ◆ Mínima queda de tensão.

Desvantagens

- ◆ Vida útil menor dos contatos em comparação com a tecnologia de estado sólido;
- ◆ Nem todas as aplicações industriais podem utilizar sensores de contato.

3.2.2.2 Aplicações típicas

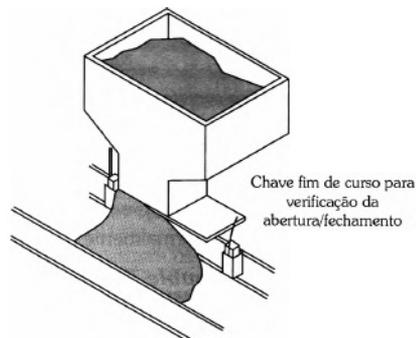


Figura 3.7 - Aplicações das chaves fim de curso (continua).

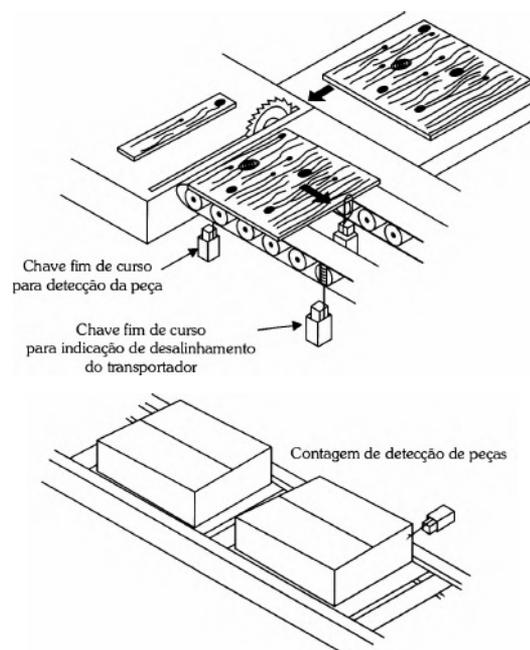


Figura 37 - Aplicações das chaves fim de curso (continuação).

A seguir há uma breve descrição das chaves e dos sensores de proximidade mais utilizados no controle de processos industriais.

3.2.3 Critérios de seleção

Na seleção da chave para uma determinada aplicação, é preciso levar em conta vários fatores, como os relacionados em seguida:

- ♦ O número de pólos terminais;
- ♦ A tensão a ser chaveada e o tipo de corrente (CA ou CC);
- ♦ O valor da corrente a ser chaveada e a corrente a ser percorrida após o chaveamento;
- ♦ A frequência de atuações;
- ♦ As condições ambientais como vibração, temperatura, umidade e agressividade do ambiente;

- ◆ O tamanho físico;
- ◆ A velocidade de atuação;
- ◆ Opcionais, como lâmpada piloto embutida, chave de trava, entre outros.

3.2.4 Chaves automáticas

As chaves descritas até o momento têm atuação manual. Elas atuam quando um operador pressiona a chave, fazendo com que os seus contatos mudem de estado.

Em muitos pontos de um processo industrial não é possível a colocação de um operador, devido aos fatores técnico, econômico e de periculosidade. Para resolver este problema, existem chaves automáticas, cuja operação é determinada pela posição de algum dispositivo ou pelo valor de alguma grandeza física.

Desta forma, podem ser construídos arranjos com sistemas mais complexos, com chaves ligadas de um modo intertravado, tal que a operação final de uma ou mais chaves dependa da posição das outras chaves individuais. As principais chaves automáticas utilizadas na indústria são: pressostato, termostato, chave de vazão, chave de nível e chave fim de curso.

3.3 Relés

O relé é definido como uma chave comandada por uma bobina. É considerado uma chave porque ele liga-desliga um circuito elétrico, permitindo a passagem da corrente elétrica como resultado do fechamento de contato ou impedindo a passagem da corrente elétrica durante o estado de contato aberto.

Ao contrário das chaves vistas anteriormente, o relé não necessita da intervenção humana direta para atuar.

Uma das principais aplicações do relé é para o aumento da capacidade dos contatos ou para multiplicar as funções de chaveamento de um dispositivo pela adição de contatos ao circuito. Desta forma, um relé pode requerer uma corrente da bobina de 0,005 A em 24 Vcc e controlar de um a milhares de watts de potência.

Os relés têm como função controlar a corrente elétrica por meio de contatos que podem ser abertos ou fechados. Os contatos apresentam altíssima resistência quando abertos e baixíssima resistência quando fechados. Geralmente apresentam múltiplos contatos, sendo cada um isolado eletricamente de todos os outros. Os contatos atuam em uma seqüência definida. A bobina de atuação usualmente é isolada completamente do circuito controlado. Ela pode ser movida por energia elétrica que tem características totalmente diferentes do circuito controlado.

Para o acionamento de circuitos de elevada potência por meio de um circuito de baixa potência utiliza-se um relé comumente chamado de contator. Um exemplo típico dessa aplicação é o acionamento de motores elétricos.

A Figura 3.8 ilustra as partes constituintes do contator.

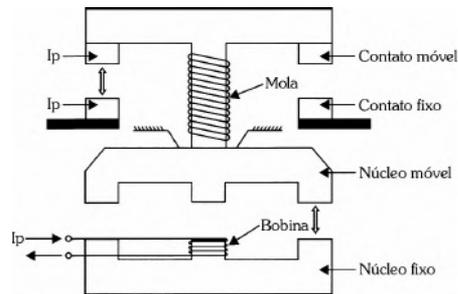


Figura 3.8 - Partes constituintes de um contator.

Assim, é possível distinguir as quatro principais partes de um contator:

- ♦ **Bobina:** representa a entrada de controle do contator que, ao ser ligada a uma fonte de tensão, circula na mesma corrente elétrica que cria um campo magnético que envolve o núcleo de ferro.
As bobinas são partes dos contadores que devem ser escolhidas de acordo com a tensão e o tipo de energia de alimentação (CC ou CA) dos circuitos de controle dos comandos elétricos. Há uma grande variedade de bobinas com diversas tensões (24 V a 660 V), tanto para corrente contínua quanto para alternada.
O consumo de energia das bobinas é relativamente baixo. Ocorre um pico de corrente no momento da energização (aproximadamente dez vezes a corrente de retenção), sendo o consumo da bobina estimado em 6,5 VA e 25 VA, dependendo do tipo de contator. A bobina possui um $\cos\phi$ de aproximadamente 0,3.
- ♦ **Núcleo de ferro:** atraído para dentro da bobina pelo campo magnético, está acoplado ao contato e, conseqüentemente, o movimento do núcleo aciona o contato.
- ♦ **Contato:** é acionado pelo núcleo de ferro e está acoplado a uma mola que tende a levá-lo à posição de repouso, porém quando a bobina é energizada, a força do campo magnético é maior que a da mola, fazendo com que o núcleo fixo atraia o núcleo móvel.
- ♦ **Mola:** elemento responsável por levar de volta o contato à posição de repouso, assim que a bobina é desconectada da fonte, quando cessa o campo magnético a mola torna-se mais forte que o núcleo.

A Figura 3.9 mostra a simbologia de um contator utilizada em diagramas multifilares. Observe que contém símbolo de atuação eletromecânica (tracejado), linha de acoplamento direto e contatos de força.

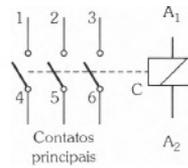


Figura 3.9 - Simbologia do contator.

A denominação dos terminais da bobina é sempre A_1/A_2 e a dos contatos depende da sua finalidade. Neste caso, temos a numeração 1, 2, 3, 4, 5 e 6 para os contatos de força.

Cada contator é geralmente equipado com três, quatro ou cinco contatos, sejam eles de força, auxiliares ou mistos. Os terminais pertencentes ao mesmo elemento de contato devem ser marcados com o número de seqüência igual e todos os contatos de mesma função devem ter um número diferente de seqüência, Figura 3.10.

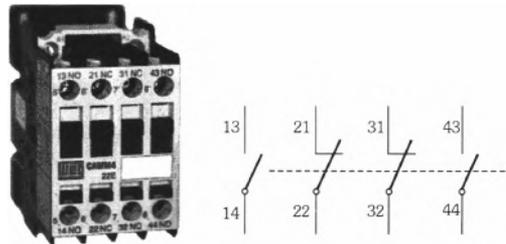


Figura 3.10 - Contator e sua representação de contatos (FRANCHI, 2008).

Além disso, é possível acrescentar blocos de contatos auxiliares para aumentar o número de contatos auxiliares disponíveis.

3.3.1 Aplicações

Como descrito anteriormente, a função de um relé é abrir ou fechar um contato elétrico ou um conjunto de contatos, em consequência da mudança de alguma condição elétrica. Esses fechamentos e aberturas são usados em circuitos associados para selecionar outros.

Existem algumas categorias de relés, com distintas aplicações. Os relés possuem as seguintes características:

- ◆ Operação remota;
- ◆ Operação lógica;

-sônicos e ópticos. Para a correta especificação e aplicação, é fundamental entender como eles operam e para que aplicação são indicados.

3.4.1 Classificação dos sensores com relação ao tipo de saída

Fundamentalmente, as saídas dos sensores são classificadas em duas categorias: discretos (também chamados de digitais) e analógicos (também conhecidos como proporcionais).

Sensores digitais fornecem um simples sinal lógico de saída (zero ou um). Por exemplo, um termostato que controla o ar-condicionado de uma casa é um sensor digital. Quando a temperatura dentro de um quarto está abaixo do *setpoint* (valor desejado de temperatura) do termostato, sua saída é zero; quando está acima o termostato comuta e fornece um valor lógico 1 em sua saída.

Desta forma, o sensor digital não fornece informações sobre o valor corrente que está sendo medido, somente aciona sua saída se o sinal de entrada estiver acima ou abaixo do *setpoint*. Por exemplo, se o termostato tem o *setpoint* em 70°C e a temperatura estiver abaixo desse valor, como, por exemplo, 69°C, 30°C ou -60°C, o sensor continua enviando um sinal 0. A Figura 3.11a exibe um exemplo de sinal digital de saída de um sensor de proximidade.

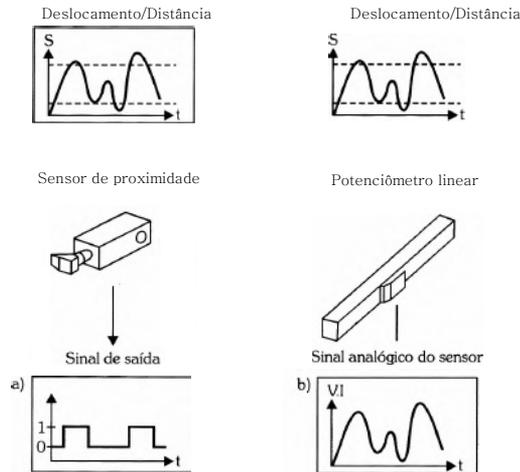


Figura 3.11 - Sinal digital de saída de um sensor e sinal analógico de saída de um potenciômetro linear.

Os sensores analógicos fornecem um sinal analógico de saída que pode ser tensão corrente, resistência, entre outros. Quando sensores são usados com Controladores Lógicos Programáveis (CLP), geralmente são conectados a entradas analógicas do CLP. Um exemplo de sensor analógico é aquele que mede o nível do fluido de combustível no tanque de um automóvel, que é um potenciômetro operado por uma bóia. Quando o nível aumenta, há variação da resistência de saída do potenciômetro, sendo o instrumento indicador de nível nada mais do que um ohmímetro calibrado para a escala do nível do tanque. A Figura 3.11b indica a saída analógica de um potenciômetro utilizado para a medição de deslocamento.

3.4.1.1 Sensores de proximidade indutivos

Como todos os sensores de proximidade, os indutivos estão disponíveis em vários tamanhos e formatos, como mostra a Figura 3.12. Como o nome indica, sensores indutivos atuam baseados no princípio da variação da indutância de uma bobina, quando um elemento metálico ou condutivo passa nas suas proximidades. Devido ao seu princípio de operação, os sensores de proximidade indutivos são usados somente em objetos metálicos.

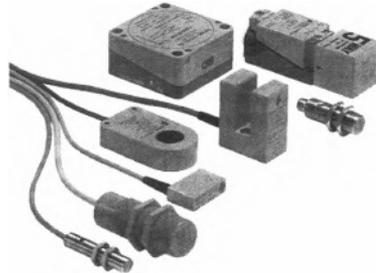


Figura 3.12 - Diversas formas dos sensores indutivos (HACKWORTH, 2003).

Para entender como os sensores indutivos funcionam, considere o diagrama de blocos em corte na Figura 3.13. Montada dentro do sensor, em sua face esquerda, está uma bobina que é parte de um circuito sintonizado de um oscilador. Quando o oscilador está em operação, há um campo magnético alternado, denominado campo do sensor, produzido pela bobina.

Esse campo magnético irradia através da face do sensor que é não metálica. O circuito do oscilador é ajustado de maneira que, quando elementos não metálicos (como o ar) estiverem nas proximidades, o circuito continua a oscilar e a saída do dispositivo fica em nível baixo.

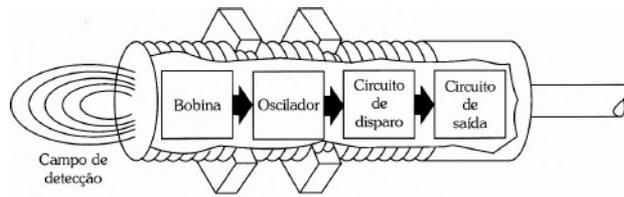


Figura 3.13 - Sensor indutivo em corte que indica as suas principais partes.

3.4.1.1.1 Componentes básicos do sensor indutivo

- ◆ **Bobinas:** a bobina e a montagem em núcleo de ferrite geram um campo eletromagnético a partir da energia do oscilador.
- ◆ **Oscilador:** fornece a energia necessária para a geração do campo magnético nas bobinas.
- ◆ **Circuito de disparo:** detecta mudanças na amplitude de oscilação. As mudanças ocorrem quando um alvo de metal se aproxima do campo magnético irradiado pelo sensor.
- ◆ **Circuito de saída:** quando uma mudança suficiente no campo magnético é detectada, a saída em estado sólido fornece um sinal a uma interface para um CLP ou máquina. O sinal indica a presença ou ausência de um alvo de metal na distância do sensor.

Quando um objeto metálico (aço, ferro, alumínio etc.) chega próximo à face do sensor, como ilustra a Figura 3.14, o campo magnético alternado induz a circulação de correntes parasitas no material. Para o oscilador, essas correntes acarretam perda de energia. À medida que o alvo se aproxima, as correntes aumentam, fazendo com que a amplitude de saída do oscilador seja reduzida.

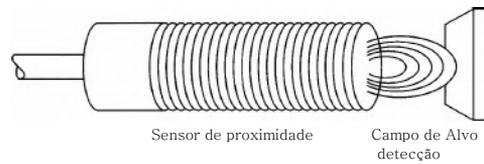


Figura 3.14 - Detecção de um objeto por meio de um sensor de proximidade.

Até um ponto em que a amplitude do oscilador não seja menor que o valor limiar do circuito de disparo, a saída do sensor permanece em nível baixo. Entretanto, à medida que o objeto se move, as correntes parasitas fazem com que o oscilador pare.

A Figura 3.15 demonstra o comportamento do oscilador de acordo com a aproximação do objeto.

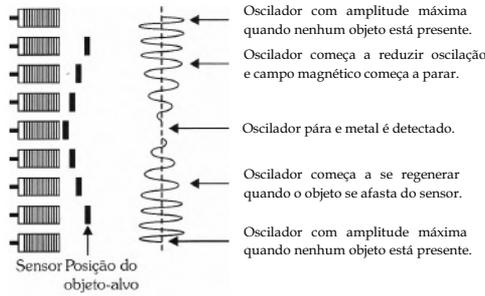


Figura 3.15 - Comportamento do oscilador do sensor indutivo de acordo com a aproximação do objeto.

Quando isso acontece, o circuito de disparo sente a perda da oscilação de saída e causa um chaveamento da saída, fazendo com que a saída do sensor fique em nível alto, como indica a Figura 3.16.

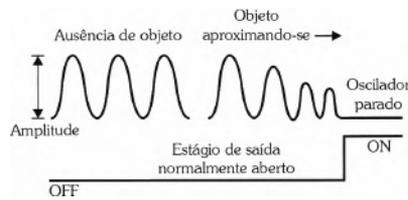


Figura 3.16 - Sinais presentes no oscilador do sensor indutivo.

A distância sensora de um sensor de proximidade é a máxima distância que um alvo pode atingir da face do sensor a fim de este detectá-lo. Um parâmetro que afeta a distância sensora é o tamanho (diâmetro da bobina do sensor). Pequenos diâmetros (aproximadamente 1") têm distâncias sensoras típicas de 1 mm, enquanto sensores com grandes diâmetros (aproximadamente 3") têm distâncias sensoras na ordem de 50mm ou mais.

3.4.1.1.2 Características do sensor em relação ao alvo

É fundamental compreender que os catálogos dos fabricantes sempre descrevem a distância sensora nominal considerando um objeto-alvo padrão de aço. denominado alvo-padrão. Distância sensora é a distância máxima de operação para a qual o sensor é projetado. A Figura 3.17 ilustra a distância sensora para um sensor indutivo.

O alvo-padrão é uma plaqueta quadrada de aço doce, com 1 mm de espessura e comprimentos dos lados iguais ao diâmetro da face ativa. A Figura 3.18 exibe as características do alvo-padrão.

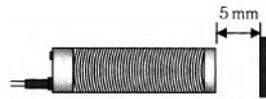


Figura 3.17 - Representação da distância sensora de um sensor indutivo.

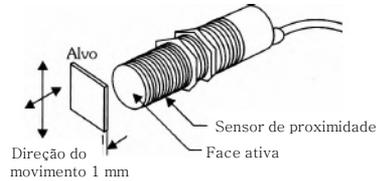


Figura 3.18 - Alvo-padrão para sensores de proximidade indutivos.

Outros pontos importantes que devem ser observados para determina alcance do sensor são o tamanho e a forma do alvo. Desta maneira, alvos planos são preferíveis, pois os arredondados podem diminuir o alcance. Os alvos menores que a face ativa tipicamente reduzem o alcance e os maiores que ela podem aumentar o alcance, como películas, folhas e filmes metálicos.

É preciso considerar ainda que metais distintos têm valores diferentes de resistividade (que limita as correntes parasitas); assim o tipo de metal afeta a distância sensora. De acordo com o tipo de material a ser utilizado, é necessário um fator de correção da distância sensora, como para o aço doce 1,0, aço inoxidável 0,9, alumínio 0,45, bronze 0,50 e cobre 0,40. A Figura 3.19 apresenta os fatores de correção para esses materiais.

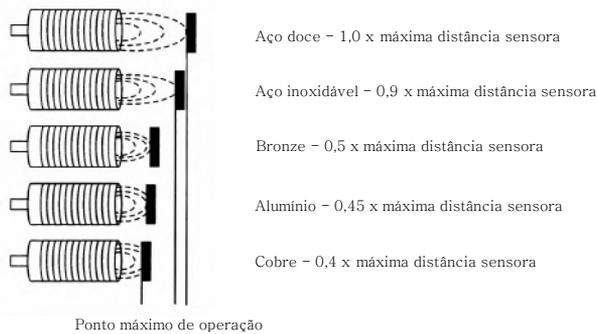


Figura 3.19 - Fatores de redução para diferentes tipos de materiais.

3.4.1.1.3 Sensores blindados

Os sensores indutivos podem ser blindados e não blindados. A construção blindada inclui uma faixa metálica que envolve o conjunto núcleo de ferrite/bobina. Já os sensores não blindados não possuem essa faixa.

Para os sensores blindados há um campo magnético mais direcionado, o que contribui para o aumento da precisão, da direcionalidade e da distância de operação do sensor. A Figura 3.20 compara os sensores blindados e não blindados.

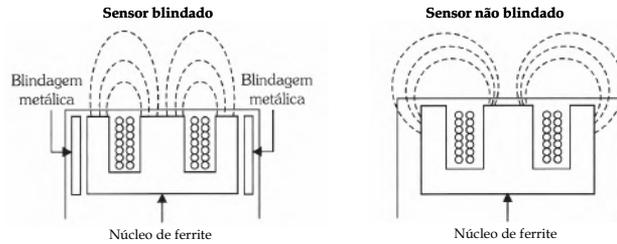


Figura 3.20 - Comparação entre sensores blindados e não blindados.

O alcance dos sensores indutivos é função de seu diâmetro e varia entre sensores blindados e não blindados. A Figura 3.21 ilustra esse comportamento.

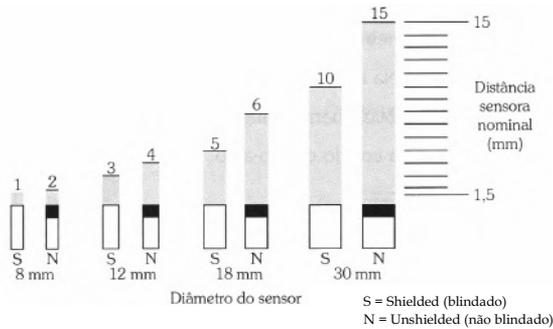


Figura 3.21 - Comparativo entre a distância sensora de sensores blindados e não blindados de diferentes diâmetros.

3.4.1.1.4 Formas de conexão dos sensores

Os sensores de proximidade indutivos estão disponíveis em CC ou CA. A maioria dos sensores requer três cabos de conexão: terra, alimentação e saída. Existem outras variações que requerem dois e quatro cabos. A maioria dos sensores está disponível com um LED integrado ao corpo do sensor que indica se ele está acionado. Um dos primeiros passos que um projetista deve seguir quando utilizar qualquer sensor de proximidade é consultar o catálogo do fabricante para determinar a melhor escolha para a aplicação.

3.4.1.1.5 Aplicação dos sensores de proximidade indutivos

Devido ao fato de as peças das máquinas serem geralmente construídas em algum tipo de metal, existe um número enorme de possibilidades de aplicação para sensores indutivos. Eles são relativamente baratos, extremamente confiáveis, operam em uma grande variedade de tensões e podem ser conectados diretamente ao CLP sem componentes externos adicionais. Na maioria dos casos, sensores de proximidade indutivos são excelentes substitutos para as chaves mecânicas (chaves fim de curso).

3.4.1.1.6 Vantagens e desvantagens dos sensores de proximidade indutivos

Vantagens

- ♦ Não é afetado por poeira ou ambientes que contenham sujeira;
- ♦ Não é prejudicado pela umidade;
- ♦ Não possui partes móveis nem contatos mecânicos;
- ♦ Não é dependente da cor do objeto-alvo.

Desvantagens

- ♦ Somente detecta objetos metálicos;
- ♦ A distância sensora é menor que em outras tecnologias de sensores de proximidade;
- ♦ Pode ser afetado por fortes campos eletromagnéticos

Na Figura 3.22 encontram-se algumas aplicações típicas para os sensores de proximidade indutivos.

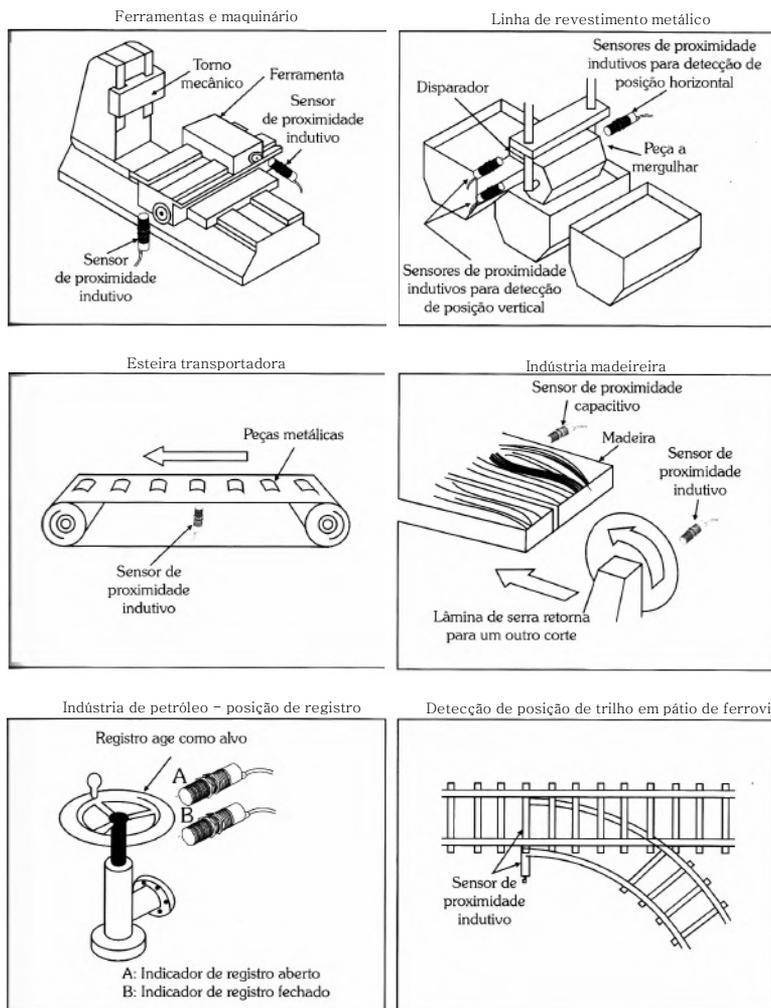


Figura 3.22 - Aplicações de sensores de proximidade indutivos.

3.4.1.2 Sensores capacitivos

Sensores de proximidade capacitivos estão disponíveis em formas e tamanhos similares aos indutivos, Figura 3.23. Devido ao princípio de funcionamento desses sensores, suas aplicações são um pouco diferentes.

Para entender como os sensores de proximidade capacitivos funcionam, vamos considerar o diagrama em corte da Figura 3.24.



Figura 3.23 - Formas construtivas dos sensores capacitivos (HACKWORTH, 2003).

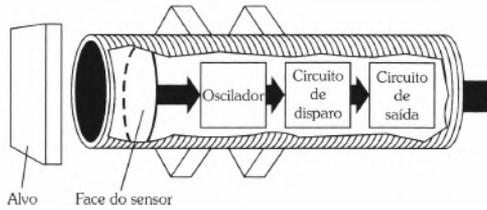
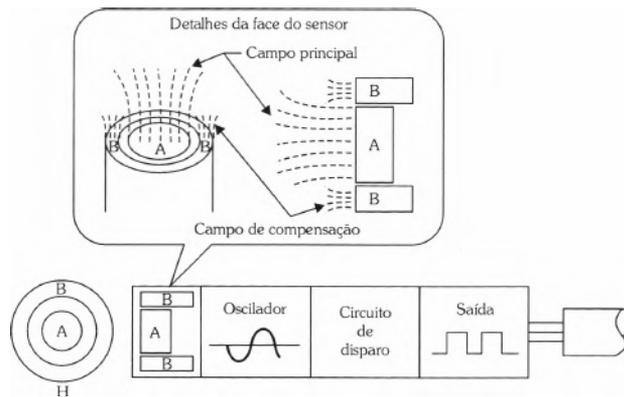


Figura 3.24 - Diagrama em corte do sensor capacitivo de proximidade.

Na Figura 3.25 estão os elementos que compõem o sensor capacitivo, mostrados detalhadamente.



Vista frontal A = Eletrodos do sensor
B = Eletrodos de compensação

Figura 3.25 - Detalhes do sensor capacitivo.

O princípio de funcionamento desse sensor consiste em um oscilador interno que não oscila até que um material seja movido nas proximidades da face do sensor. O alvo varia a capacitância de um capacitor na face do sensor, que é parte de um circuito de um oscilador. Existem dois tipos de sensor capacitivo, mas há uma diferença na maneira como o capacitor do sensor é formado.

Existem duas placas do capacitor dispostas lado a lado na face do sensor; para esse tipo de sensor, o alvo externo age com o dielétrico. A medida que o alvo se aproxima do sensor, ocorre uma mudança no dielétrico, aumentando a capacitância interna do capacitor do oscilador, causando aumento da sua amplitude, o que faz com que a saída do sensor comute para "1". A Figura 3.26 exibé o comportamento do oscilador com a aproximação do objeto.

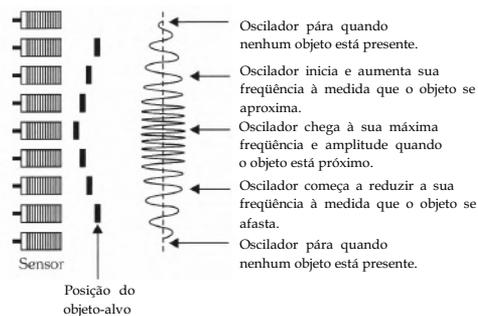


Figura 3.26 - Comportamento do oscilador de um sensor capacitivo com a aproximação do objeto.

Na forma de onda apresentada na Figura 3.27, quando o alvo se aproxima da face do sensor, a amplitude do oscilador aumenta, o que faz com que a saída do sensor comute para ligado.

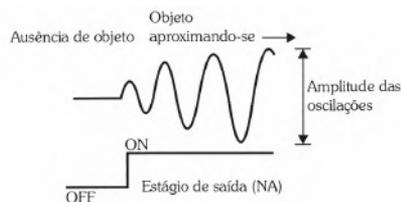


Figura 3.27 - Sinais no sensor de proximidade capacitivo.

A superfície sensível do sensor capacitivo é constituída por dois eletrodos de metal concêntricos. Quando um objeto se aproxima de sua superfície, atinge o campo eletrostático dos eletrodos, a capacitância do circuito oscilador aumenta e obtém-se a oscilação.

A capacitância do circuito é determinada pelo tamanho do alvo, sua constante dielétrica e a distância até a ponta. Quanto maior o tamanho e a constante dielétrica de um alvo, mais este aumenta a capacitância. Quanto menor for a distância entre a ponta de compensação e o alvo, maior é a capacitância.

Segue uma lista parcial de constantes dielétricas (K) para alguns materiais típicos encontrados na indústria.

Acetona	19,5	Óleo de transformador	2,2
Açúcar	3,0	Óleo de turpentina	2,2
Água	80	Papel	1,6-2,6
Álcool	25,8	Papel saturado	4,0
Amônia	15-25	Óleo	1,9-2,5
Anilina	6,9	Parafina	3,2-3,5
Ar	1,000264	Perspex	2,0-2,2
Areia	3-5	Petróleo	2-5
Baquelite	3,6	Placa prensada	3,6-3,7
Benzeno	2,3	Poliacetal	5,0
Borracha	2,5-35	Poliamida	2,3
Calcário de concha	1,2	Polietileno	2,0-2,3
Celulóide	3,0	Polipropileno	3,0
Cereal	3-5	Poliestireno	4,4-7
Cimento	4,0	Porcelana	2,7-4,5
Cinza queimada	1,5-1,7	Resina acrílica	2,8-3,1
Clordiquido	2,0	Resina de dorido polivinil	2,3-3,4
Dióxido de carbono	1,000985	Resina de estireno	4-12
Ebonite	2,7-2,9	Resina de fenol	4,7-10,2
Etanol	24	Resina de melanina	2,8-8,1
Etilenoglicol	38,7	Resina de poliéster	5-8
Farinha	1,5-1,7	Resina de uréia	2,5-6
Freon R22 e 502 (líquido)	6,11	Resina epóxi	6,0
Gasolina	2,2	Sal	2,5-4,7
Glicerina	47	Shellac	50-80
Leite	3,5-4	Soluções aquosas	3,4
Madeira seca	2-7	Sulfa	2,0
Madeira úmida	10-30	Teflon	2,2
Mármore	8,0-8,5	Tetracloridodecarbono	2,3
Mica	5,7-6,7	Tolueno	2,2-2,9
Nitrobenzina	36	Vaselina	2,8-3,3
Nylon	4-5	Verniz de silicone	3,7-10
Óleo de soja	2,9-3,5	Vidro	3,7
		Vidro de quartzo	3,7

3.4.1.2.1 Fator de redução

De acordo com um dado tamanho do objeto-alvo, os fatores de correção para detectores de proximidade capacitivos são determinados segundo a constante dielétrica do material do alvo. Desta forma, deve-se multiplicar a distância sensora informada por um fator de redução, que varia segundo o tipo do material do alvo. A Tabela 3.1 ilustra os fatores de redução para os diversos tipos de materiais.

Material	Fator de redução
Todos os metais	1,0
Água	1,0
Vidro	0,3-0,5
Plástico	0,3-0,6
Madeira (dependente da umidade)	0,2-0,7
Óleo	0,1-0,3

Tabela 3.1 - Fatores de redução para diversos tipos de material.

Materiais com grande constante dielétrica podem ser detectados por barreiras que possuam materiais com pequenas constantes dielétricas. Um exemplo é a detecção de álcool ou flúor. O álcool possui uma constante dielétrica maior (25,8) que as paredes do reservatório de vidro (3,7), enquanto o flúor tem uma constante dielétrica menor (1,5). A Figura 3.28 exhibe essa possibilidade de uso do sensor capacitivo.

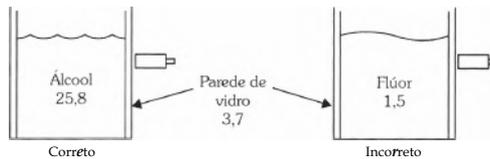


Figura 3.28 - Aplicação do sensor capacitivo para detecção por meio de barreiras.



Antes de colocar o sensor em determinada aplicação, deve-se fazer um teste *in loco*. A lista de constantes dielétricas é fornecida para auxiliar a possibilidade de uma aplicação. Os valores podem variar de acordo com o tamanho e a densidade do material a ser detectado.

3.4.1.2.2 Sensores blindados

Os detectores de proximidade capacitivos, assim como os indutivos, também podem ser blindados e não blindados. Os blindados são mais indicados para a detecção de materiais de constantes dielétricas baixas (difíceis de detectar), devido à

concentração de seu campo eletrostático altamente concentrado. No entanto, os sensores blindados são mais suscetíveis à comutação falsa devido à acumulação de sujeira ou umidade na face ativa do detector.

Os detectores não blindados são mais indicados para a detecção de materiais de constantes dielétricas altas (fáceis de detectar), pois seu campo eletrostático é menos concentrado do que o campo da versão blindada, sendo recomendados em

aplicação para a detecção de níveis de líquidos por meio de um suporte plástico. A

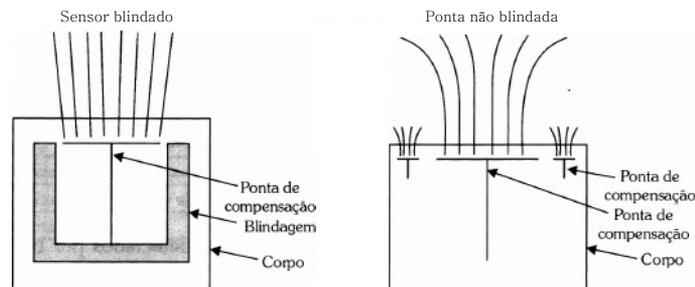


Figura 3.29 - Comparativo entre sensores blindados e não blindados.

Sensores de proximidade capacitivos do tipo dielétrico podem ser usados para detectar materiais metálicos ou não metálicos. Um material com alta densidade é detectado mais facilmente. Materiais com baixa densidade (espumas, papéis etc.) não causam mudança detectável no dielétrico e, conseqüentemente, não disparam o sensor.

Sensores do tipo indutivo necessitam que o material a ser detectado seja condutor elétrico. São ideais para metais e líquidos condutivos. Uma grande aplicação é a medição de nível em reservatórios feitos com materiais plásticos e derivados. Esses sensores têm a característica única de "enxergar" através do reservatório e verificar a presença do líquido internamente, sendo ideais para medição de níveis de líquidos.

Sensores de proximidade capacitivos podem ser utilizados em materiais metálicos, assim como os indutivos, entretanto seu custo é mais elevado, sendo inviáveis para essa aplicação.

Assim como acontece com os sensores de proximidade indutivos, os capacitivos são fornecidos com um LED embutido para indicar o estado do sensor. Como os sensores são utilizados para materiais com grande variação de densidade, os fabricantes geralmente fornecem um parafuso de ajuste de sensibilidade na parte traseira do sensor. Assim, quando ele for instalado, a sensibilidade deve ser ajustada para o melhor desempenho em uma dada aplicação.

3.4.1.2.3 Vantagens e desvantagens dos sensores capacitivos

Vantagens

- ♦ Detecta metais e não-metais, líquidos e sólidos;
- ♦ Pode detectar "através" de certos materiais com densidade menor que o objeto a ser detectado;
- ♦ Dispositivo de estado sólido que tem longa vida útil.

Desvantagens

- ♦ Pequena distância sensora (uma polegada ou menos) que varia de acordo com o material a ser detectado;
- ♦ Muito sensível a fatores ambientais (umidade); pode afetar a distância sensora.

3.4.1.2.4 Aplicação dos sensores capacitivos

Na Figura 3.30 temos algumas aplicações típicas para os sensores de proximidade capacitivos.

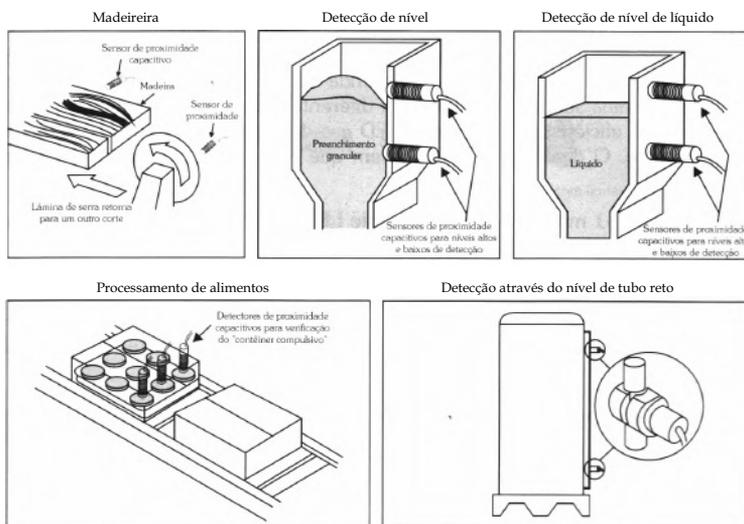


Figura 3.30 - Aplicações de sensores de proximidade capacitivos.

3.4.1.3 Sensores de proximidade ópticos

Os sensores de proximidade ópticos são extremamente utilizados para detectar objetos em longas distâncias (ao contrário dos sensores indutivos ou capacitivos) e no vácuo e podem detectar qualquer tipo de material, sejam metálicos, condutivos ou porosos. Desde que os receptores e transmissores ópticos utilizem feixes focados (lentes), eles podem operar próximos a outros sensores ópticos sem interferência.

O princípio de funcionamento baseia-se em dois circuitos eletrônicos: um emissor do feixe de luz e outro receptor dele. O emissor envia um feixe de luz de forma pulsada através de um LED de modo a evitar que o receptor o confunda com a luz ambiente. O receptor possui um fototransistor sensível à luz e um circuito que reconhece somente a luz vinda do emissor.

Para as aplicações em sensores ópticos, os LEDs infravermelhos são os mais utilizados, pois geram mais luz e menos calor que qualquer outro tipo de LED. Em algumas aplicações, um feixe de luz visível é desejável para facilitar a instalação ou confirmar o funcionamento do detector, sendo a luz vermelha visível a mais eficiente. Os LEDs são largamente utilizados em sensores ópticos, pois são componentes resistentes e confiáveis. Operam em uma larga faixa de temperatura e são muito resistentes a danos decorrentes de vibração e choques mecânicos.

Para a detecção do feixe de luz, o fototransistor ou fotodiodo é o componente eletrônico utilizado, sendo robusto e em estado sólido, e causa uma mudança na corrente conduzida, dependendo da quantidade de luz detectada. Os detectores são mais sensíveis a certos comprimentos de onda de luz. A resposta espectral de um detector determina sua sensibilidade para diferentes comprimentos de onda. A fim de aumentar a eficiência do sensor, o LED e o detector são geralmente "casados" espectralmente. O detector e o circuito em que está associado são denominados receptores.

A Figura 3.31 mostra que o espectro do LED infravermelho e seu "casamento" com um receptor têm muito mais eficiência do que um LED visível (vermelho).

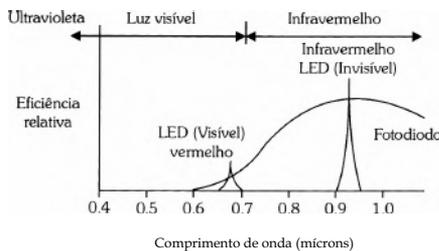


Figura 3.31 - Comparativo entre eficiências dos LEDs infravermelho e visível.

3.4.1.3.1 Modulação do LED

Para que o alcance de um detector fotoelétrico seja aumentado, deve ampliar a corrente que circula nele. Todavia, com o aumento da corrente há um acréscimo de calor que pode danificar o LED.

Desta forma, nos emissores faz-se uma comutação em uma frequência elevada na ordem de 5 kHz, para evitar o aquecimento excessivo do LED. A Figura 3.32 projeta sinal de modulação para o LED do sensor de proximidade óptico.



Figura 3.32 - Modulação do LED utilizado no sensor de proximidade óptico.

Os LEDs geralmente emitem luz e os fotodetectores são sensíveis à luz em uma grande área. Lentes são usadas para os fotodetectores e LEDs para estreitar e dar forma a essa área. À medida que a área é estreitada, o alcance aumenta. Como resultado, as lentes ampliam a distância sensora dos sensores fotoelétricos.

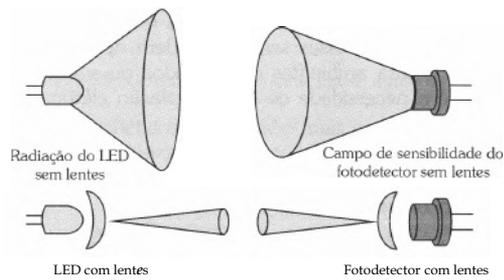


Figura 3.33 - Uso das lentes no LED e fotodetector.

Os sensores ópticos mais utilizados na indústria são: barreira, difuso-refletido e retrorreflexivo, apresentados a seguir.

3.4.1.3.2 Sensor do tipo barreira (feixe direto)

O sensor óptico do tipo barreira consiste em duas unidades separadas, cada uma montada em lados opostos do objeto a ser detectado, como mostra a Figura 3.34.

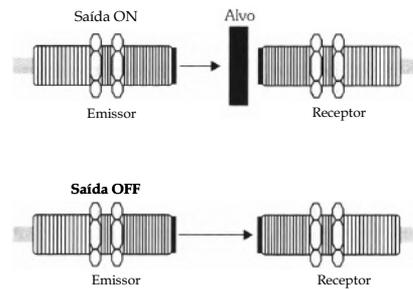


Figura 3.34 - Sensor de barreira óptico.

Como se vê na Figura 3.34, uma unidade é o emissor, que é a fonte luminosa que produz um feixe de luz focado. Considerando que, quando o receptor não recebe sinal do sensor comuta a sua saída, se um objeto passar entre o emissor e o receptor, o feixe de luz é bloqueado e o receptor comuta a sua saída.

Sensores ópticos do tipo barreira têm uma boa resposta quando o objeto a ser detectado não é transparente. Esses sensores podem operar a longas distâncias, sendo uma boa opção para ambientes empoeirados ou sujos. Uma das desvantagens desse sensor é a necessidade de uma instalação elétrica tanto no emissor quanto no receptor.

3.4.1.3.2.1 Vantagens e desvantagens do sensor óptico do tipo barreira

Vantagens

- ◆ Podem detectar pequenos objetos a longas distâncias;
- ◆ Os objetos podem ser opacos ou pouco translúcidos;
- ◆ Devido à sua habilidade de detectar através de ambientes sujos, com pó, óleo, entre outros, esses sensores fornecem grande confiabilidade e necessitam de pouca manutenção.

Desvantagens

- ◆ Mais caro, devido à exigência de emissor e receptor separados;
- ◆ Necessidade de duas conexões elétricas separadas;
- ◆ O alinhamento do feixe de luz emissor-receptor torna-se muito importante;
- ◆ Não detecta objetos completamente transparentes.

3.4.1.4 Sensor do tipo difuso-refletido

O sensor difuso-refletido aparece na figura seguinte, e tem o emissor e o receptor de luz alocados na mesma unidade. Desta forma, a luz do emissor do objeto-alvo reflete no próprio objeto a ser detectado, sendo espalhada pela superfície do alvo em todos os ângulos possíveis. Uma parte é refletida e captada pelo receptor, o que ocasiona a comutação da saída do sensor. Quando não existe objeto presente, nenhuma luz é refletida para o receptor e a saída do sensor não é comutada. A Figura 3.35 ilustra esse tipo de sensor.

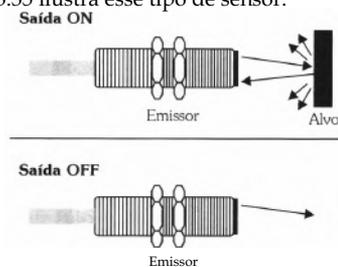


Figura 3.35 - Sensor de proximidade óptico difuso-refletido.

Os sensores difuso-refletidos ópticos são mais convenientes em muitas aplicações devido ao fato de o emissor e o receptor estarem alocados no mesmo sensor, o que facilita o cabeamento.

Esse tipo de sensor não gera bons resultados com alvos transparentes ou que tenham baixa refletividade (superfícies rugosas ou escuras).

Desta forma, o sensor tem maior alcance para objetos com superfícies claras em comparação com as escuras.

3.4.1.4.1 Vantagens e desvantagens do sensor difuso-refletido

Vantagens

- ◆ Não é necessário um refletor (fita refletora) ou espelho;
- ◆ Dependendo do ajuste, diferentes objetos podem ser detectados;
- ◆ Os objetos podem ser translúcidos, transparentes ou opacos e mesmo assim uma porcentagem da luz é refletida.

Desvantagens

- ◆ Para menores distâncias é requerida menor reflexão das superfícies dos materiais;
- ◆ Para maiores distâncias, maiores taxas de reflexão são necessárias.

3.4.1.4.2 Sensor de proximidade do tipo retrorreflexivo

O retrorreflexivo é o sensor óptico mais sofisticado de todos. Nesse tipo de sensor, o emissor e o receptor estão localizados em uma unidade.

Como exibe a Figura 3.36, o sensor opera similarmente ao sensor de barreira, no qual um objeto passa em frente a ele e bloqueia o feixe de luz enviado. Entretanto, desta forma, esse sensor não necessita de cabramento adicional, pois o emissor e o receptor estão alocados no mesmo sensor.

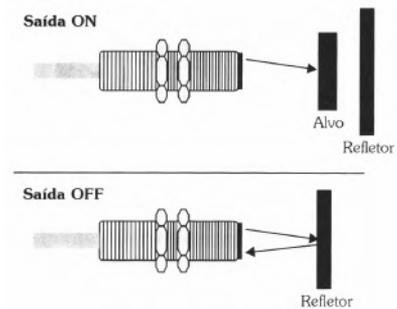


Figura 3.36 - Sensor de proximidade retrorreflexivo.

Nesta configuração, o objeto reflexivo pode ser um espelho prismático ou fitas refletoras. Estas não precisam ser alinhadas perfeitamente perpendiculares ao detector, sendo permitido um desalinhamento de até 15°, sem reduzir a margem de detecção do sensor.

Os detectores por feixe retrorreflexivo são mais fáceis de instalar que os de feixe transmitido. Somente a unidade emissora/receptora deve ser instalada e conectada.

Esses sensores são indicados para detectar objetos opacos, translúcidos e até transparentes. Em aplicações com alvos brilhantes ou altamente reflexivos eles devem ser detectados, pois as reflexões do próprio alvo podem ser indicadas como se fossem do refletor. Em algumas aplicações, há a possibilidade de orientar o detector e o refletor (ou fita refletora) de maneira que o alvo brilhante reflita a luz longe do receptor, como, por exemplo, montando o sensor a 45° da face refletiva do objeto.

3.4.1.4.2.1 Vantagens e desvantagens dos sensores retrorreflexivos

Vantagens

- ♦ Maior facilidade de instalação que o tipo barreira, pois tem corpo único e é de fácil alinhamento;
- ♦ Mais barato que o feixe transmitido, porque a fixação é mais simples (corpo único);
- ♦ Possibilidade de detecção de objetos transparentes, para os quais sempre há uma atenuação, permitindo ajustes no potenciômetro de sensibilidade do sensor de forma a detectar esse objeto;
- ♦ Os objetos podem ser opacos, translúcidos até transparentes.

Desvantagens

- ♦ Uma possível falha no emissor é avaliada como detecção de um objeto;
- ♦ O espelho prismático ou fitas refletoras podem se sujar, provocando falhas no funcionamento;
- ♦ Possui alcance mais curto que o feixe transmitido;
- ♦ Podem não detectar objetos brilhantes (usando polarização);
- ♦ Possui menor margem de detecção que o sensor de feixe transmitido.

3.4.1.5 Sensor de proximidade ultra-sônico

O sensor de proximidade ultra-sônico opera de acordo com o mesmo princípio do sonar, como revela a Figura 3.37, em que um sinal de ultra-som é enviado da face do sensor. Se um alvo é colocado na frente do sensor e está dentro de sua escala, o sinal é refletido pelo alvo e retorna ao sensor.

O retorno desse sinal chama-se eco e, quando acontece, o sensor detecta se um alvo está presente pela medida do tempo de atraso entre o sinal transmitido e o eco. O sensor pode calcular a distância entre o sensor e o alvo pela medição do tempo transcorrido entre a emissão do sinal e o retorno do eco.

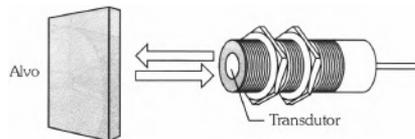


Figura 3.37 - Sensor de proximidade ultra-sônico.

Como qualquer sensor de proximidade, o ultra-sônico tem limitações, sendo capaz de medir somente um alvo se este estiver dentro de sua escala de medição.

3.4.1.5.1 Construção do sensor ultra-sônico

Existem quatro componentes básicos que constituem um sensor de proximidade ultra-sônico:

- ◆ Transdutor/receptor
- ◆ Comparador
- ◆ Circuito detector
- ◆ Saída em estado sólido



Figura 3.38 - Componentes do sensor ultra-sônico.

3.4.1.5.2 Componentes básicos

- ◆ **Transdutor/receptor:** o transdutor envia pulsos de ondas sonoras a partir da face do sensor. O receptor recebe as ondas que retornam em forma de eco do objeto a ser detectado.
- ◆ **Circuito detector e comparador:** quando o sensor recebe o eco refletido, é feita uma comparação e, de acordo com a diferença de tempo, envia um sinal para a saída.
- ◆ **Saída em estado sólido:** gera um sinal elétrico para ser interpretado por uma interface digital, como, por exemplo, um CLP. O sinal de um sensor digital indica a presença ou ausência de um objeto. Se o sensor for analógico, ele indica a distância do objeto nas proximidades do sensor.

A frequência do sensor é geralmente entre 25 kHz e 500 kHz. Unidades de sensores ultra-sônicos para aplicações médicas operam a 5 MHz ou mais. A frequência do sensor é inversamente proporcional a distância sensora. Enquanto um sensor com uma frequência de 50 kHz pode trabalhar até dez metros ou mais, um com 200 kHz é limitado a distâncias de aproximadamente um metro.

A escala de medição é uma área com formato de funil que sai diretamente da face do sensor, Figura 3.39. As ondas sonoras saem da face do sensor em uma dispersão em forma de cone e têm como fronteira o ângulo do feixe das ondas do sensor.

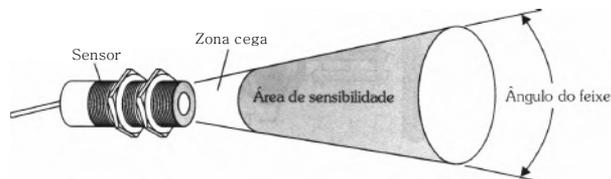


Figura 3.39 - Área útil da escala de medição do sensor de proximidade.

O alcance de sensibilidade de um sensor ultra-sônico é a área entre os limites mínimos e máximos de sensibilidade do sensor, como define a Figura 3.40.

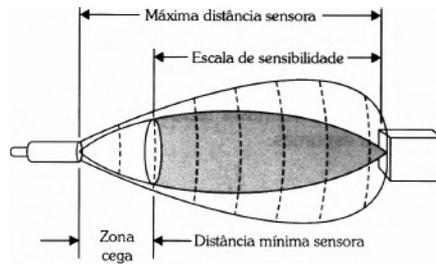


Figura 3.40 - Limites máximos e mínimos de sensibilidade do sensor ultra-sônico.

Os sensores ultra-sônicos têm uma pequena área próxima ao sensor que não é usada, também chamada de "zona cega". O outro lado da zona cega é a máxima distância sensora em que um objeto pode ser detectado.

O tamanho e o material do alvo determinam a máxima distância em que um sensor é capaz de detectar um objeto. Materiais que absorvem o som, como espuma, algodão, borracha etc. são mais difíceis de detectar do que aqueles acusticamente reflexivos, como metal, plástico ou vidro. Quando os materiais que têm menor reflexão acústica são detectados, há uma redução da máxima distância sensora, como ilustra a Figura 3.41.

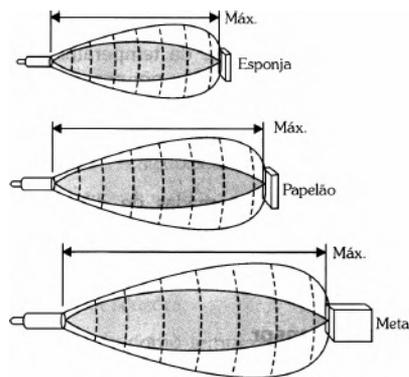


Figura 3.41 - Redução da distância sensora de acordo com o material do objeto.

Sensores de proximidade ultra-sônicos são largamente utilizados para detectar alvos que estão além das pequenas distâncias sensoras possíveis dos sensores capacitivos e indutivos. Isso é possível devido ao fato de os sensores de proximidade ultra-sônicos possuírem uma escala de medição de seis metros ou mais.

Além disso, têm um ótimo desempenho para detectar materiais densos como metais e líquidos. Não são recomendados para materiais que têm como características absorver som, como borrachas e tecido. Também têm fraco desempenho com líquidos turbulentos ou espumas.

3.4.1.5.3 Considerações acerca do ambiente em que estão instalados os sensores ultra-sônicos

3.4.1.5.3.1 Ruído

Sensores ultra-sônicos possuem circuito de supressão de ruídos que garante a confiabilidade em ambientes com ruídos.

3.4.1.5.3.2 Pressão atmosférica

Pressões atmosféricas normais têm um pequeno efeito na precisão da medida, entretanto sensores ultra-sônicos não foram desenvolvidos para uso em locais com altas ou baixas pressões atmosféricas, pois quando extremas podem danificar o transdutor ou a face do sensor.

3.4.1.5.3.3 Temperatura do ar

A velocidade do som no ar depende da temperatura. Um aumento na temperatura causa redução na velocidade do ar e, por consequência, amplia a distância sensora.

3.4.1.5.3.4 Turbulência do ar

Correntes de ar, turbulência e camadas de diferentes densidades causam refração da onda sonora. O eco pode ser enfraquecido ou ter sua direção alterada. Desta forma, o alcance do sensor, a precisão e a estabilidade podem ser deteriorados.

3.4.1.5.3.5 Proteção do sensor

Em aplicações em que o sensor esteja em um ambiente úmido, ele deve ser montado de maneira que a água ou outros fluidos não permaneçam na face sensora. E fundamental que cuidados sejam tomados para que sólidos e líquidos não fiquem acumulados no sensor, o qual também é vulnerável a atmosferas alcalinas e ácidas.

Como as ondas sonoras devem passar pelo ar, a precisão desses sensores está sujeita ao tempo de propagação do som no ar. Devido ao seu grande alcance, o projetista do sistema deve tomar cuidado ao utilizar mais do que um sensor ultra-sônico em um sistema, pela possibilidade de cruzamento entre sensores.

Uma das maiores finalidades do sensor é a medição de nível, Figura 3.42. Observe que sensores ultra-sônicos não têm boa performance em superfícies turbulentas. Para sanar este problema, um tubo pode ser usado para reduzir a turbulência na superfície do líquido.

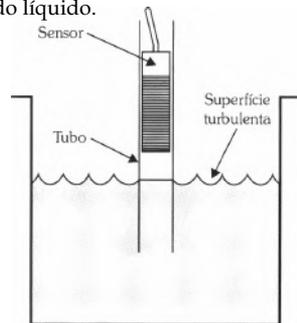


Figura 3.42 - Medição de nível com superfície turbulenta.

3.4.1.5.4 Vantagens e desvantagens dos sensores de proximidade ultra-sônicos

Vantagens

- ♦ Podem detectar objetos a distâncias até 15 metros;
- ♦ Um sensor de proximidade ultra-sônico tem uma resposta que independe da cor da superfície ou reflexibilidade óptica do objeto.

Desvantagens

- ♦ Devem ser colocados perpendicularmente ao objeto a ser detectado para que a distância sensora seja a especificada;
- ♦ Têm mínima distância sensora;
- ♦ Mudanças no ambiente como temperatura, pressão, umidade e turbulência no ar podem afetar a performance do sensor;
- ♦ Objetos com pouca densidade ou com uma área muito pequena podem não ser detectados a longas distâncias.

3.4.1.5.5 Aplicações

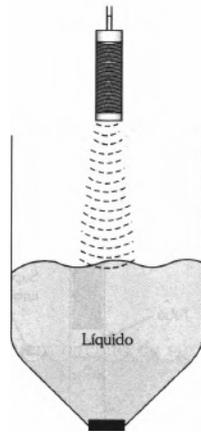


Figura 3.43 - Medição de nível de líquidos em tanques.

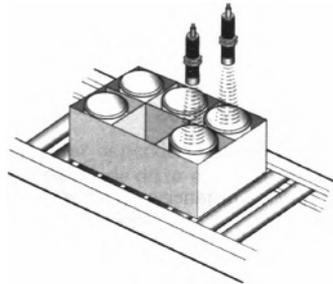


Figura 3.44 - Verificação da presença de objetos em uma caixa.

3.5 Exercícios propostos

1. Descreva os tipos de chaves mais utilizados na indústria.
2. Qual a finalidade do uso de uma chave fim de curso? Descreva a sua configuração de contatos.
3. Quais os critérios para a seleção de uma chave fim de curso?
4. Diferencie as chaves automáticas das convencionais
5. Defina relé. Quais são as suas aplicações?
6. Cite as principais aplicações dos relés.
7. Quais são os critérios que devem ser levados em consideração para seleção dos relés?
8. O que diferencia um sensor digital de um analógico? Cite um exemplo.
9. Descreva os principais elementos constituintes de um sensor indutivo.
10. O que é alvo-padrão? É fator de redução?
11. Qual a vantagem de usar sensores blindados?
12. Cite as vantagens e desvantagens de um sensor indutivo.
13. Qual o princípio geral de funcionamento dos sensores ópticos?
14. Quais características fazem dos LEDs os melhores componentes eletrônicos para uso nos emissores dos sensores ópticos?
15. Qual a finalidade de usar lentes ópticas nas unidades emissoras e receptoras do sensor fotoelétrico?
16. Por que se faz a modulação de sinal no LED emissor?
17. Qual o princípio de funcionamento do sensor do tipo barreira?
18. Enumere as vantagens e desvantagens do sensor do tipo barreira.
19. Qual o princípio de funcionamento do sensor retrorreflexivo?
20. Quais as vantagens e desvantagens do sensor retrorreflexivo?
21. Qual o princípio de funcionamento do sensor difuso-refletido?
22. Cite as vantagens e desvantagens do sensor difuso-refletido.
23. Descreva o princípio de funcionamento de um sensor ultra-sônico.
24. Que fatores ambientais devem ser considerados para instalação de um sensor ultra-sônico?
25. Cite as vantagens e desvantagens de um sensor ultra-sônico.

Anotações

4

Linguagens de Programação

4.1 Definições básicas

Imagine que um gerente deseja passar instruções a um operador de determinado processo. Se ambos falam português, instruções típicas poderiam ser: ligue o motor, desligue o motor, some dois valores, subtraia dois valores, acenda a lâmpada, apague a lâmpada, ligue a sirene e assim por diante. Portanto, para que haja uma efetiva comunicação, é necessário utilizar uma linguagem que ambos entendam. Os efeitos seriam os mesmos se as instruções fossem dadas em japonês, desde que ambos entendessem japonês.

Genericamente, linguagem é um meio de transmissão de informações entre dois ou mais elementos com capacidade de se comunicar. Estes elementos não são restritos aos seres humanos, nem mesmo à exclusividade dos seres vivos, já que máquinas podem ser construídas com tal capacidade.

Na área da computação, define-se **instrução** como um comando que permite a um sistema com capacidade computacional realizar determinada operação.

Linguagem de programação é um conjunto padronizado de instruções que o sistema computacional é capaz de reconhecer.

Programar significa fornecer uma série de instruções a um sistema com capacidade computacional, de maneira que este seja capaz de comportar-se deterministicamente, executando de forma automática as decisões de controle em função do estado atual, das entradas e das saídas do sistema num dado instante.

O **programador** é responsável por prever as situações possíveis do sistema, planejar uma estratégia de controle e codificar as instruções em uma linguagem de programação padronizada para posteriormente serem passadas ao sistema computacional.

4.1.1 Norma IEC 61131-3

Nos últimos anos houve um enorme avanço nas técnicas e nas linguagens de programação. Vários métodos de modelagem foram desenvolvidos e poderosas linguagens criadas, visando atender aos mais diversos setores.

Inegavelmente a programação dos controladores lógicos programáveis é atualmente mais simples e flexível do que antes, principalmente porque foram desenvolvidas ou aperfeiçoadas várias linguagens proprietárias, incluindo variações da linguagem *Ladder* e da linguagem de Lista de Instruções. A inexistência de normas em relação às linguagens de programação dos CLPs fez surgir inúmeras variantes destas ao longo do tempo, todas diferentes entre si. Do ponto de vista das empresas usuárias, é claramente um desperdício de dinheiro e de recursos humanos, já que as habilidades desenvolvidas por seus funcionários na utilização de um determinado tipo de CLP não podem ser reaproveitadas quando da sua substituição por outro tipo ou fabricante.

Assim, quando a empresa necessita trocar o CLP antigo devido ao aumento de demanda ou mesmo para incorporar novos recursos, investimentos devem ser feitos em aquisição e desenvolvimento de *softwares*, *hardwares* e em treinamento do pessoal envolvido na implantação e manutenção desses sistemas, incluindo técnicos, projetistas de sistemas e até mesmo os gerentes da planta.

Felizmente a comunidade industrial internacional reconheceu que era necessário estabelecer um padrão aberto para os CLPs, visando a uniformização de procedimentos dos diversos fabricantes. Para tanto, foi criado um grupo de trabalho no IEC (*International Electrotechnical Commission*) para estabelecer normas a todo o ciclo de desenvolvimento dos CLPs, incluindo o projeto de *hardware*, instalação, testes, documentação, programação e comunicação.

No início da década de 1990, o IEC publicou várias partes da norma IEC 1131 que cobre o ciclo de vida completo dos CLPs. Essa norma é considerada, por alguns autores, um marco histórico para os CLPs.

Alguns anos depois essa norma foi revisada e recebeu o número IEC 61131 cuja terceira parte - IEC 61131-3 - trata das linguagens de programação. Com o objetivo de simplificar a sua análise, é usual dividi-la em três seções:

- ◆ Generalidades;
- ◆ Elementos comuns;
- ◆ Linguagens de programação.

Acompanhe a seguir, de forma resumida, os principais elementos da norma.

4.2 Elementos comuns

4.2.1 Comentários

É recomendado comentar as linhas do programa sempre que sua interpretação não for óbvia ou trivial. A norma IEC 61131-3 define que um comentário é iniciado pela seqüência de caracteres (* e terminado pela seqüência *). Exemplo:

(* isto é um comentário *)

Um comentário pode ser colocado em uma linha sem instruções.

4.2.2 Unidades organizacionais de programas

O programa de um CLP é dividido em unidades individuais, chamadas de Unidades Organizacionais de Programas (POU - *Program Organization Units*), que podem ser dos seguintes tipos:

- ◆ Programas;
- ◆ Blocos de funções (ou blocos funcionais);
- ◆ Funções.

4.2.3 Entradas, saídas e memória

Os elementos mais importantes de um CLP são as entradas, as saídas e a memória interna. Somente através de suas entradas o CLP recebe informações do mundo externo. De forma similar, o CLP só pode controlar algum dispositivo, se este estiver conectado em uma de suas saídas.

São as variáveis que permitem acessar diretamente as posições de memória dos CLPs. Uma posição de memória de um CLP é identificada por três regiões lógicas. A primeira letra identifica se a variável está mapeando uma entrada, saída ou posição interna de memória, conforme a Tabela 4.1.

Primeira letra	Inglês	Português
I	<i>Inputs</i>	Entradas
Q	<i>Outputs</i>	Saídas
M	<i>Memory</i>	Memória

Tabela 4.1 - Mapeamento das posições de memória de um CLP.

A segunda letra identifica o tipo de dado, como mostra a Tabela 4.2:

Segunda letra	Tipo do dado
X	Bit
B	Byte (8 bits)
W	Word (16 bits)
D	Double Word (32 bits)
L	Long Word (64 bits)

Tabela 4.2 - Identificação do tipo de dado.

Em se tratando de variável booleana, a letra X é opcional, ou seja, é possível representar a entrada discreta 1 como IX1 ou I1.

Os demais dígitos representam a posição de memória e estabelecem uma hierarquia que depende do CLP utilizado e também da filosofia do fabricante. O número de níveis hierárquicos não é definido pela norma. Alguns fabricantes utilizam números separados por pontos para definição de um endereço. Por exemplo, a variável IW2.1.33 poderia representar *Rack 2, Módulo 1, canal 33*.

Exemplos:

- ♦ I0.1 (* memória de entrada, tipo binária, palavra 0, bit 1 *)
- ♦ IX10.0 (* bit 0 da palavra 10 da área de entradas *)
- ♦ IW5 (* a quinta palavra da área de entradas *)
- ♦ QW3 (* a terceira palavra da área de saídas *)
- ♦ MB5 (* o quinto byte da área de memória interna *)
- ♦ MW11 (* a décima primeira palavra da área de memória interna *)

A norma IEC 61131-3 não especifica a faixa de valores, que pode começar com 0 ou 1, dependendo do fabricante. Também não faz nenhuma referência de como devem ser atribuídos os bits individualmente dentro de um Byte ou *Word*. É comum utilizar, por exemplo, M5.3 para designar o bit 3 da *Word* 5, mas não é obrigatório que seja assim. Outra questão é que a numeração da posição dos bits pode começar da direita para a esquerda ou o inverso, sendo a primeira forma a mais comum. Uma das primeiras tarefas do programador é consultar o manual do CLP a ser utilizado para descobrir como são organizados esses itens.

4.2.4 Acesso direto a variáveis

De acordo com a norma IEC 61131-3, somente entradas, saídas e a memória interna do controlador podem ser acessadas diretamente pelo programa de controle. Endereçar diretamente significa escrever ou ler diretamente na entrada, saída ou memória sem utilizar um identificador simbólico. A localização das suas

posições físicas ou lógicas no sistema de controle é definida pelo respectivo fabricante do controlador.

O endereçamento direto é reconhecido pela utilização do símbolo "%" precedendo sua designação. Exemplos:

- ♦ %I12 (* Bit 12 de entrada *)
- ♦ %IW5 (* Palavra 5 da área de entradas *)

- ♦ %QB8 (* Byte 8 da área de saídas *)
- ♦ %MW27 (* Palavra 27 da área de memória interna *)

O uso de endereçamento direto de variáveis é permitido somente em programas, configurações e recursos. As Unidades Organizacionais do tipo função e bloco de funções devem operar exclusivamente com variáveis simbólicas (que serão discutidas posteriormente neste capítulo), visando mantê-los o mais independentes possível do controlador utilizado, possibilitando que esses blocos possam ser portados para outros controladores.

4.2.5 Tipo de dado

Em um programa de controle deve ser possível especificar valores para temporizadores, contadores, variáveis discretas, variáveis analógicas etc. Os tipos básicos podem ser vistos na Tabela 4.3.

Palavra-chave	Tipodedado	Faixa de valores
BOOL	<i>Boolean</i>	0 ou 1
SINT	<i>Short Integer</i>	0 a 255
INT	<i>Integer</i>	-32 768 a +32 767
DINT	<i>Double Integer</i>	-2 147 483 648 a +2 147 483 647
UINT	<i>Unsigned Integer</i>	0 a 65 535
REAL	<i>Floating point</i>	+/-2.9E-39 a +/-3.4E+38
TIME	Tempo de duração	Depende da implementação
STRING	<i>String</i>	Depende da implementação
BYTE	8 bits	Faixa de valores não declarada
WORD	16 bits	Faixa de valores não declarada

Tabela 4.3 – Tipos de dado especificados pela norma IEC 61131-3.

A partir desses tipos de dado temos os exemplos ilustrados na Tabela 4.4.

Tipo do dado	Exemplos	
Inteiros	12, -8, 123, 751	
Número de ponto flutuante	12.5, -8.0, 0.1234	
Número binário	2#1101_0011	(211 decimal)
Número octal	8#323	(211 decimal)
Número hexadecimal	16#D3 ou 16#d3	(211 decimal)
Número booleano	0, 1	

Tabela 4.4 - Exemplos de dados empregados.

4.2.6 Strings

Normalmente são utilizadas para troca de mensagens de texto com o operador ou outros sistemas, para relatar alarmes e informar a necessidade de intervenção do operador de forma geral.

String é uma seqüência de caracteres entre aspas simples. A Tabela 4.5 apresenta exemplos de strings.

Exemplo	Descrição
'a'	String de 1 caractere
'Perigo!'	String de 7 caracteres
''	String vazia

Tabela 4.5 - Exemplos de strings.

4.2.7 Tempos e datas

Esses dados são utilizados para especificar tempo e podem conter valores, como, por exemplo, 2 minutos e 15 segundos.

A especificação de um tempo de duração consiste em uma parte introdutória, a palavra-chave **#** ou **t#**, seguida de uma seqüência que pode indicar dias, horas, minutos, segundos e milissegundos. As abreviações utilizadas são:

- ◆ **d**: dia
- ◆ **h**: hora
- ◆ **m**: minuto
- ◆ **s**: segundo
- ◆ **ms**: milissegundos

A Tabela 4.6 descreve exemplos de strings de tempos e de datas.

Descrição	Exemplos
Tempo de duração	T#18ms, t#3m4s, t#3.5s t#6h_20m_8s TIME#18ms
Data	D#1994-07-21 DATE#1994-07-21
Hora do dia	TOD#13:18:42.55 TIME_OF_DAY#13:18:42.55
Data e hora	DT#1994-07-21-13:18:42.55 DATE AND TIME#1994-07-21-13:18:42.55

Tabela 4.6 - Exemplos de strings de tempos e de datas.

4.2.7.1 Outros tipos

Além desses tipos predefinidos, o usuário pode definir seus próprios tipos de dados. Os tipos derivados devem ser declarados entre as palavras-chave TYPE e END_TYPE.

```

TYPE (* Tipo derivado simples *)
  PRESSÃO: REAL := 1.0;
END_TYPE

TYPE (* Tipo derivado estruturado *)
  PRESSÃO SENSOR:
    STRUCT
      PRESSÃO: REAL := 1.0;
      CALIBRACAO: DATE := DT#2007-05-10;
      LIMITE_SUP: REAL := 10.0;
      NUM_ALARMES: INT := 0;
    END_STRUCT
END_TYPE

TYPE (* Tipo derivado enumerativo *)
  ESTADO_ATUAL:
    (INICIALIZANDO, EXECUTANDO, REPOUSO, FALHA)= REPOUSO;
END_TYPE

TYPE (*Tipo derivado de atribuição de faixa de valores *)
  TENSÃO_MOTOR: INT(0..12) ;
END_TYPE

TYPE (* tipo derivado do tipo matriz *)
  HIST_PRESSÃO_CALDEIRA: ARRAY[1..100] OF PRESSÃO;
END_TYPE

```

4.2.8 Endereçamento simbólico

Um identificador simbólico consiste nos itens descritos a seguir:

- ◆ Letras maiúsculas ou minúsculas, dígitos de 0 a 9 e o símbolo sublinhado.
- ◆ O identificador deve começar com uma letra ou sublinhado.
- ◆ Não se podem utilizar dois ou mais caracteres sublinhados consecutivos.
- ◆ Não são permitidos espaços em branco.
- ◆ As letras maiúsculas ou minúsculas têm mesmo significado, ou seja, os identificadores MOTOR_LIGADO, Motor_Ligado e motor_ligado representam o mesmo objeto.

A seguir veja exemplos de identificadores **inválidos**:

- ◆ **1 SENSOR**: o identificador não começa com letra ou sublinhado.
- ◆ **Botão_1**: as letras não podem conter nenhum tipo de acento.
- ◆ **Ent 2**: espaços em branco não são permitidos.

Além do mais, os identificadores não podem ter os mesmos nomes das palavras-chave previstas na norma.

4.2.9 Declaração de variáveis

Todas as variáveis a serem utilizadas pelas Unidades Organizacionais devem ser definidas no início destas. No caso das linguagens de programação textuais (Lista de Instruções ou Texto Estruturado), a declaração de variáveis é feita de forma semelhante à feita na linguagem Pascal. Todas as variáveis devem ser declaradas entre a palavra-chave VAR, que indica o início da declaração de variáveis, e a palavra-chave END_VAR, que indica o final do bloco de declaração de variáveis. Exemplo:

```
VAR
  Temp          : INT;          (* Temperatura *)
  Aut_man       : BOOL;        (* Automático ou Manual *)
  Finalizado    : BOOL;        (* Terminou *)
END_VAR
```

A declaração inicia-se com o nome simbólico da variável seguido do símbolo dois-pontos (:) e o seu tipo de dado e o símbolo ponto-e-vírgula (;) para indicar o final da declaração.

A norma IEC 61131-3 especifica diferentes tipos de variáveis de acesso. Cada tipo tem uma palavra-chave associada.

4.2.9.1 Variáveis internas

Freqüentemente é necessário armazenar resultados intermediários que não necessitam ser conhecidos externamente. Para tanto são utilizadas as variáveis locais, as quais são declaradas entre as palavras-chave VAR e END_VAR. Exemplo:

```
VAR
  temp : INT;          (* resultado intermediário *)
END_VAR
```

4.2.9.2 Variáveis de entrada

São alimentadas externamente por uma unidade organizacional, por exemplo, um bloco funcional. Devem ser declaradas entre as palavras-chave VAR_INPUT e END_VAR, conforme o exemplo a seguir:

```
VAR_INPUT
  Entrada : INT; (* Valor de Entrada *)
END_VAR
```

4.2.9.3 Variáveis de saída

São as variáveis de saída de uma Unidade Organizacional e fornecem valores que serão transferidos para um dispositivo externo. São utilizadas por programas e blocos de funções. Um exemplo de declaração é feito a seguir:

```
VAR_OUT PUT
  Resultado : INT;          (* Valor de retorno *)
END_VAR
```

4.2.9.4 Variáveis de entrada e de saída

O valor de uma variável de entrada e de saída pode tanto receber quanto enviar um valor a outras Unidades Organizacionais.

```
VAR_IN_OUT
  Valor : INT;
END_VAR
```

As variáveis anteriormente especificadas são do tipo local e só podem ser utilizadas dentro da unidade em que foram declaradas. Elas são desconhecidas por todas as outras unidades organizacionais, portanto também são inacessíveis a partir destas. No caso dessas variáveis, elas podem existir repetidamente em diferentes unidades organizacionais. Assim, a variável pode ser declarada em diversos blocos funcionais distintos. Essas variáveis locais são totalmente desconhecidas e diferentes umas das outras.

Uma variável também pode ser declarada para ser visível globalmente. / declaração é feita de maneira semelhante, agora utilizando as palavras-chave VAR_GLOBAL e VAR_EXTERNAL. Exemplo: “

```
VAR_GLOBAL
  Temperatura: REAL;
END_VAR
```

As variáveis externas são declaradas dentro das Unidades Organizacionais e permitem o acesso a variáveis globais declaradas em outras Unidades. Exemplo:

```
VAR_EXTERNAL
  Temperatura: REAL;
END_VAR
```

4.2.10 Inicialização

Freqüentemente é necessário que uma variável contenha um valor inicial. Cada variável é inicializada com um valor correspondente ao seu tipo, conforme mostra a Tabela 4.7, exceto quando especificado de outra maneira no programa.

Tipo do dado	Valor inicial
BOOL, SINT, INT, DINT, UINT, BYTE, WORD	0
REAL	0.0
TIME DATE	T#0s 0001-01-01
STRING	" (string vazia)

Tabela 4.7 - Inicialização das variáveis.

Durante a declaração da variável, é possível fazer com que ela inicialize com um valor diferente do padrão. Por exemplo, deseja-se declarar uma variável global, do tipo inteira, com o nome de dezena.

```
VAR_GLOBAL
  Dezena : INT :=10; (*variável inicializada com o*)
          (*valor inteiro igual a 10*)
```

Conforme o exemplo, o valor da inicialização é sempre inserido entre o tipo do dado - neste caso INT - e o símbolo de ponto-e-vírgula, indicador de término de sentença. O valor a ser inicializado deve ser precedido pelos símbolos

Em outras palavras, o valor de uma variável deve ser definido no início do programa, ele

4.2.11 Atributos de variáveis

AT: serve para alocar uma variável em um determinado endereço.

```
VAR
  BTN_DESL AT %I12.3      :      BOOL;
  Temperatura AT %IW3     :      WORD;
  HIST_VAZAO AT %IW10    :      ARRAY[1..8] OF SINT;
END_VAR
```

Declarações como esta são a melhor maneira de definir as entradas e saídas do CLP. Se a conexão do BTN_DESL, por exemplo, precisar ser colocada em outra posição, basta alterar o endereço na declaração da variável e nenhuma alteração é necessária no corpo do programa.

RETAIN: o valor dessa variável será mantido em caso de falta de energia.

```
VAR_OUT RETAIN
  VELOCIDADES_PADRAO      : ARRAY[1..4] OF REAL;
END_VAR
```

CONSTANT: a variável não pode ser modificada.

```
VAR CONSTANT
  DUZIA : SINT := 12;
END_VAR
```

4.3 Linguagens de programação

Visando atender aos diversos segmentos da indústria, incluindo seus usuários, e uniformizar as várias metodologias de programação dos controladores industriais, a norma IEC 61131-3 definiu sintática e semanticamente cinco linguagens de programação:

- ◆ Diagrama de Blocos de Funções (FBD - *Function Block Diagram*)
- ◆ Linguagem Ladder (LD - *Ladder Diagram*)
- ◆ Seqüenciamento Gráfico de Funções (SFC - *System Function Chart*)
- ◆ Lista de Instruções (IL - *Instruction List*)
- ◆ Texto Estruturado (ST - *Structured Text*)

Três destas são gráficas e duas são textuais, conforme a Tabela 4.8:

Texto Estruturado (ST)	Textuais
Lista de Instruções (IL)	
Diagrama de Blocos e Funções (FDB)	Gráficas
Linguagem <i>Ladder</i>	
Sequenciamento Gráfico de Funções (SEC)	

Tabela 4.8 - Descrição das linguagens segundo a norma IEC 61131-3.

4.3.1 Linguagem Ladder - Ladder Diagram (LD)

É uma linguagem gráfica baseada na lógica de relés e contatos elétricos para a realização de circuitos de comandos de acionamentos. Por ser a primeira linguagem utilizada pelos fabricantes, é a mais difundida e encontrada em quase todos os CLPs da atual geração.

Bobinas e contatos são símbolos utilizados nessa linguagem. Os símbolos de contatos programados em uma linha representam as condições que serão avaliadas de acordo com a lógica. Como resultado determinam o controle de uma saída, que normalmente é representado pelo símbolo de uma bobina.

Recebeu vários nomes desde sua criação, entre eles diagrama do tipo escada, diagrama de contatos e linguagem de contatos. Neste livro consideramos linguagem *Ladder* pelos seguintes motivos:

Primeiramente por ser o nome mais conhecido no meio industrial.

Em segundo lugar, pela tradução literal, a palavra mais próxima seria "diagrama do tipo escada". No entanto, poderia gerar confusão, já que a pronúncia é a mesma da palavra SCADA, a qual é comumente adotada no meio industrial para referir-se aos sistemas supervisórios.

Por último, "diagrama de contatos" somente esclarece que é um tipo de diagrama e não é suficiente para caracterizar que este seja implementado em CLP, uma vez que um diagrama de contatos também pode ser implementado utilizando elementos físicos discretos, como relés, contatores, temporizadores e outros, montados em painéis elétricos. Essa linguagem será tratada com detalhes no capítulo 5.

4.3.2 Lista de Instruções - Instruction List (IL)

Inspirada na linguagem *assembly* e de característica puramente seqüencial, é caracterizada por instruções que possuem um operador e, dependendo do tipo de operação, podem incluir um ou mais operandos, separados por vírgulas. É indicada para pequenos CLPs ou para controle de processos simples. A linguagem de Lista de Instruções será abordada com mais profundidade no capítulo 9.

4.3.3 Texto Estruturado - Structured Text (ST)

É uma linguagem textual de alto nível e muito poderosa, inspirada na linguagem Pascal, que contém todos os elementos essenciais de uma linguagem de programação moderna, incluindo as instruções condicionais (IF-THEN-ELSE e CASE OF) e instruções de iterações (FOR, WHILE e REPEAT). Como o seu nome sugere, encoraja o desenvolvimento de programação estruturada, sendo excelente para a definição de blocos funcionais complexos, os quais podem ser utilizados em qualquer outra linguagem IEC.

Das linguagens textuais é a mais potente, portanto a mais recomendada para aplicações complexas que envolvam a descrição de comportamento seqüencial.

4.3.4 Diagrama de Blocos de Funções - Function Block Diagram (FBD)

É uma das linguagens gráficas de programação, muito popular na Europa, cujos elementos são expressos por blocos interligados, semelhantes aos utilizados em eletrônica digital. Essa linguagem permite um desenvolvimento hierárquico e modular do *software*, uma vez que podem ser construídos blocos de funções mais complexos a partir de outros menores e mais simples. Normalmente os blocos são construídos utilizando a linguagem de texto estruturado.

Por ser poderosa e versátil, tem recebido uma atenção especial por parte dos fabricantes. Seu uso é indicado para processos químicos em geral e em proces-

samento de materiais. Desde os elementos básicos (Ladder Logic) até a criação de uma linguagem mais poderosa e tornar mais clara sua programação.

4.3.5 Seqüenciamento Gráfico de Funções - Sequential Function Chart (SFC)

O SFC é uma linguagem gráfica que permite a descrição de ações seqüenciais, paralelas e alternativas existentes numa aplicação de controle. Como é descendente direto do *Grafset*, o SFC fornece os meios para estruturar uma unidade de organização de um programa num conjunto de etapas separadas por transições. A cada etapa está associado um conjunto de ações. A cada transição está associada uma *receptividade* que terá de ser satisfeita para que a transposição da transição ocorra, e assim o sistema evolua para a etapa seguinte.

Atualmente o SFC vem recebendo várias implementações nos CLPs de grande porte, afirmando-se como linguagem ideal para processos seqüenciais. O estudo mais detalhado dessa linguagem será apresentado no capítulo 10.

4.3.6 Aplicação de linguagens de programação aos CLPs

Um item fundamental para utilização de um controlador lógico programável é a seleção da linguagem a ser utilizada, a qual depende de diversos fatores, entre eles:

- ♦ Disponibilidade da linguagem no CLP.
- ♦ Grau de conhecimento do programador.
- ♦ Solução a ser implementada.
- ♦ Nível da descrição do problema.
- ♦ Estrutura do sistema de controle.

A Figura 4.1 ilustra a mesma lógica de programa representada pelas quatro linguagens (IL, ST, FBD e *Ladder*).

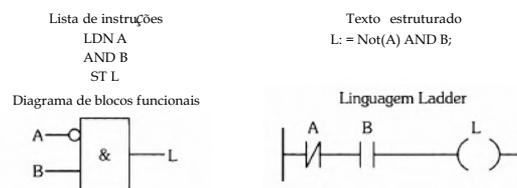
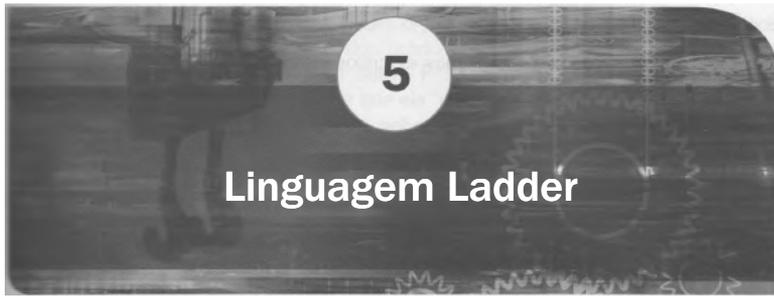


Figura 4.1 - Implementação da equação lógica $L = \bar{A} \cdot B$ em quatro linguagens diferentes.

4.4 Exercícios propostos

1. Defina instrução e linguagem de programação.
2. O que é a norma IEC 61131-3?
3. O que são Unidades Organizacionais de Programas?
4. Como pode ser feito o acesso direto a variáveis?
5. Descreva os tipos de dados possíveis de implementar pela norma IEC 6113-3
6. Conceitue variáveis internas, de entrada e de saída.
7. Defina linguagem de Lista de Instruções.
8. Caracterize a linguagem de diagrama de blocos de funções.
9. Descreva a linguagem SFC.
10. O que é linguagem Ladder? Caracterize-a.
11. Cite as características da linguagem de texto estruturado.



A linguagem *Ladder* foi a primeira que surgiu para a programação dos Controladores Lógicos Programáveis. Para que obtivesse uma aceitação imediata no mercado, seus projetistas consideraram que ela deveria evitar uma mudança de paradigma muito brusca. Considerando que, na época, os técnicos e engenheiros eletricitistas eram normalmente os encarregados da manutenção no chão de fábrica, a linguagem *Ladder* deveria ser algo familiar para esses profissionais.

Assim, ela foi desenvolvida com os mesmos conceitos dos diagramas de comandos elétricos que utilizam bobinas e contatos.

Uma boa compreensão do método de programação em linguagem *Ladder*, incluindo blocos funcionais, é extremamente benéfica, mesmo quando se utiliza um software com outros recursos da linguagem IEC 61131-3, porque os diagramas *Ladder* são fáceis de usar e de implementar e constituem uma linguagem de programação de CLPs poderosa.

Vantagens

- ◆ Possibilidade de uma rápida adaptação do pessoal técnico (semelhança com diagramas elétricos convencionais com lógica a relés);
- ◆ Possibilidade de aproveitamento da experiência na elaboração de um comando feito com relés;
- ◆ Fácil recomposição do diagrama a partir do programa de aplicação;
- ◆ Fácil visualização dos estados das variáveis sobre o diagrama *Ladder*, permitindo uma rápida depuração e manutenção de software;
- ◆ Documentação fácil e clara;
- ◆ Símbolos padronizados mundialmente e aceitos pelos fabricantes e usuários;
- ◆ Técnica de programação mais difundida e aceita industrialmente.

Desvantagens

- ♦ Sua utilização em programas extensos ou com lógicas mais complexas é bastante difícil;
- ♦ Programadores não familiarizados com a operação de relés tendem a ter dificuldades com essa linguagem;
- ♦ Edição mais lenta.

5.1 Lógica de contatos

A programação em diagrama de contatos permite a implementação de funções binárias simples até àquelas mais complexas. Pelo conjunto de ações esboçadas no diagrama de contatos pode-se esboçar o programa a ser desenvolvido em linguagem *Ladder*.

Uma chave pode estar em duas situações: aberta ou fechada.

5.1.1 Chave aberta

Dizer que uma chave está aberta (ou contato aberto) é o mesmo que dizer que ela não permite a passagem da corrente elétrica. A Figura 5.1 ilustra essa condição.

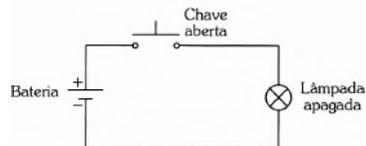


Figura 5.1 - Circuito com a **chave aberta**.

5.1.2 Chave fechada

Quando uma chave está fechada (ou contato fechado), ela permite a passagem da corrente elétrica. A Figura 5.2 ilustra essa situação.

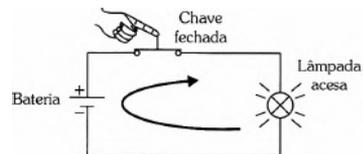


Figura 5.2 - Circuito com a **chave fechada**.

No texto que segue será utilizado o verbo comutar em diversos tempos, portanto é necessário esclarecer o significado deste termo. Neste texto "comutar" significa passar de um estado para outro. Por exemplo, se uma lâmpada estava desligada e passou para ligada, diz-se que ela "comutou" de desligada.

5.2 Símbolos básicos

Os símbolos mais utilizados para representação da lógica com contatos e relés são mostrados nas Figuras 5.3 e 5.4, que ilustram os contatos elétricos Normalmente Abertos (NA) e Normalmente Fechados (NF) respectivamente.

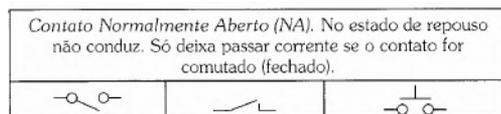


Figura 5.3- Algumas representações de contatos elétricos Normalmente Abertos (NA).

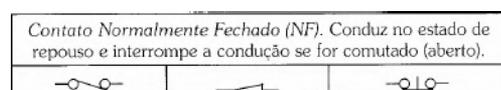


Figura 5.4 - Algumas representações de contatos elétricos Normalmente Fechados (NF).

A indústria caminha em direção à adoção da norma IEC 61131-3, a qual será a linguagem de referência deste livro. Entretanto, alguns grandes fabricantes como Siemens, Allen-Bradley, Schneider Electric ainda não aderiram plenamente à norma, portanto serão mostrados exemplos utilizando as linguagens específicas desses fabricantes. Desde que a norma IEC 61131-3 é voluntária, os fabricantes têm alguma liberdade de implementação. Desta maneira, os símbolos gráficos de representação mudam conforme o fabricante.

À medida que os exemplos forem ilustrados, será mostrada a forma de implementação em algumas marcas. No entanto, deve-se salientar que os autores não estão recomendando nem demonstrando preferência por marca ou modelo. Existem no mercado muitos outros bons CLPs que podem oferecer recursos similares. Os modelos utilizados ou citados foram escolhidos apenas por questão de disponibilidade para teste dos exemplos e exercícios.

A Figura 5.5 mostra alguns símbolos de contatos NA e NF utilizados em diagramas *Ladder*.

Fabricante	Contato Normalmente Fechado (NF)	Contato Normalmente Aberto (NA)
IEC 61131-3		
Allen-Bradley		
Siemens S7		
GE Fanuc		

Figura 5.5 - Símbolos Ladder para contatos, utilizados por alguns fabricantes de CLPs.

5.2.1 Relés

O relé é um comutador elétrico que pode ser operado magnética ou eletromagneticamente. Os relés eletromagnéticos são os mais comuns, especialmente nas aplicações que requerem o controle de um circuito elétrico.

Os relés podem ter diversas configurações quanto aos seus contatos: podem ter contatos NA, NF ou ambos, neste caso com um contato comum ou central (C).

Os contatos NA (normalmente abertos) estão abertos enquanto a bobina não está energizada e se fecham quando a bobina recebe corrente. Os contatos NF (normalmente fechados) estão fechados enquanto a bobina não está energizada e abrem-se quando a bobina recebe corrente. O contato central ou C é o comum, ou seja, quando o contato NA fecha, ele vai estabelecer sua condução com o contato C. O contato NF, no repouso, fica em contato com o comum e quando a bobina é energizada, ele abre seu contato. A Figura 5.6 mostra um diagrama esquemático dessa situação.

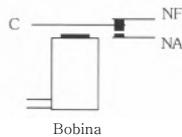


Figura 5.6 - Relé com um contato NF, um contato NA e um comum (C).

A Figura 5.7 apresenta um relé em estado normal (repouso).

Nesta situação não passa corrente elétrica pela bobina e, portanto, os seus contatos permanecem na condição normal.

A Figura 5.8, exibe o mesmo relé da figura anterior, porém agora está na condição de energizado.

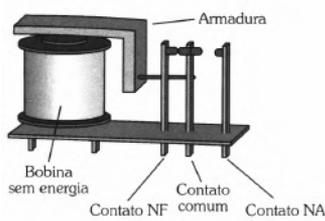


Figura 5.7 - Bobina do relé sem energia, então os contatos permanecem em repouso.

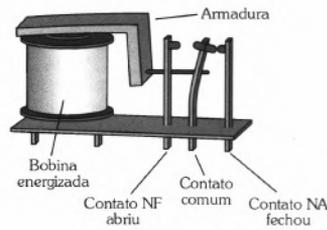


Figura 5.8 - A bobina do relé está energizada, então os contatos comutam da sua posição de repouso.

O funcionamento do relé é o seguinte: quando circula uma corrente elétrica pela bobina, ela cria um campo magnético que atrai uma peça ferromagnética, chamada de armadura, que vai empurrar um contato ou uma série deles, fechando ou abrindo circuitos. Ao cessar a corrente da bobina, o campo magnético também cessa, fazendo com que os contatos voltem para a posição original. A Figura 5.9 mostra o símbolo de uma bobina, tal qual aparece normalmente nos diagramas elétricos.



Figura 5.9 - Símbolo elétrico de bobina.

Na Figura 5.10 estão os símbolos para bobinas utilizadas em diagrama Ladder, segundo a notação de diversos fabricantes.

Fabricante	Bobina	Bobina negada
IEC 61131-3	— () —	— (/) —
Allen-Bradley	— ([]) —	Não disponível
GE Fanuc	— () —	— (/) —
Modicon Quantum	— (○) —	— (⊗) —
Siemens S7	— () —	Não disponível

Figura 5.10 - Representação de bobinas em Ladder por alguns fabricantes de CLPs.

Uma bobina negada funciona de maneira contrária a uma bobina normal, ou seja, fica energizada se **não houver** um fluxo de energia virtual chegando até ela.



Os autores desaconselham o uso de bobinas negadas pelas seguintes razões: na maioria dos sistemas a posição de segurança é uma em que a saída do CLP está sem energia. Geralmente contatos (chamados de permissivos) são colocados em série com a bobina para que múltiplas condições sejam satisfeitas antes que a saída possa ser energizada. Utilizando bobinas negadas, a saída já inicia ligada e algumas condições devem ser satisfeitas para que a saída seja desligada, o que é exatamente o oposto do conceito de segurança normalmente utilizado.

5.3 Diagrama de contatos em Ladder

A função principal de um programa em linguagem *Ladder* é controlar o acionamento de saídas, dependendo da combinação lógica dos contatos de entrada.

O diagrama de contatos *Ladder* é uma técnica adotada para descrever uma função lógica utilizando contatos e relés. Sua notação é bastante simples. Um diagrama de contatos é composto de duas barras verticais que representam os pólos positivo e negativo de uma bateria.

A linha vertical à esquerda representa o pólo positivo e a outra linha paralela à direita representa o pólo negativo.

A idéia por trás da linguagem *Ladder* é representar graficamente um fluxo de "eletricidade virtual" entre duas barras verticais energizadas. Essa "eletricidade virtual" flui sempre do pólo positivo em direção ao negativo, ou seja, sempre da barra da esquerda para a da direita.

O nome *Ladder* (que significa escada em inglês) foi dado porque o diagrama final se parece com uma escada cujos trilhos laterais são as linhas de alimentação e cada lógica associada a uma bobina é chamada de degrau (em inglês: *rung*).

Um degrau é composto de um conjunto de condições de entrada (representado por contatos NA e NF) e uma instrução de saída no final da linha (representada pelo símbolo de uma bobina). A Figura 5.11 mostra um degrau típico.

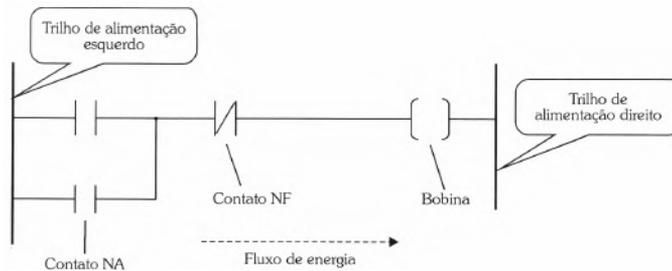


Figura 5.11 - Estrutura típica de um degrau em linguagem Ladder.

O conjunto dos contatos que compõem um degrau pode ser conhecido como condição de entrada ou lógica de controle.

As instruções de saída, tais como bobinas e blocos funcionais (contadores, temporizadores e outros com funções especiais), devem ser os últimos elementos à direita. A Figura 5.12 mostra essa estrutura.



Os "blocos funcionais" (também chamados de "blocos de função") serão vistos posteriormente no decorrer do texto.

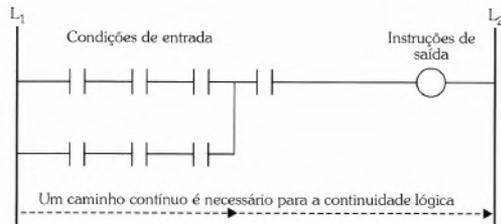


Figura 5.12 - Estrutura típica de um degrau (rung) em linguagem Ladder.

Um degrau é verdadeiro, ou seja, energiza uma saída ou um bloco funcional, quando os contatos permitem um fluxo "virtual de eletricidade", ou seja, existe uma continuidade entre a barra da esquerda e a da direita.

A continuidade ocorre quando há uma combinação de contatos fechados que permite fluir uma corrente virtual até a bobina, que deve ser o último elemento da linha (ou degrau). A Figura 5.14 ilustra vários possíveis caminhos de continuidade para o diagrama da Figura 5.13.

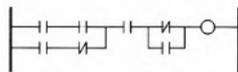


Figura 5.13 - Exemplo de um degrau em Ladder.

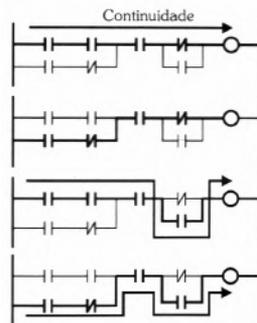


Figura 5.14 - Possíveis caminhos de continuidade para o diagrama da Figura 5.13.

5.3.1 Fluxo reverso

Quando relés eletromecânicos são utilizados para implementar uma lógica *Ladder*, o fluxo de energia pode ocorrer em qualquer sentido através dos contatos.

Por exemplo, considere o diagrama *Ladder* da Figura 5.15.

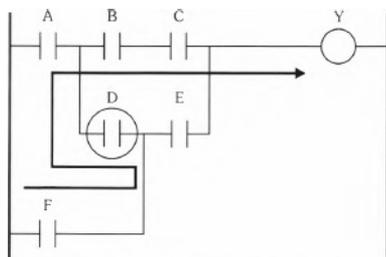


Figura 5.15 - Fluxo reverso no contato D.

Se o diagrama fosse implementado com relés eletromecânicos e os contatos B, C, D e F estivessem fechados, a energia fluiria e alcançaria a bobina Y porque quando um conjunto de contatos se fecha, ele fornece um fluxo de potência, ou continuidade, no circuito em que é utilizado.

No entanto, uma regra seguida por quase todos os fabricantes de CLPs é que o fluxo reverso (da direita para a esquerda) **não é** permitido, ou seja, de maneira diferente do que acontece nos circuitos elétricos reais, o fluxo de "corrente elétrica" virtual em uma lógica *Ladder* flui somente no sentido da barra da esquerda para a direita.

Se a lógica a ser implementada necessita de fluxo reverso, o programador deve refazer o circuito de maneira que todo o fluxo só ocorra no sentido para a direita. A Figura 5.16 mostra o diagrama anterior redesenhado para utilização em um CLP.

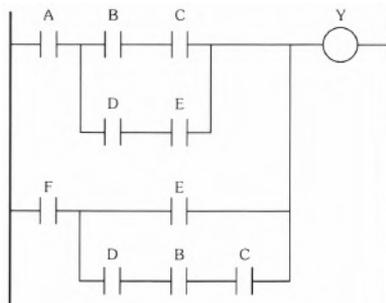


Figura 5.16 - Circuito equivalente ao da Figura 5.15, redesenhado para evitar o fluxo reverso.

5.3.2 Repetição de contatos

Observando a Figura 5.16, verifica-se que alguns contatos foram repetidos no diagrama. Isso é válido?

Enquanto nos relés eletromecânicos somente uma quantidade fixa e limitada está disponível, nos programas em *Ladder* uma bobina pode ter quantos contatos normalmente abertos ou fechados desejar. Isso significa que um mesmo contato pode ser repetido várias vezes. Cada conjunto de bobinas disponíveis e seus respectivos contatos no CLP são identificados por um endereço de referência único. Por exemplo, a bobina possui contatos normalmente abertos e normalmente fechados com o mesmo endereço (M_1) que a bobina, Figura 5.17.

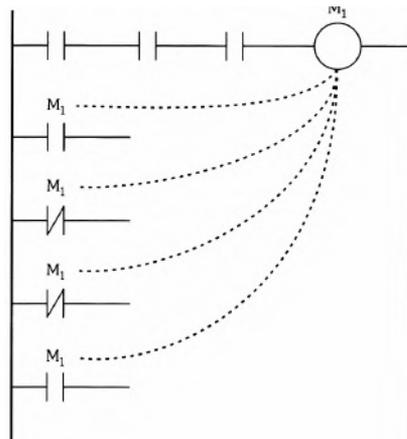


Figura 5.17 - Ilustração da possibilidade de repetição de contatos de uma bobina.

Um controlador programável também permite o uso de múltiplos contatos de um dispositivo de entrada. A Figura 5.18 ilustra um exemplo em que uma chave fim de curso (S_1) é ligada na entrada I_2 de um CLP.

Observe que no programa de controle do CLP é possível repetir o contato I_2 na forma de contato normalmente aberto ou normalmente fechado, tantas vezes quanto for necessário.

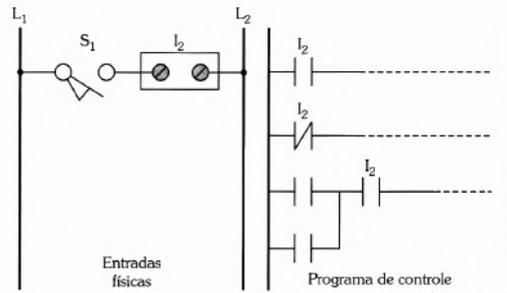


Figura 5.18 - Ilustração da possibilidade de repetição de contatos de um dispositivo de entrada.

5.3.3 Repetição de uma mesma bobina

Embora alguns modelos de CLP permitam que uma mesma saída (bobina) seja repetida, é desaconselhável fazê-lo porque a repetição de uma saída em degraus diferentes vai tornar muito confusa a lógica do programa e, por consequência, dificultar o entendimento de quem assumir a manutenção desse programa. Recomenda-se, portanto, que uma bobina (saída) não seja repetida.

5.3.4 Relés internos

Também chamados de bobinas auxiliares, relés auxiliares, memória interna etc. Diferentes fabricantes usam distintos termos para se referirem aos relés internos.

Por exemplo, a Mitsubishi chama-os de "relés auxiliares". A Siemens utiliza para o S7-200 o termo "memória interna". A Schneider utiliza para o Zelio Logic o termo "relés auxiliares". A Toshiba utiliza o termo "relé interno". A Allen-Bradley utiliza o termo "binary bit storage".

Esses elementos são muito importantes e largamente utilizados na programação. Um CLP de pequeno porte pode ter uma centena ou mais de relés internos, alguns dos quais podem ser retentivos.

Relés internos nos CLPs são elementos utilizados para armazenamento temporário de dados (bits). Seu efeito é comparável com o dos contadores auxiliares. O nome relé interno foi dado em função dessa característica. Para efeitos de programação, suas bobinas podem ser energizadas e desativadas e seus contatos utilizados para ligar ou desligar outras saídas. Para reforçar esse conceito, vamos utilizar um exemplo mostrado na Figura 5.19.

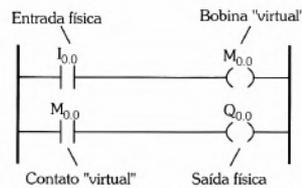


Figura 5.19 - Exemplo de utilização de um relé auxiliar para ligar uma saída física.

Ao ser fechado o contato de entrada $I_{0,0}$ a bobina do relé interno $M_{0,0}$ é energizada. No entanto **um relé interno não está associado a nenhuma saída física, é somente uma posição de memória** e quando é desejado utilizá-lo para ligar uma saída física, pode-se utilizar um de seus contatos para ligar a bobina Q_0 que é associada ao módulo de saída.

O conteúdo dessa memória é imediatamente disponibilizado no mesmo ciclo de varredura e é volátil, ou seja, seu conteúdo é perdido se a energia elétrica do sistema é interrompida. Alguns fabricantes possibilitam implementar as memórias auxiliares como retentivas.

Para distinguir os relés internos dos relés externos, são dados endereços diferentes para cada um dos tipos. Por exemplo, a Mitsubishi nomeia seus endereços como M_{00} , M_{01} etc. A Siemens (S7-200) endereça-os como Q_0 , MM_{01} etc. A Schneider Electric utiliza para o Zelio Logic os endereços M_0 etc. A Toshiba utiliza os endereços R_0 , R_1 etc. A Allen-Bradley (RSLogix500) endereça como B3:0/0, B3:0/1 etc.

5.3.5 Endereçamento

A cada instrução de entrada ou saída é associado um endereço que indica a localização na memória do CLP em que o estado dessa instrução será armazenado. A cada elemento no diagrama *ladder* é associado um operando, identificado por letras e números; entradas, saídas e relés internos são identificados pelos seus endereços, cuja notação depende do fabricante do CLP. Cada fabricante tem uma forma de endereçamento da memória própria, e que normalmente difere do endereçamento utilizado em outros CLPs. Por exemplo, para codificar as entradas e saídas, é comum utilizar a letra I para as entradas e a letra Q ou O (*Output*) para as saídas. Alguns utilizam as letras X e Y para codificar as entradas e saídas respectivamente.

A capacidade de memória e a filosofia de endereçamento dos CLPs variam de acordo com o modelo e o fabricante. Porém, qualquer CLP deve ter uma área de sua tabela de dados que represente uma imagem virtual das entradas ligadas aos cartões de entrada, e uma área da tabela de dados que represente uma imagem

virtual das saídas ligadas aos cartões de saída. Como geralmente os CLPs são moduladores (ou seja, a sua configuração pode ser expandida dentro de certos limites), essas áreas podem também variar de acordo com a filosofia de projeto do fabricante. Essas áreas são normalmente designadas como imagem das entradas e imagem das saídas.

Quaisquer que sejam o modelo e o sistema de numeração empregados no endereçamento, a filosofia dos diversos CLPs é parecida.

Normalmente os CLPs utilizam palavras (*words*) de 16 bits chamadas de registradores ou registros, bytes (agrupamento de 8 bits) e variáveis binárias de um bit. A Figura 5.20 ilustra essa estrutura. As variáveis binárias são utilizadas para representar os pontos de entrada e saída (contatos) e também os relés internos.

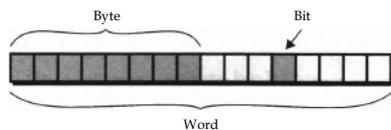


Figura 5.20 - Unidades básicas de memória de um CLP: bits, bytes e words.

A seguir é descrito, a título de ilustração, o método de endereçamento utilizado por alguns CLPs.

5.3.6 Siemens (S7-200)

As entradas são representadas pela letra "I", os relés internos pela letra "M" e as saídas pela letra "Q".

Cada entrada ou saída ocupa um bit. Devemos então, no endereçamento, especificar o bit e em que byte está. Figura 5.21.

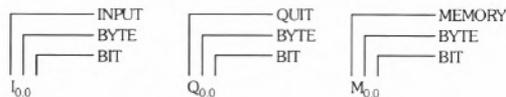


Figura 5.21 - Endereçamento para o S7-200 (Siemens) para entradas, saídas e relés internos respectivamente.

A Figura 5.22 apresenta um trecho de programa no S7-MicroWin do endereçamento utilizado pelos controladores S7-200 Siemens.

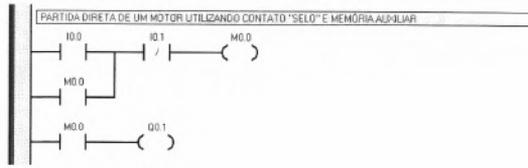


Figura 5.22 - Exemplo de endereçamento utilizado pelos CLPs S7-200 Siemens.

5.3.7 Allen-Bradley (RSLogix500)

As entradas são representadas pela letra *(Input)*, os relés internos por "B3" (*Binary*) e as saídas pela letra *(Output)*.

As entradas e saídas estão alocadas em áreas de memória divididas em palavras (*words*). Cada entrada ou saída ocupa um bit. Devemos então, no endereçamento, especificar o bit e em que palavra está, Figura 5.23.

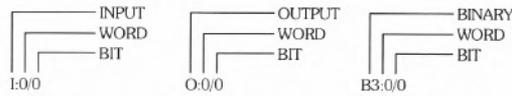


Figura 5.23 - Endereçamento para o RSLogix500 (Allen-Bradley).

Na Figura 5.24 encontra-se um trecho de programa descrevendo o endereçamento utilizado pelos controladores Allen-Bradley (RSLogix500).

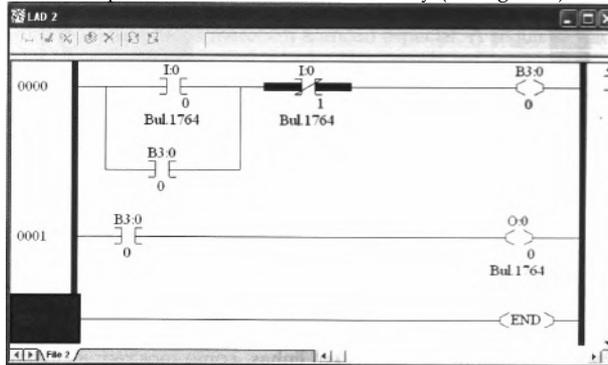


Figura 5.24 - Exemplo de endereçamento utilizado pelos CLPs Micrologix 1500 (Allen-Bradley).

5.3.8 Schneider Electric (Zelio Logic)

As entradas são representadas pela letra "I", os relés internos pela letra "M" e as saídas pela letra "Q".

Por se tratar de um controlador simples, sua estrutura de endereçamento também é simples:

- ◆ **Entradas:** I₁, I₂, I₃, ...
- ◆ **Saídas:** Q₁, Q₂, Q₃, ...
- ◆ **Relés auxiliares:** M₁, M₂, M₃, ...

A Figura 5.25 mostra um trecho de programa no Zelio Soft 2 do endereçamento utilizado pelos controladores Zelio Logic (Schneider Electric).

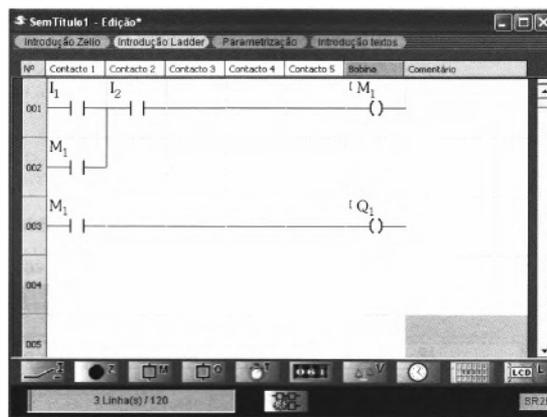


Figura 5.25 - Exemplo de endereçamento utilizado pelo controlador Zelio Logic (Schneider Electric).

5.3.9 Conversão de diagramas elétricos em diagrama Ladder

Normalmente é muito fácil passar um diagrama elétrico para um diagrama *Ladder*. Basta transformar as colunas em linhas, como mostram as Figuras 5.26 e 5.27, para o caso de uma simples partida direta.

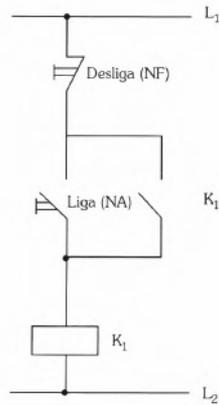


Figura 5.26 - Diagrama elétrico de uma partida direta.

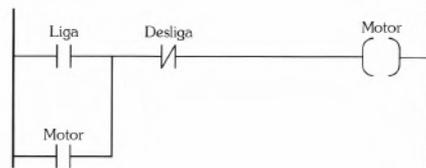


Figura 5.27 - Diagrama elétrico em Ladder de uma partida direta.

No entanto, alguns casos merecem atenção especial. A seguir são ilustrados os mais comuns.



Existe uma diferença entre a representação no diagrama elétrico em Ladder e na linguagem Ladder para os contatos NF, como será mostrado no final do capítulo.

5.3.10 Contatos na vertical

Existem circuitos de comandos de contatores para os quais não é possível converter diretamente um diagrama de contatos de relés eletromecânicos em um diagrama em Ladder do CLP. Este é o caso de uma ponte entre dois circuitos.

Exemplo 1: No diagrama da Figura 5.28 observa-se que o contato D faz uma ponte entre o circuito de comando de K¹ e o circuito de comando de K². Isso geraria um contato vertical, que não é possível de ser implementado em programação Ladder. Para contornar essa situação, já que os contatos internos do

CLP podem ser repetidos quantas vezes for necessário, vamos utilizar esse recurso para reescrever o diagrama.

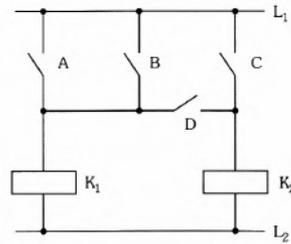


Figura 5.28 - Exemplo de circuito que utiliza contato em ponte (contato D).

Vamos verificar inicialmente quais contatos ligam K_1 . Observa-se que A e B ligam diretamente e também os contatos C e D, se estiverem fechados.

Para K_2 , observa-se que C liga-o diretamente e mais as combinações dos contatos A e D, se fechados simultaneamente, ou os contatos B e D, se fechados simultaneamente. Uma possível solução para o problema é apresentada na Figura 5.29.

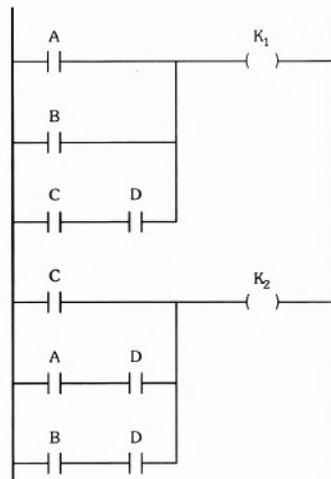


Figura 5.29 - Possível solução para o problema apresentado na Figura 5.28.

Exemplo 2:

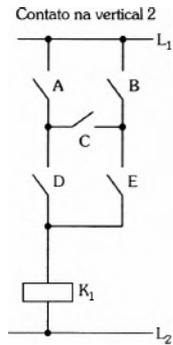


Figura 5.30 - Diagrama elétrico com um contato que ficaria na vertical ao ser convertido em Ladder (contato C).

Nas Figuras 5.31 e 5.32 são apresentadas duas soluções possíveis para esse problema.

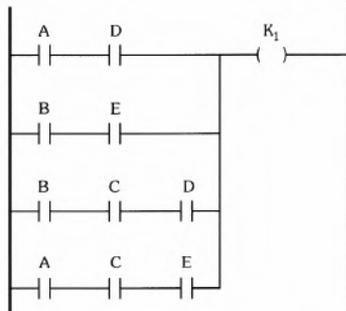


Figura 5.31 - Uma possível solução para o problema mostrado no diagrama da Figura 5.30.

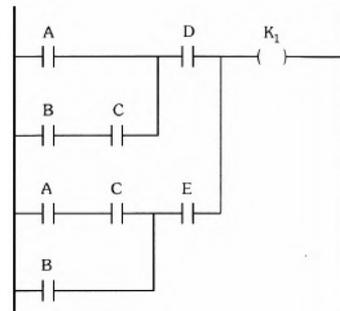


Figura 5.32 - Outra possível solução para o problema apresentado no diagrama da Figura 5.30.

5.3.11 Avaliação de leitura dos degraus do diagrama Ladder

A avaliação da leitura é um importante conceito a ser considerado, já que define a ordem em que o processador executa um diagrama de contatos. Programa compostos de vários degraus são executados da esquerda para a direita e de

cima para baixo (exceto quando houver instruções de desvio), uma lógica após a outra, e repetidos ciclicamente. As Figuras 5.33 e 5.34 ilustram a ordem em que são feitas as avaliações dos degraus.

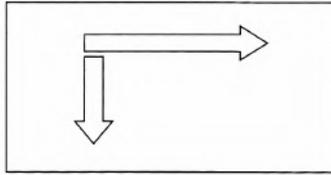


Figura 5.33 - Um programa em Ladder é executado da esquerda para a direita e de cima para baixo.

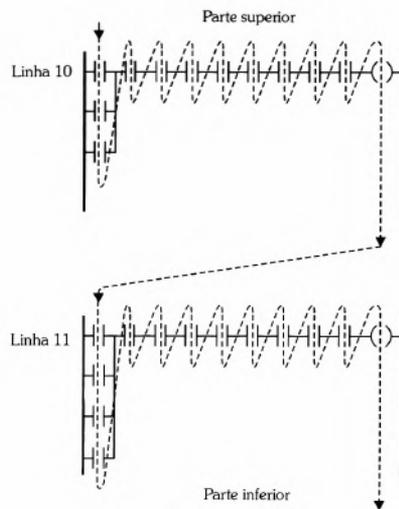


Figura 5.34 - A avaliação também é feita da esquerda para a direita e de cima para baixo, dentro de um degrau.

O processador começa a avaliar o programa Ladder depois de ter lido todos os estados de todas as entradas e armazenado essas informações na tabela de entradas. A avaliação começa na primeira linha do programa Ladder e depois vai executando uma linha de cada vez. À medida que o programa é avaliado, ele examina o endereço de referência de cada instrução programada de maneira a resolver a continuidade lógica de cada linha.

Para tornar mais claro, vamos examinar o diagrama da Figura 5.35 que ilustra quatro linhas simples. O contato normalmente aberto 10, que corresponde a um botão de contato momentâneo, ativa a primeira linha. Se o contato 10 é ligado, vai ligar a bobina 100. Na linha seguinte o contato da bobina 100 liga a bobina 101 que liga a bobina 102 a qual liga a bobina 103.

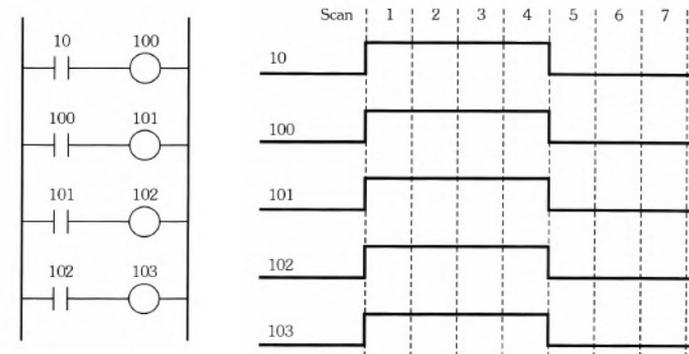


Figura 5.35 - Forma de onda da direita ilustra como é feita a leitura do diagrama apresentado à esquerda.



Embora estejam conectadas em diferentes degraus, todas as bobinas são energizadas simultaneamente, pois são lidas no fim do ciclo de varredura. Se as bobinas 100, 101, 102 e 103 estivessem conectadas a lâmpadas sinalizadoras, todas acenderiam ao mesmo tempo.

5.4 Circuitos de auto-retenção

5.4.1 Contatos "selo"

Há situações em que é necessário manter uma saída energizada, mesmo quando a entrada venha a ser desligada.

Seja o seguinte problema: Pretende-se controlar o funcionamento de um motor por meio de dois botões de pressão A e B. Quando A for pressionado, o motor deve ser ligado e assim permanecer até que B seja pressionado, quando então deve desligar.

Neste exemplo o contato do botão só permanece fechado enquanto o operador o estiver pressionando, no entanto deseja-se que o motor continue ligado após o botão ser solto. O circuito utilizado para essa finalidade é chamado de "selo" ou trava (*latch*). Os "selos" são combinações entre elementos destinados a manter uma saída ligada, quando se utilizam botoeiras de pressão (ou de contato momentâneo).

Um exemplo de circuito selo é mostrado na Figura 5.36. Quando o botão A é pressionado, vai fechar o contato A e a bobina Q¹ vai ser energizada. Esta vai fazer com que seus contatos associados também sejam comutados. Um contato NA da bobina de saída forma uma porta lógica OU com o contato da entrada A associada ao botão liga. Então, mesmo que a entrada A venha a se abrir, a bobina de saída vai ser mantida energizada pelo seu contato auxiliar. Agora a única maneira de desativar a bobina é pela comutação do contato B, ou seja, pelo acionamento do botão desliga.

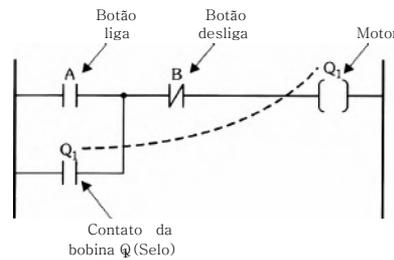


Figura 5.36 - Partida direta de um motor utilizando contato selo.

5.4.2 Instruções set e reset

Outra maneira de fazer a auto-retenção de uma bobina é pela instrução *set*.

A instrução *set* liga uma saída e a mantém ligada mesmo que o contato da entrada deixe de conduzir. Para desligar a saída é utilizada a instrução *reset*. A Figura 5.37 mostra um exemplo da utilização dessas instruções na partida direta de um motor equivalente ao da Figura 5.36.

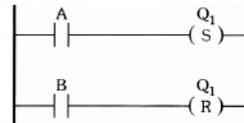


Figura 5.37 - Partida direta de um motor (ligado à saída Q₁), utilizando bobinas set (S) e reset (R).

Agora a entrada B é normalmente aberta, diferente do que era anteriormente, utilizando um contato selo.

Os CLPs da Allen-Bradley (RSLogix500) não seguem esse padrão. Denominam *latch* e *unlatch* as instruções equivalentes a *set* e *reset* respectivamente.

Neste ponto é necessário prestar atenção para não confundir os termos "bobina com auto-retenção" e "bobina retentiva". As bobinas retentivas são utilizadas para salvar o estado de variáveis que precisam ser recuperadas após o retomo da falha de alimentação. Por exemplo, após o retomo da energia elétrica, um programa no CLP precisa saber as operações que estavam ocorrendo quando a alimentação foi interrompida para poder reiniciar o sistema a partir de um certo ponto.

As bobinas com auto-retenção são ativadas e desativadas pelas instruções *set* e *reset* respectivamente.

As bobinas retentivas são aquelas capazes de se "lembrar" do estado em que se encontravam quando ocorreu uma queda de energia elétrica.

Uma bobina de auto-retenção pode ou não ser retentiva. A Figura 5.38 mostra os diversos tipos mencionados de acordo com a norma IEC 61131-3.

Bobina <i>set</i> A bobina é ativada e só pode ser desativada pela instrução <i>reset</i> .	----- (S) -----
Bobina <i>reset</i> A bobina é desativada e permanece nesse estado até ser ativada novamente pela instrução <i>set</i> .	----- (R) -----
Bobina retentiva (com memória). O estado atual é mantido em caso de falha de alimentação do CLP.	----- (M) -----
Bobina <i>set</i> retentiva (com memória).	----- (SM) -----
Bobina <i>reset</i> retentiva (com memória).	----- (RM) -----

Figura 5.38 - Símbolos IEC 61131-3 para as bobinas *set* e *reset*.

Exemplo de uso: Um alarme contra incêndio possui três entradas, uma em cada andar de um prédio. Se qualquer um deles for acionado, o alarme deve ser disparado e assim permanecer enquanto não for pressionado outro botão, localizado na central, que o faz silenciar. A solução para este problema é exibida na Figura 5.39.

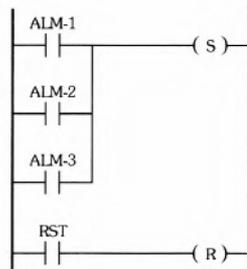


Figura 5.39 - Alarme de incêndio com três sensores (ALM-1, ALM-2 e ALM-3) e um botão para silenciar o alarme (RST).

5.4.3 Detecção de eventos

Ações impulsivas ou eventos são conceitos importantes. Existem situações em que é necessário registrar não o estado da entrada, mas sim o instante em que essa entrada comuta.

Um evento pode ser definido como uma variável lógica que indica que o evento ocorreu (=1) ou não ocorreu (=0).

Por exemplo, o comportamento de um portão eletrônico é comandado por um único botão que tem a função de abrir, fechar, parar, reverter etc. Portanto, para realizar a ação necessária devemos saber duas coisas: em que estado está atualmente (fechado, fechando, abrindo, aberto etc.) e também se o botão foi pressionado ou não. Dependendo da combinação dessas duas informações, será tomada a ação necessária.

Para detecção de eventos, normalmente é utilizada uma técnica conhecida como detecção de borda, ou seja, detectar o instante em que houve uma transição de um estado para outro. Assim, se o estado inicial era desligado e passou para ligado, a detecção desse evento é chamada de "detecção de borda de subida". No caso contrário, ou seja, a transição do estado ligado para o desligado, a detecção desse evento é chamada de "detecção de borda de descida". A Figura 5.40 ilustra esses eventos.

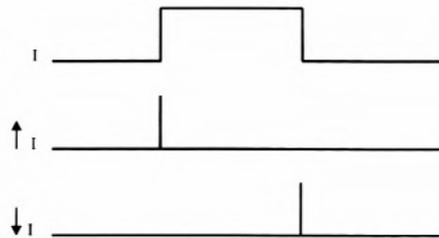


Figura 5.40 - Ações impulsivas.

Resumindo:

◆ BORDADESUBIDA

Marca o instante exato em que o nível lógico do sinal mudou de 0 para 1.

◆ BORDADEDESCIDA

Marca o instante exato em que o nível lógico do sinal mudou de 1 para 0.

Observe também que o evento é uma ação impulsional, ou seja, só está disponível por um único ciclo de varredura.

Existem duas formas de detectar um evento: através de contatos que detectam impulsos colocados em série com o contato a fim de detectar o evento ou pela colocação de uma bobina que detecta impulso na saída.

O circuito da Figura 5.41 ilustra o primeiro caso. Ele funciona da seguinte maneira: ao ser fechado o contato A, o contato P conduz por um único ciclo de varredura e, por consequência, a bobina L também é energizada por um único ciclo de varredura (mesmo que o contato A permaneça fechado).



Figura 5.41 - Contato detector de transição positiva (borda de subida).

A Figura 5.42 mostra outra maneira de fazer o mesmo, só que agora utilizando bobina de detecção de impulso. A bobina L (do tipo detectora de impulso positivo) só fica energizada por um ciclo de varredura após o contato A ter sido fechado.



Figura 5.42 - Bobina detectora de transição positiva (borda de subida).

Alguns CLPs possuem uma instrução própria para essa finalidade. Na Tabela 5.1 podem ser visualizadas as representações de alguns fabricantes.

	Contato detector de borda de subida	Contato detector de borda de descida	Bobina detectora de borda de subida	Bobina detectora de borda de descida
NORMA IEC 61131-3				
SIEMENS				
GE FANUC (SÉRIE 90)				
MODICON CONCEPT				

Tabela 5.1 - Detecção de impulsos em alguns CLPs.

Os CLPs da OMRON possuem duas bobinas para detecção de eventos:

- ◆ **DIFU**: bobina de detecção de borda de subida
- ◆ **DIFD**: bobina de detecção de borda de descida

A Figura 5.43 ilustra a utilização nesses controladores. Quando o contato A for fechado, a bobina AU fica energizada por um único ciclo de varredura.



Figura 5.43 - Detecção de borda de subida nos CLPs da OMRON.

5.4.4 Allen-Bradley

Os controladores Allen-Bradley serão detalhados em separado uma vez que sua simbologia é muito diferente dos demais fabricantes.

5.4.4.1 ONS - borda de subida

A instrução chamada ONS (ONE SHOT), dos controladores da Allen-Bradley (RSLogix500), tem sua saída igual a 1 somente durante um ciclo de varredura, quando detecta a condição de fechamento do contato A. Para o circuito mostrado na Figura 5.44, deve ser fornecido um endereço de memória interna para armazenamento temporário do bit. Assim o bit B3:1 só terá valor 1 por um único ciclo de varredura depois que o contato A for fechado.

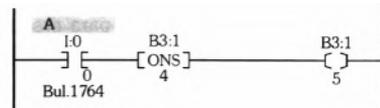


Figura 5.44 - Exemplo de detecção de borda de subida nos CLPs da Allen-Bradley.

Os CLPs da Allen-Bradley possuem ainda duas funções para detecção de bordas:

- ◆ **OSR (One Shot Rising)**: detecção de borda de subida
- ◆ **OSF (One Shot Falling)**: detecção de borda de descida

O funcionamento de OSR é o seguinte: o bit de saída (O bit de saída) só vai ter o valor 1 no primeiro ciclo de varredura, enquanto o bit de armazenamento (*Storage bit*) vai permanecer em 1 enquanto o contato A estiver fechado. Quando

o contato A for aberto, tanto o bit de saída quanto o bit de armazenamento são postos com o valor 0. Um exemplo de utilização de cada um está na Figura 5.45.

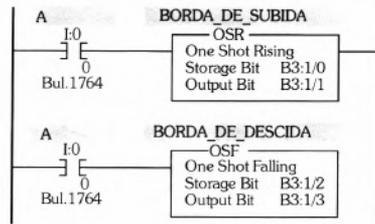


Figura 5.45 - Detecção de borda de subida e de descida respectivamente.

Caso o CLP não possua uma instrução específica para a detecção de borda de subida, pode-se implementar o circuito da Figura 5.46.

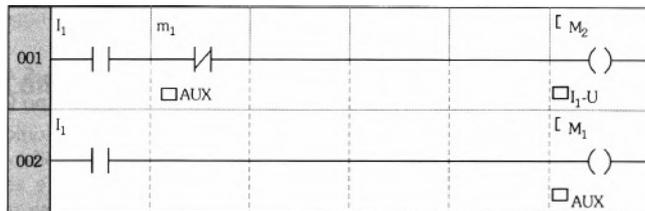


Figura 5.46 - Circuito genérico para detecção da borda de subida.

Seu funcionamento é o seguinte: inicialmente tanto M_1 quanto M_2 estão desativadas. Ao pressionar o contato I_1 , no primeiro ciclo de varredura são ativadas tanto quanto M_2 . No segundo ciclo de varredura o contato normalmente fechado M_1 não dá mais condição para o acionamento de M_2 , ou seja, a bobina auxiliar M_2 só ficou acionada por um único ciclo de varredura quando o contato I_1 foi pressionado.

Vejamos agora uma aplicação prática. Seja o seguinte problema: deseja-se ligar e desligar um circuito utilizando apenas um botão normalmente aberto. Uma solução é mostrada na Figura 5.47. A lógica é comentada na própria figura.

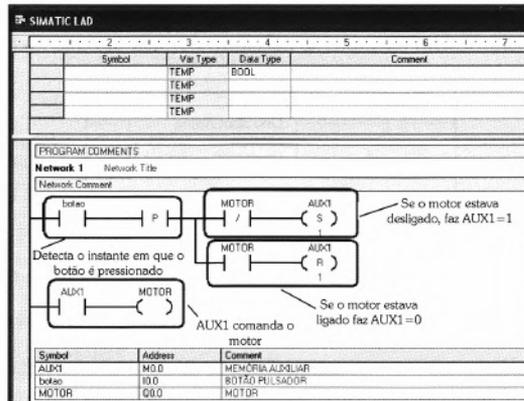


Figura 5.47 - Solução para o problema proposto implementado no software Step7-MicroWin (Siemens).

Para esclarecer as diferenças entre os diversos fabricantes, a Figura 5.48 ilustra a solução do mesmo problema implementado anteriormente, porém no CLP da Allen-Bradley (RSLogix500).

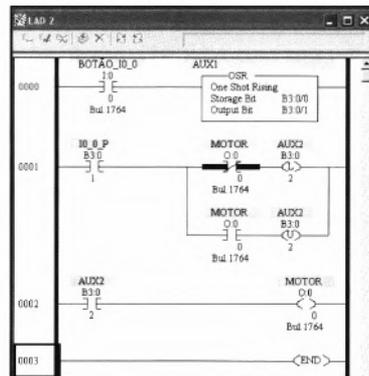


Figura 5.48 - Implementação da função ligar e desligar um motor utilizando apenas um botão de pressão no CLP Micrologix da Allen-Bradley.

A mesma solução para o problema anterior no Zelio Soft 2 (Schneider Electric) é muito simples. Basta ligar o contato do botão em uma bobina do tipo telerruptor que o mesmo funcionamento é obtido, Figura 5.49.

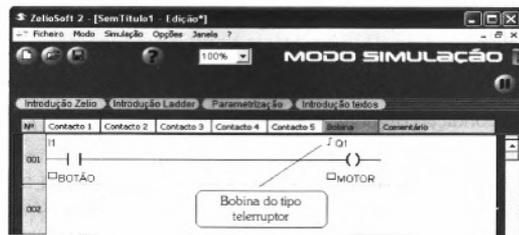


Figura 5.49 - Implementação da função de ligar e desligar um motor utilizando apenas um botão de pressão no Zelio Logic.

Este exemplo deixa claro que uma determinada solução pode ser diferente, dependendo da tecnologia utilizada. No entanto, saber a lógica necessária para solucionar o problema é a tarefa mais importante de um projeto.

Este livro enfoca o desenvolvimento do raciocínio lógico necessário para elaborar programas em CLP.

5.5 Leitura das entradas

Como mencionado anteriormente, o programa de um CLP é executado de forma cíclica. Antes da execução do programa principal, são lidos os estados das entradas e alterados os conteúdos dos endereços correspondentes na Tabela de Imagem das Entradas (TIE) da seguinte forma: se a entrada está energizada (recebendo alimentação), armazena o valor 1; caso contrário, armazena o valor 0. As Figuras 5.50 e 5.51 ilustram essa situação.

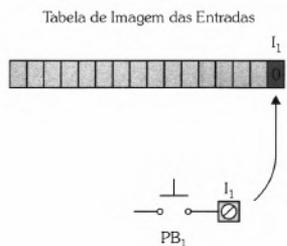


Figura 5.50 - Se a entrada não está recebendo energia (chave aberta), é armazenado o valor 0 no endereço correspondente da TIE.

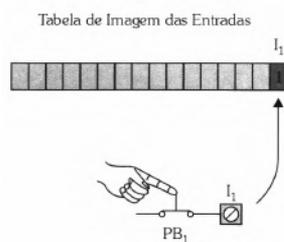


Figura 5.51 - Se a entrada está recebendo energia (chave fechada), é armazenado o valor 1 no endereço correspondente da TIE.

Quando se inicia a execução do programa principal, se o bit correspondente ao endereço na TIE está em 0, os contatos permanecem na condição scinal, ou seja, da mesma forma como são desenhados no diagrama. O contato NA continua aberto e o contato NF continua fechado. Se o bit estiver em 1, os contatos comutam da sua condição scinal.

O entendimento correto destes conceitos é de extrema importância. Um exemplo será utilizado para ilustrar esse funcionamento. A Figura 5.52 mostra um CLP genérico com uma chave de contato momentâneo (*push-button*) PB_1 ligada à sua entrada I_1 e duas lâmpadas, LP_1 e LP_2 , ligadas às suas saídas Q_1 e Q_2 respectivamente.

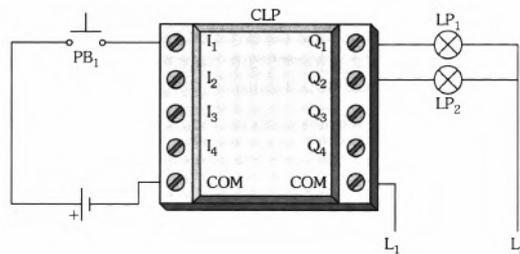


Figura 5.52 - Exemplo com um CLP genérico.

Em seguida o programa em linguagem *Ladder*, mostrado na Figura 5.53, é transferido para o CLP.

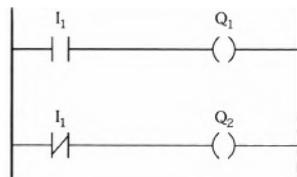


Figura 5.53 - Programa exemplo que foi transferido para o CLP.

5.5.1 Princípio de funcionamento

Ao passar o CLP para o modo de execução (*run mode*), o sistema funciona da seguinte maneira:

◆ Situação 1: PB_1 aberto

Com PB_1 **aberto**, o bit correspondente ao endereço de I_1 na TIE (Tabela de Imagens de Entrada) fica com o **valor 0**, portanto os contatos funcio-

nam da mesma forma como são desenhados no diagrama, ou seja, os contatos NA continuam abertos, impedindo a passagem de fluxo, e os NF continuam fechados, permitindo a passagem. Isso vai fazer com que a lâmpada LP_1 fique apagada, enquanto a lâmpada LP_2 fica acesa, conforme a Figura 5.54.

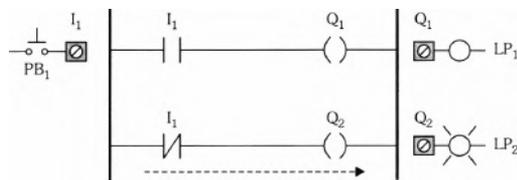


Figura 5.54 - Quando a chave PB_1 está aberta, os contatos internos permanecem na sua condição inicial.

◆ **Situação 2:** PB_1 fechado

Com PB_1 **fechado**, o bit correspondente ao endereço de na TIE fica com o **valor 1**, portanto os contatos comutam, ou seja, vão apresentar **comportamento contrário** de como são desenhados no diagrama. Isso equivale a dizer que os contatos NA vão ser fechados e os NF ficarão abertos. Como resultado, a lâmpada LP_1 vai acender, enquanto a lâmpada LP_2 apagará, como exibe a Figura 5.55.

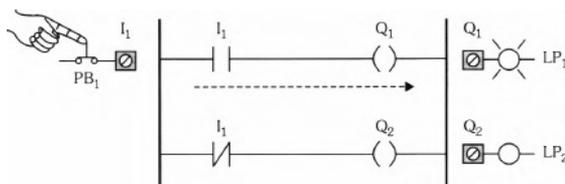


Figura 5.55 - Quando PB_1 é pressionado, os contatos internos comutam da sua condição inicial.

5.5.2 Utilização de chaves externas do tipo NF

Uma atenção especial é necessária quando se utilizam elementos de entrada com contatos do tipo NF.

Deve-se lembrar que, no programa do CLP, um contato NF só permanece assim se sua entrada não estiver energizada. Como as chaves externas do tipo NF alimentam continuamente a entrada do CLP, seu contato equivalente interno

estará sempre comutado da sua posição scrcinal. Assim, para que o contato interno tenha comportamento equivalente a um contato NF, é preciso programá-lo como um contato NA. A Figura 5.56 indica essa situação.

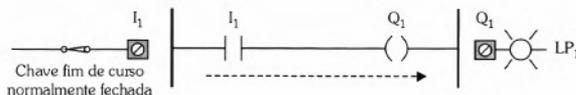


Figura 5.56 - Programa em Ladder de comportamento equivalente a um circuito elétrico do tipo NF.

Como a chave fim de curso fornece energia à entrada do CLP, o contato interno do tipo NA vai comutar, fornecendo continuidade para o circuito de maneira a ligar a saída. Quando a chave fim de curso for aberta, deixará de alimentar a entrada do CLP e o contato interno vai voltar para a sua posição de repouso, NA, fazendo com que a lâmpada se apague.

Exemplo: Deseja-se controlar o acionamento de um motor (partida direta) utilizando uma botoeira do tipo NA para ligá-lo e uma botoeira do tipo NF para desligá-lo. Implemente em linguagem *Ladder*.

Solução: O diagrama de conexões externas encontra-se na Figura 5.57.

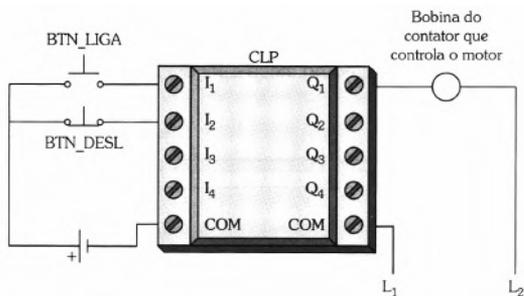


Figura 5.57 - Ligação física do exemplo.

Duas soluções podem ser vistas na Figura 5.58. A solução (a) utiliza um contato selo para a retenção da bobina Q_1 . Observe que o contato I_2 é do tipo NA e está em série com a bobina. Como a entrada I_2 está sendo energizada, seu contato vai ficar fechado, permitindo a continuidade do circuito. Portanto, ao pressionar o BTN LIGA, a bobina Q_1 vai ser ligada. Quando o BTN DESL for pressionado, o contato I_2 vai para o estado de repouso (NA), interrompendo a continuidade do circuito e desligando a bobina Q_1 .

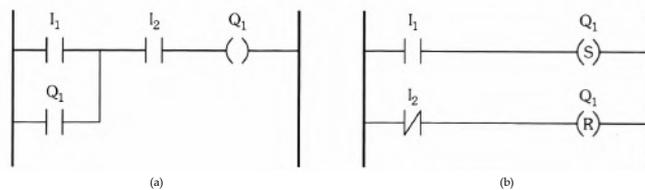


Figura 5.58 - (a) Utilização de contato selo. (b) Utilização de bobinas de auto-retenção.

Na solução (b) o contato I_2 é do tipo NF. Como a entrada I_1 está sendo alimentada continuamente pelo BTN_DESL, esse contato se abre e permite que a bobina Q seja ligada quando o BTN_LIGA for pressionado.



Na conexão de dispositivos de segurança a um CLP existe uma regra que deve ser lembrada: use sempre um dispositivo externo NF porque, caso o cabo elétrico de conexão seja rompido, o sistema pára. Nunca se deve utilizar um do tipo normalmente aberto, pois se houver um rompimento de conexão, isso não será detectado e o sistema não pode mais ser desligado.

5.6 Exercícios propostos

1. Cite as vantagens e desvantagens da utilização da linguagem ladder em CLPs.
2. O que é relé? Qual a sua aplicação?
3. Em um CLP é possível a repetição de contatos? De que forma?
4. É aconselhável a repetição de uma bobina?
5. O uso de bobina negada é aconselhável? Justifique.
6. O que é relé interno?
7. Qual a diferença entre bobina retentiva e auto-retenção?
8. Como é feita a avaliação de leituras de graus do diagrama ladder?
9. Descreva o funcionamento das bobinas set e reset.
10. O que é contato selo? Exemplifique.
11. Conceitue borda de subida e borda de descida.
12. O que é detecção de eventos? Cite um exemplo.

Anotações

6

Circuitos Combinacionais

Vamos supor que seja necessário determinar a função lógica interna de um sistema desconhecido, conforme mostra a Figura 6.1.

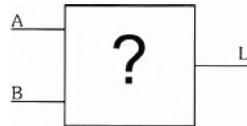


Figura 6.1 – Sistema binário com duas entradas (A e B) e uma saída (L).

A idéia é injetar sinais lógicos nas entradas A e B de todas as combinações possíveis e, para cada uma dessas combinações, registrar o resultado obtido na saída L. A Tabela 6.1 apresenta um exemplo de tabela que poderia ser obtida.

A	B	L
0	0	0
0	1	1
1	0	0
1	1	1

Tabela 6.1 – Exemplo de uma tabela de um sistema com duas entradas.

Observe que a listagem das combinações de entrada obedece à seqüência da contagem binária, o que torna fácil a sua construção.

6.1 Tabela-verdade

A tabela construída anteriormente é chamada de tabela-verdade ou tabela de combinações. Montar uma tabela-verdade é escrever as combinações possíveis dos estados lógicos de todas as variáveis da função, incluindo o estado lógico resultante de cada combinação. O número de combinações possíveis de "n" variáveis de

entrada é igual a 2^n .

Por exemplo, com $n = 2$ temos quatro combinações (2^2), com três variáveis de entrada temos oito combinações (2^3) e com quatro entradas temos 16 combinações no total (2^4). A Tabela 6.2 mostra as combinações possíveis para uma tabela com três variáveis de entrada.

Decimal	A	B	C	L
0	0	0	0	1
1	0	0	1	0
2	0	1	0	
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	0
7	1	1	1	1

Tabela 6.2 - Sequência de uma tabela-verdade para três entradas (A, B e C) e uma saída (L).



Os valores de saída da Tabela 6.2 são arbitrários.

A álgebra de Boole (ou booleana) ajuda exatamente neste ponto, a determinar a função lógica do circuito, observando os valores das entradas e da saída de uma tabela-verdade.

Os sistemas que podem ser modelados (determinar a equação lógica interna) utilizando tabelas-verdades são aqueles que possuem um comportamento invariante no tempo, ou seja, a saída só depende da combinação dos sinais presentes nas entradas, independentemente do tempo em que isso aconteça. Portanto, pode-se definir um sistema combinacional como "aquele em que as saídas dependem somente da combinação das entradas em um dado instante".

Já em um sistema sequencial as saídas dependem tanto da combinação das entradas naquele instante como também do estado em que se encontram.

Este capítulo trata dos métodos para modelagem de sistemas combinacionais. No capítulo 8 serão descritos os métodos para modelagem de sistemas sequenciais.

6.2 Fluxograma para o desenvolvimento de projetos combinacionais

A primeira etapa no desenvolvimento do projeto de um sistema combinacional consiste na **análise do problema**, buscando identificar as variáveis de entrada e de saída, bem como um modelo que vai solucionar o problema. Em seguida, constrói-se a **tabela-verdade**, simulando todas as possibilidades para as variáveis de entrada e obtendo os respectivos valores na saída. Na sequência, obtêm-se as **expressões lógicas simplificadas** por um dos métodos a serem estudados neste capítulo e por último, desenha-se o diagrama esquemático equivalente à função lógica obtida. Esta sequência é ilustrada na Figura 6.2.

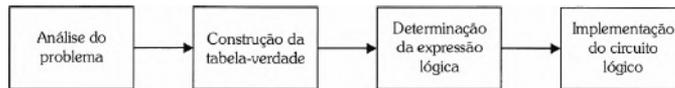


Figura 6.2 - Sequência de desenvolvimento de um projeto combinacional.

6.2.1 Álgebra booleana

No caso das chaves, apresentado anteriormente, podemos ver que só existem duas possibilidades para o circuito: ou a chave está fechada ou está aberta. Quando somente duas situações são possíveis, trata-se de um sistema chamado binário, ou seja, de duas possibilidades.

Quem primeiramente estudou este assunto foi o matemático George Boole que desenvolveu uma teoria para tratar os sistemas binários. O conjunto de seu trabalho é citado nos textos como "álgebra booleana". Mais tarde, em 1938, Claude E. Shannon desenvolveu a aplicação da álgebra booleana no projeto de circuitos de comutação telefônica.

6.2.2 Estados lógicos

A álgebra booleana é definida como um conjunto de dois elementos: *verdadeiro* e *falso*, ou seja, uma variável representa se uma proposição lógica é falsa ou verdadeira. Por exemplo, uma chave que pode estar aberta ou fechada, **com** ilustra a Figura 6.3.



Figura 6.3 - Variável lógica associada a uma chave.

Uma proposição lógica, relativa a essa chave, é "a chave está fechada". Essa proposição é representada pelo símbolo A. Então, quando a chave está fechada, a variável A é verdadeira, e quando a chave está aberta, a variável A é falsa.

Como visto, a variável booleana (também chamada binária) possui dois valores, que no caso de representação do estado de uma chave são fechado e aberto.

Simbolicamente, costuma-se representar a variável booleana por 1 e 0. Portanto, em relação à figura anterior, tem-se $A = 1$ ou $A = 0$.

Cabe lembrar que os símbolos 1 e 0 não têm aqui um significado numérico, apenas lógico. No campo dos sistemas digitais, esses dois valores são dois níveis de tensão prefixados aos quais associamos os símbolos 1 e 0. Por exemplo, $+5V = 1$ e $0V = 0$.

Uma denominação muito comum de 0 e 1 são os termos **baixo/alto** ou **nível lógico baixo/nível lógico alto**, respectivamente.

Os dois estados lógicos de um sistema binário são correlacionados de várias maneiras, como, por exemplo:

Um dos estados	Complemento
1	⇒ 0
Ligado	⇒ Desligado
H (HIGH)	⇒ L (LOW)
Alto	⇒ Baixo
Verdadeiro	⇒ Falso
Ativado	⇒ Desativado
Sim	⇒ Não
Fechado	⇒ Aberto
Energizado	⇒ Sem energia

A álgebra booleana usa três operações básicas: NÃO, E e OU. A operação NÃO é a negação ou o complemento, indicada por uma barra sobre a variável, e as operações E e OU são representadas pelo símbolo de multiplicação ("·") e adição ("+") respectivamente. Note que, na verdade, não se trata de uma multiplicação nem de uma adição, mas apenas um símbolo para indicar as operações lógicas E e OU.

6.2.3 Funções lógicas

Porta lógica é um circuito que contém um ou mais terminais de entrada de sinais (onde são colocadas as variáveis booleanas) que executa uma operação booleana entre as variáveis presentes nas suas entradas e transfere o resultado para a saída. Tais dispositivos obedecem às leis da álgebra de Boole.

Vamos fazer a equivalência das portas lógicas com os símbolos utilizados normalmente em esquemas eletrônicos (blocos de funções), com o circuito de chaves e com o diagrama de contatos a relés.

6.3 Função inversora (NOT)

6.3.1 Representação da porta inversora no diagrama elétrico

A operação inversora, ou de negação, atua sobre uma única variável de entrada. O nível lógico de saída é sempre oposto ao nível lógico de entrada; ele inverte (complementa) o sinal de entrada.

A Figura 6.4 apresenta o circuito elétrico equivalente de uma porta inversora e seu diagrama de contatos. A lâmpada acende se a chave A estiver aberta e apaga se ela estiver fechada.

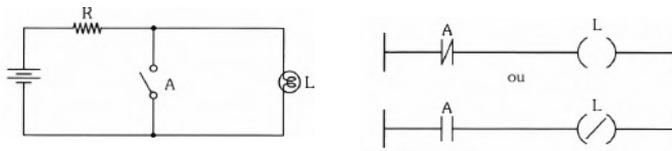


Figura 6.4 - Circuito equivalente de uma função inversora.

A Figura 6.5 apresenta os símbolos lógicos para a porta inversora em diagrama de blocos de funções, também conhecidos pela sua abreviação do idioma inglês FBD (*Function Block Diagram*).



Figura 6.5 - Símbolos da função lógica inversora em FBD.

A Tabela 6.3 apresenta a tabela-verdade para a operação de inversão.

A	L
0	1
1	0

Tabela 6.3 - Tabela-verdade da operação lógica inversora.

Em que $L = \bar{A}$ é lido da seguinte maneira: L é igual a A barrado ou L é igual ao complemento de A ou L é igual ao inverso de A.

6.3.1.1 Teorema booleano

Se uma variável lógica é invertida duas vezes, ela retorna ao seu valor original.

Algebricamente:

$$\overline{\overline{X}} = X$$

6.3.2 Exemplos resolvidos

Exemplo 1: Uma lâmpada vermelha deve ser acesa sempre que um motor estiver desligado.

Solução:



Figura 6.6 - Se o motor estiver desligado, vai ligar a lâmpada.

Exemplo 2: Em um tanque, se o nível ficar abaixo do sensor de mínimo, deve-se ligar a bomba.

Solução:



Figura 6.7 - Se o sensor de nível não detectar o líquido, vai ligar a bomba.

6.4 Função E (AND)

6.4.1 Representação da porta E no diagrama elétrico

A Figura 6.8 mostra um circuito com duas chaves (A e B). A lâmpada (L) só acende se as chaves A e B estiverem fechadas.

Assumindo que "chave fechada" corresponda a nível 1 e "lâmpada acesa" corresponda também a nível 1, em uma operação E, o resultado será 1 somente se todas as entradas forem iguais a 1, nos outros casos o resultado é 0.

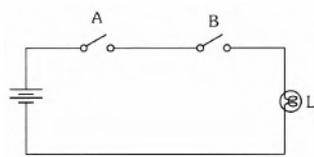


Figura 6.8 - Circuito equivalente da operação E com chaves.

Baseado nas observações anteriores, pode-se construir sua tabela-verdade, conforme a Tabela 6.4.

Simbolicamente, podemos representar esta situação por $L = A \cdot B$ que é lida da seguinte maneira: L é igual a A e B (o ponto simboliza a operação lógica E).

A	B	L
0	0	0
1	0	0
0	1	0
1	1	1

Tabela 6.4 - Tabela-verdade da função lógica E.

6.4.2 Representação da porta E em linguagem Ladder

Podemos representar a função lógica E em linguagem Ladder, como mostra a Figura 6.9.

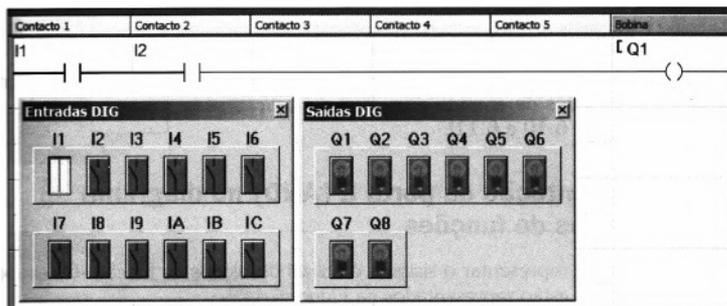


Figura 6.9 - Se somente estiver pressionado, a saída Q, permanece desativada (software Zelio Soft 2).

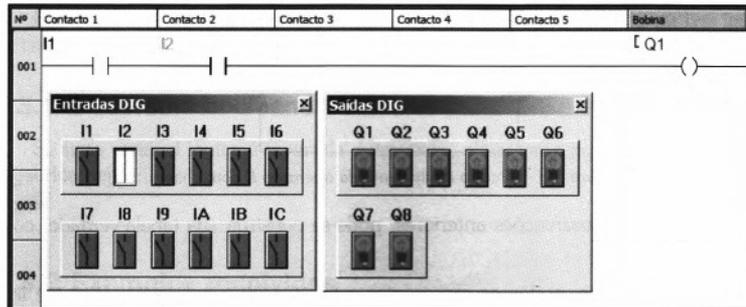


Figura 6.10 - Se somente I_2 está pressionado, a saída permanece desativada.

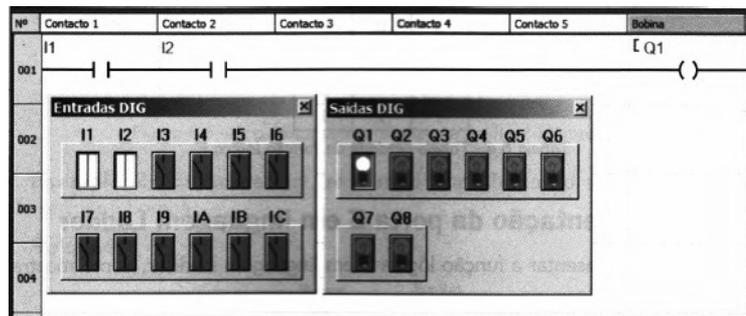


Figura 6.11 - Somente se I_1 e I_2 estiverem pressionadas simultaneamente, a saída é ativada.

Resumindo: A função lógica E (AND) é representada em um diagrama Ladder pelos contatos de entrada dispostos em ligação série, ou seja, $L = A \cdot B$ (veja as Figuras 6.9, 6.10 e 6.11).

6.4.3 Representação da porta E (AND) no diagrama de blocos de funções

Outra forma de representar o sistema é utilizando blocos de função. Os símbolos correspondentes estão representados na Figura 6.12.

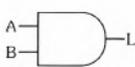
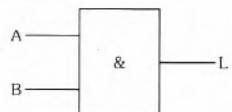
Portas lógicas E (AND)		
Convencional	Bloco (IEC 60617-12)	Ladder
		

Figura 6.12 - Símbolos para a porta lógica E (AND) convencional, IEC e Ladder respectivamente.

O exemplo anterior é apresentado na Figura 6.4 utilizando o software Zelio Soft 2. A porta E mostrada só possui duas entradas (1), embora possa ter até quatro entradas. Observe ainda que a simbologia utilizada no software Zelio Soft da Schneider Electric é um misto da simbologia convencional e IEC.

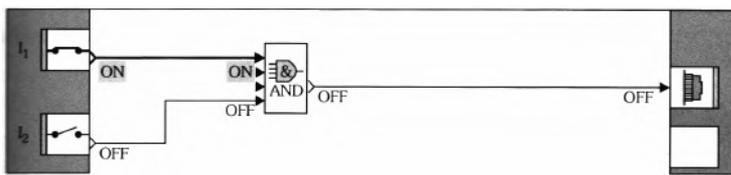


Figura 6.13 - Se somente está pressionado, a saída permanece desligada.

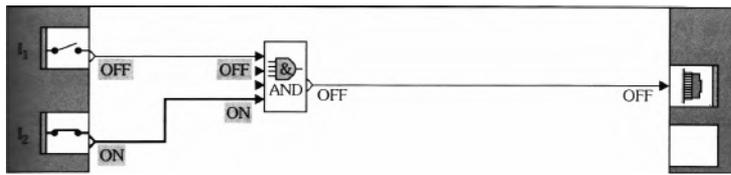


Figura 6.14 - Se somente I_2 está pressionado, a saída também permanece desligada.

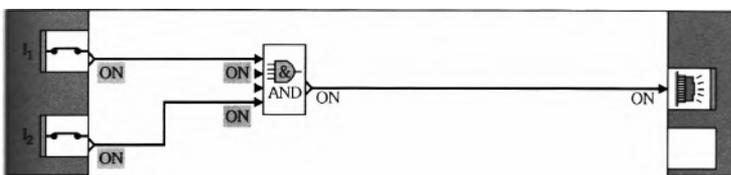


Figura 6.15 - A saída somente é ligada se ambos I_1 e I_2 estiverem pressionados.

6.4.4 Funções algébricas utilizando a função lógica E (AND)

Propriedade comutativa da multiplicação

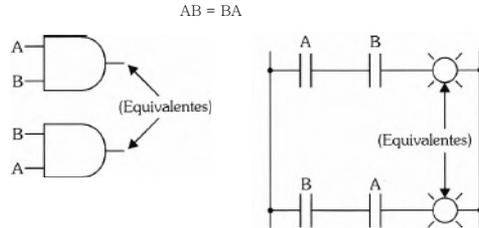


Figura 6.16 - Propriedade comutativa da função lógica E.

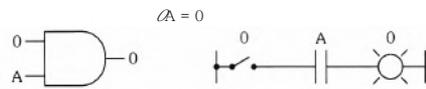


Figura 6.17 - Teorema 0. $A = 0$.

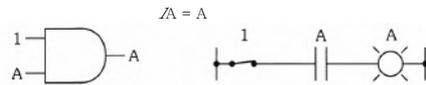


Figura 6.18 - Teorema 1. $A = A$.

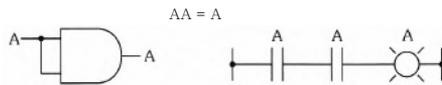


Figura 6.19 - Teorema $A \cdot A = A$.

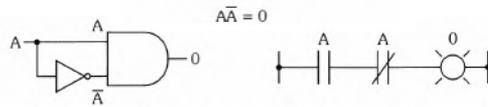


Figura 6.20 - Teorema $A \cdot \bar{A} = 0$.

Resumindo:

$$X \cdot 0 = 0 \cdot X = 0$$

$$X \cdot 1 = 1 \cdot X = X$$

$$X \cdot X \cdot \dots \cdot X = X$$

$$X \cdot \bar{X} = \bar{X} \cdot X = 0$$

6.4.5 Exemplos resolvidos

Exemplo 1: Por questões de segurança, uma prensa só pode ser ligada se o operário pressionar simultaneamente dois botões separados 50 cm um do outro (obrigatoriamente terá de utilizar ambas as mãos, evitando que uma delas possa ser prensada acidentalmente)

Solução: Chamemos de A e B, respectivamente, os dois botões que devem ser pressionados para a saída que liga a prensa. Uma solução simplificada implementada em Ladder pode ser vista na Figura 6.21.

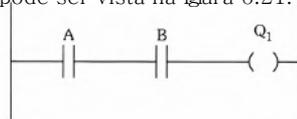


Figura 6.21 - A e B devem ser pressionados simultaneamente para ligar Q₁.

Exemplo 2: Uma lâmpada (L) deve ser ligada quando uma chave (A) estiver fechada e uma chave B estiver aberta. Faça o diagrama em Ladder e também em blocos funcionais para resolver este problema.

Solução: Observa-se que a lâmpada só vai acender se duas condições simultâneas forem satisfeitas, A = 1 e B = 0, o que caracteriza uma função E. A equação lógica que resolve o problema é $L = A \cdot \bar{B}$, cujas implementações são mostradas nas Figuras 6.22 e 6.23.

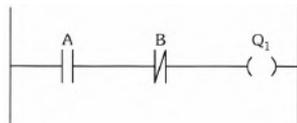


Figura 6.22 - Implementação em Ladder do exemplo 2.

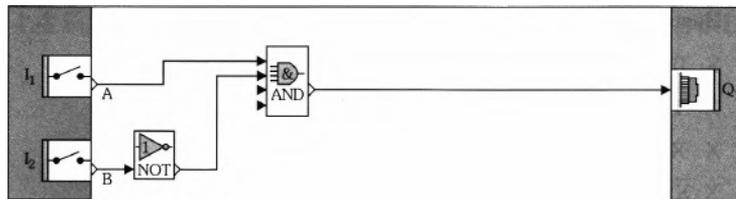


Figura 6.23 - Implementação em diagrama de blocos do exemplo 2.

6.5 Função OU (OR)

6.5.1 Representação da porta OU no diagrama elétrico

A Figura 6.24 mostra o circuito elétrico equivalente de uma porta OU utilizando chaves.

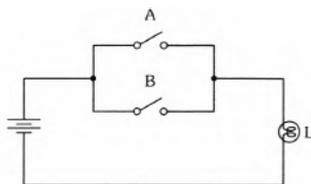


Figura 6.24 - Função OU utilizando chaves.

Analisando o diagrama da Figura 6.24, podemos concluir que basta que qualquer uma das chaves (A ou B) seja pressionada para que a lâmpada L seja acesa ou também se ambas estiverem fechadas simultaneamente.

Então, em uma operação OU o resultado será 1 se qualquer uma das entradas for igual a 1. O resultado somente é 0 se nenhuma chave estiver fechada.

Baseado nas observações anteriores, pode-se construir a tabela-verdade da função OU, conforme a Tabela 6.5.

A	B	L
0	0	0
1	0	1
0	1	1
1	1	1

Tabela 6.5 - Tabela-verdade da função lógica OU.

Podemos observar que, exceto para o caso de $A = B = 1$, a operação OU é semelhante a uma adição aritmética comum. No caso $A = B = 1$, a soma lógica é 1, já que os valores possíveis na álgebra booleana são 0 ou 1.

Em que $L = A + B$ deve ser lida do seguinte modo: L é igual a A OU B: o sinal "+" simboliza a operação lógica OU.

6.5.2 Representação da porta OU em linguagem Ladder

Podemos representar a função lógica OU em linguagem *Ladder*, conforme a Figura 6.25.

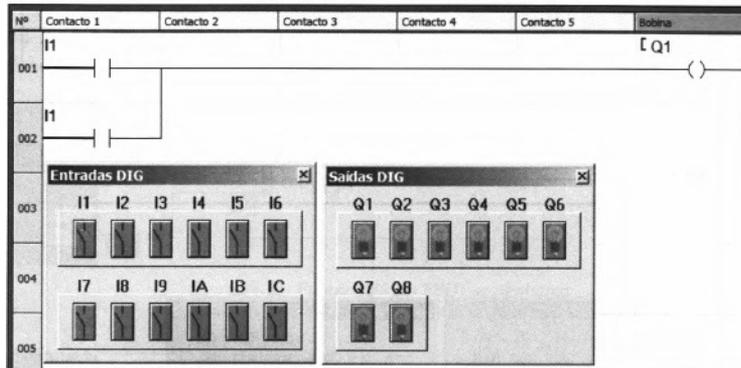


Figura 6.25 - Função OU - nenhum contato pressionado: a saída permanece desativada.

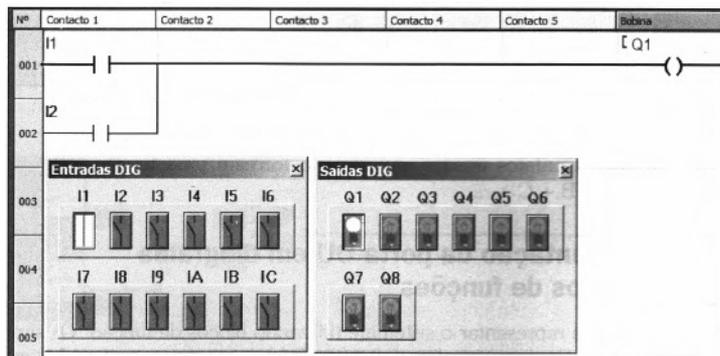


Figura 6.26 - Função OU - se está pressionado, a saída fica ativa.

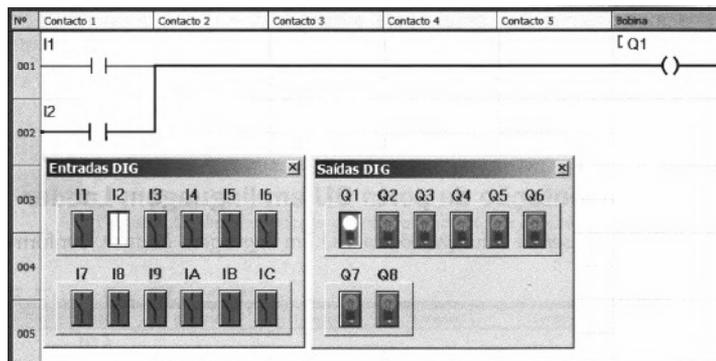


Figura 6.27 - Função OU - se I_2 está pressionado, a saída também fica ativa.

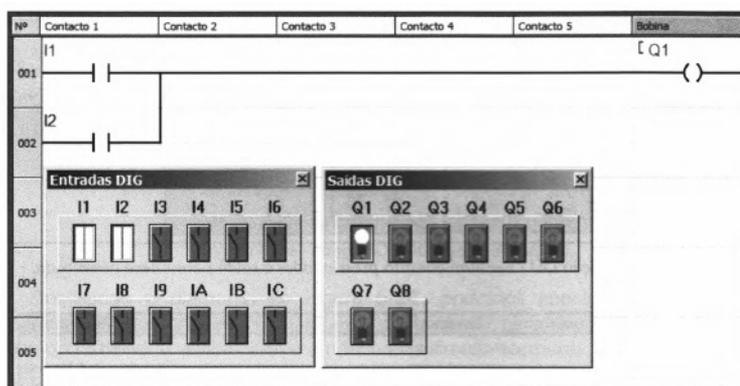


Figura 6.28 - Função OU - se I_1 e I_2 estão pressionados, a saída também fica ativa.

Resumindo: Contatos ligados em paralelo formam uma função "OU". Sua equação é $L = A + B + C + \dots$

6.5.3 Representação da porta OU em diagrama de blocos de funções

Outra forma de representar o sistema é utilizando blocos de função. Os símbolos correspondentes convencional e IEC 60617-12 em linguagem *Ladder* estão representados na Figura 6.29.

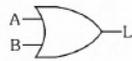
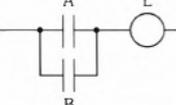
Portas lógicas OU (OR)		
Convencional	Bloco (IEC 60617-12)	Ladder
		

Figura 6.29 - Símbolos da porta lógica OU convencional, IEC e Ladder respectivamente.

O exemplo anterior é apresentado na Figura 6.30, utilizando o *software* Zelio Soft 2. A porta OU mostrada só possui duas entradas (I_1 e I_2), embora possa ter até quatro entradas.

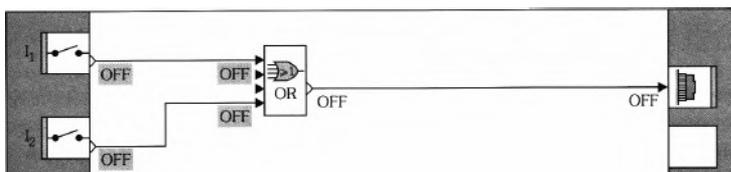


Figura 6.30 - Função OU em FBD - se nenhuma entrada está pressionada, a saída fica desativada.

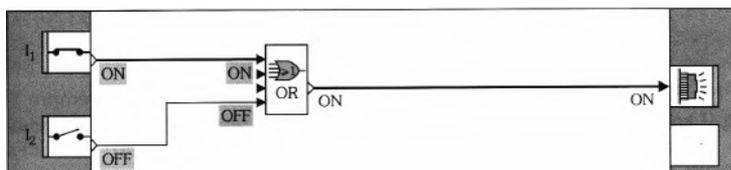


Figura 6.31 - Função OU em FBD - se somente I_1 está pressionado, a saída fica ativa.

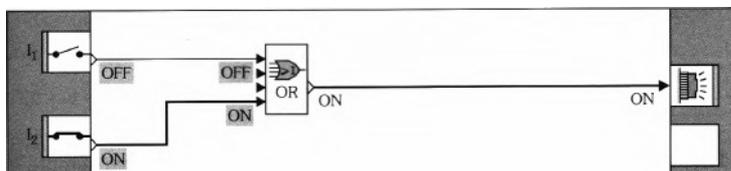


Figura 6.32 - Função OU em FBD - se somente I_2 está pressionado, a saída também fica ativa.

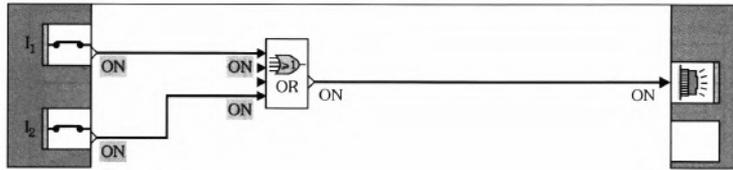


Figura 6.33 - Função OU em FBD - se I_1 e I_2 estão pressionados, a saída também fica ativa.

6.5.4 Álgebra booleana envolvendo funções OR

As figuras seguintes ilustram a álgebra booleana envolvendo funções OU.

Propriedade comutativa da adição

$$A + B = B + A$$

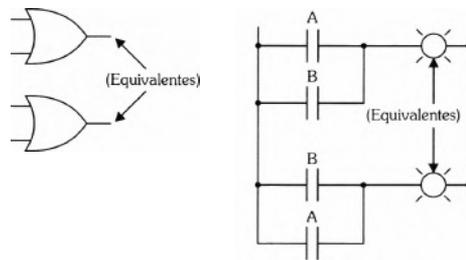


Figura 6.34 - Propriedade comutativa da função OU.

Na Figura 6.35 observa-se a existência de uma chave que está sempre em nível 0 em paralelo com o contato A. Se ela está em nível 0, significa que nunca será ligada. Assim, ela não influi no comportamento do circuito. Conclui-se, portanto, que $X + 0 = X$.

$$A + 0 = A$$



Figura 6.35 - Função $A + 0 = A$.

Por outro lado, se uma chave em paralelo com o contato A está sempre em nível 1, significa que ela está sempre ligada. Esteja o contato A ligado ou não, a saída será sempre ligada. Assim, o contato A não tem influência no comportamento do circuito. Portanto, $X + 1 = 1$.

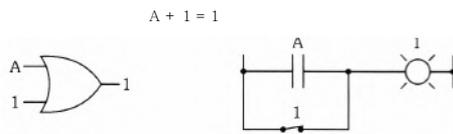


Figura 6.36 - Função $A + 1 = 1$.

Uma outra propriedade, ilustrada na Figura 6.37, diz que se um mesmo contato A é colocado em paralelo, quando pressionar uma chave todas são pressionadas. Quando A se abrir, também todos os contatos A se abrem simultaneamente. Assim, não importa quantos contatos iguais estejam em paralelo, o efeito é o mesmo que se obtém caso fosse apenas um. Portanto, $X + X + \dots + X = X$.

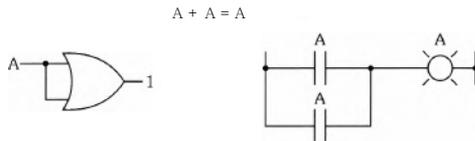


Figura 6.37 - Função $A + A = A$.

A propriedade exibida na Figura 6.38 mostra que, quando o contato A estiver aberto (nível 0), o contato A barrado fica em 1, acendendo a lâmpada. Caso contrário, se o contato A estiver fechado (nível 1), também acende a lâmpada. Ou seja, não importa se o contato A esteja ou não pressionado, a saída fica sempre ligada.

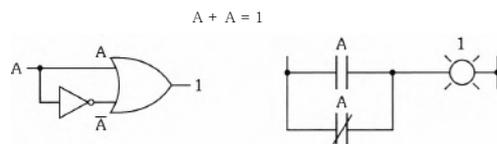


Figura 6.38 - Teorema $A + \bar{A} = 1$.

Resumindo:

- $X + 0 = X$
- $X + 1 = 1$
- $X + X = X$
- $X + \bar{X} = 1$

6.5.5 Exemplos resolvidos

Exemplo 1: Um galpão dispõe de três chaves para disparar um alarme contra incêndios. Caso qualquer uma delas seja pressionada, deve-se ligar o alarme.

Solução: Utilizando três chaves, chamadas de A, B e C, do tipo **NO**, e uma saída Q que liga o alarme, obtém-se a solução mostrada na Figura 6.39.

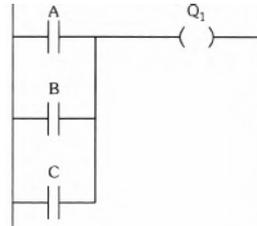


Figura 6.39 - Solução do exemplo 1 em diagrama Ladder.

Exemplo 2: Uma bomba deve ser ligada se o sensor de nível baixo estiver acionado, ou manualmente por um botão.

Solução: Se o sensor acionado fica em nível **NA**, a chave de liga é do tipo **NO**, o sensor é chamado de A, e considerando a chave liga de B, a saída de Q, a equação lógica equivalente da solução é $Q_1 = A + B$, cujas implementações são mostradas nas Figuras 6.40 e 6.41.

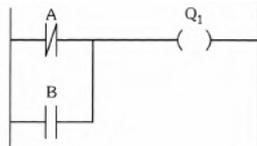


Figura 6.40 - Solução do exemplo 2 em diagrama Ladder.

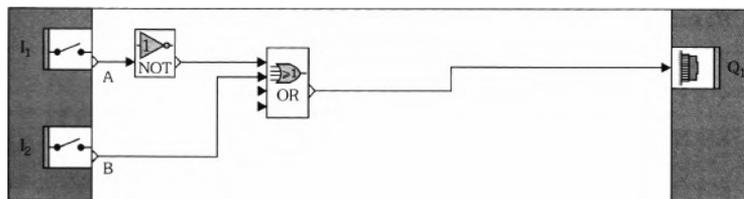


Figura 6.41 - Solução do exemplo 2 em diagrama de blocos (FBD).

6.6 Função NÃO-E (NAND)

6.6.1 Representação da função NÃO-E no diagrama elétrico

É a junção das portas NÃO e E. A Figura 6.42 mostra o circuito elétrico equivalente de uma porta NÃO-E utilizando chaves. A lâmpada só vai apagar se as chaves A e B estiverem fechadas. Em todas as outras condições, fica acesa.

Baseado nas observações anteriores, pode-se construir a tabela-verdade da função NÃO-E conforme a Tabela 6.6.

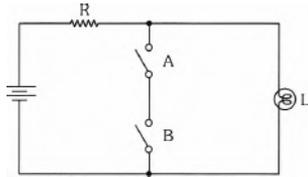


Figura 6.42 - Função NÃO-E utilizando chaves.

A	B	L
0	0	1
1	0	1
0	1	1
1	1	0

Tabela 6.6 - Tabela-verdade da função lógica NÃO-E.

Em que $L = \overline{A \cdot B}$ deve ser lido do seguinte modo: L é igual ao complemento do resultado da operação $A \cdot B$.

Antes de continuar, vamos apresentar o teorema de Morgan, muito útil na transformação de funções lógicas, principalmente quando se utilizam as funções inversoras.

6.6.2 Primeiro teorema de Morgan

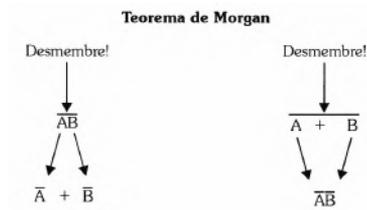
O complemento de uma função lógica na forma de soma de qualquer número de variáveis pode ser transformado em um produto lógico, complementando, para isso, cada variável em separado e trocando o operador "+" pelo operador

$$\overline{X_1 + X_2 + \dots + X_N} = \overline{X_1} \cdot \overline{X_2} \cdot \dots \cdot \overline{X_N}$$

6.6.3 Segundo teorema de Morgan

O complemento de uma função lógica na forma de um produto de qualquer número de variáveis pode ser transformado em uma soma lógica, complementando, para isso, cada variável em separado e trocando o operador "." pelo operador "+".

$$\overline{X_1 \cdot X_2 \cdot \dots \cdot X_N} = \overline{X_1} + \overline{X_2} + \dots + \overline{X_N}$$



Por exemplo, queremos implementar a função NÃO-E $L = \overline{A \cdot B}$ utilizando a linguagem Ladder. Temos duas soluções para o problema:

Solução 1: Seja a equação da função lógica NÃO-E: $\overline{L} = \overline{A \cdot B}$.

Com a álgebra elementar, se uma mesma operação é realizada nos dois lados de uma equação, esta não se altera. Então, se "barrarmos", ou seja, invertermos os dois lados da equação, ela não se altera, e assim teremos: $\overline{\overline{L}} = \overline{\overline{A \cdot B}}$.

Mas, como $\overline{\overline{X}} = X$, obtém-se: $\overline{L} = A \cdot B$.

Ou seja, o resultado de uma operação E entre A e B é aplicado ao complemento de L cuja implementação em linguagem Ladder é mostrada na Figura 6.43 (observe a utilização de uma bobina invertida na saída).

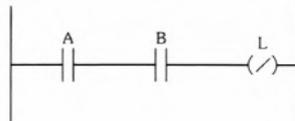


Figura 6.43 - Primeira forma de implementação da função NÃO-E em linguagem Ladder ($\overline{L} = A \cdot B$).

Solução 2: Nem todos os CLPs possuem a função de bobina invertida. Assim, outra forma de implementar essa função é armazenar o resultado de A e B em uma bobina de memória auxiliar. O contato dessa bobina auxiliar negado é então aplicado à saída, conforme pode ser observado na Figura 6.44.

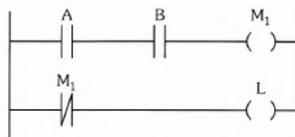


Figura 6.44 - Segunda forma de implementação da função NÃO-E em linguagem Ladder ($\overline{L} = A \cdot B$).

Solução 3: Como já explicado na solução 1, a função NÃO-E pode ser representada pela equação:

$$L = \overline{A \cdot B}$$

Aplicando o teorema de Morgan, temos:

$$L = \overline{A} + \overline{B}$$

Ou seja, uma porta NÃO-E é o resultado de uma operação A invertida OU B invertido cuja implementação em linguagem Ladder é mostrada na Figura 6.45.

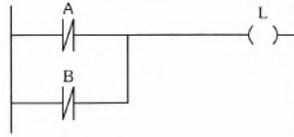


Figura 6.45 - Terceira forma de implementação da função NAND em linguagem Ladder ($L = \overline{A \cdot B} = \overline{A} + \overline{B}$)

6.6.4 Representação da função NÃO-E em diagrama de blocos de funções

Os símbolos correspondentes estão representados na Figura 6.46.

Portas lógicas NÃO-E (NAND)		
Convencional	Bloco IEC 60617-12	Ladder

Figura 6.46 - Símbolos gráficos para a porta NÃO-E.

A Figura 6.47 mostra a representação da porta NÃO-E no software Zelio Soft 2, a qual só possui duas entradas (A e B), embora possa ter até quatro entradas.

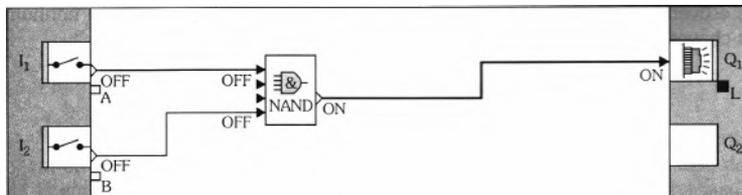


Figura 6.47 - Porta lógica NÃO-E (NAND) no Zelio Soft 2 (Schneider).

6.6.5 Exemplo resolvido

Implementar a equação lógica $L = \overline{A \cdot B} + C$ em diagrama *Ladder* e em diagrama de blocos funcionais (FBD).

Solução: Primeiramente se resolve a função NÃO-E imediatamente à direita do sinal de igualdade. Utilizando o teorema de Morgan, pode-se transformar a equação original em $L = \overline{A} + \overline{B} + C$, a qual é mais adequada para se implementar em linguagem *Ladder*. Isso corresponde a três contatos em paralelo. A implementação pode ser vista na Figura 6.48.

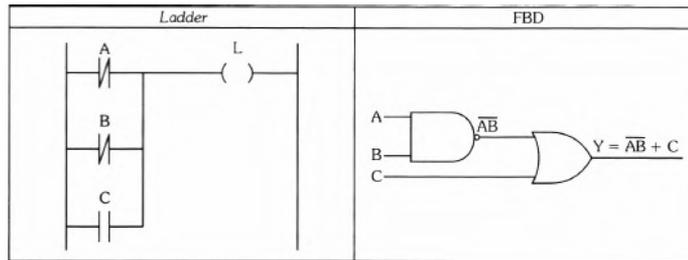


Figura 6.48 - Implementação da equação lógica $L = A \cdot B + C = \overline{A} + \overline{B} + C$ em *Ladder* e em FBD.

6.7 Função NÃO-OU (NOR)

6.7.1 Representação da função NÃO-OU no diagrama elétrico

É a junção das portas NÃO e OU. A Figura 6.49 mostra o circuito elétrico equivalente de uma porta **NÃO-OU** utilizando chaves.

A lâmpada apaga se a chave A ou B estiver fechada. Também se apaga se ambas estiverem fechadas. A única condição em que permanece acesa é se nenhuma das chaves estiver fechada.

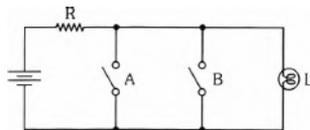


Figura 6.49 - Função NÃO-OU utilizando chaves.

Baseado nas observações anteriores, pode-se construir a tabela-verdade da função NÃO-OU, conforme a Tabela 6.7.

A	B	L
0	0	1
1	0	0
0	1	0
1	1	0

Tabela 6.7 - Tabela-verdade da função lógica NÃO-OU.

Em que $L = \overline{A+B}$ deve ser lido do seguinte modo: L é igual ao complemento do resultado da operação A OU B (o sinal "+" simboliza a operação lógica OU).

6.7.2 Representação da porta NÃO-OU em linguagem Ladder

Por exemplo, queremos implementar a função **NAO-OU** $L = \overline{A+B}$ utilizando a linguagem Ladder. Temos duas soluções para o problema:

Solução 1: Com a álgebra elementar aprendemos que, se uma mesma operação é realizada nos dois lados de uma equação, esta não se altera. Então, se "barrarmos", ou seja, invertermos os dois lados da equação, ela não se altera, e assim temos:

$$L = \overline{A+B} \qquad \overline{L} = \overline{\overline{A+B}}$$

Mas como $\overline{\overline{X}} = X$, obtemos $\overline{L} = A+B$ ou seja, o complemento do resultado de uma operação A OU B é aplicado a L cuja implementação em linguagem Ladder é mostrada na Figura 6.50.

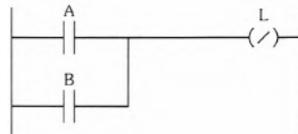


Figura 6.50 - Primeira forma de implementação da função NÃO-OU em linguagem Ladder ($L = A+B$)

Solução 2: Nem todos os CLPs possuem a função de bobina invertida. Assim, uma outra forma de implementar esta função é armazenar o resultado de A OU B em uma bobina de memória auxiliar (M_1). O contato dessa bobina auxiliar negado é então aplicado à saída, conforme se observa na Figura 6.51.

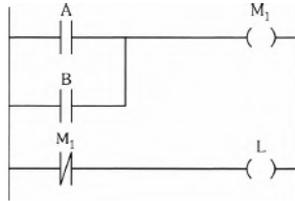


Figura 6.51 - Segunda forma de implementação da função NÃO-OU em linguagem Ladder.

Solução 3: Aplicando o teorema de Morgan, temos:

$$L = \overline{A + B} = \overline{A} \cdot \overline{B}$$

Ou seja, o resultado de uma operação $\overline{A} \text{ E } \overline{B}$ aplicado a L cuja implementação em linguagem Ladder é mostrada na Figura 6.52.

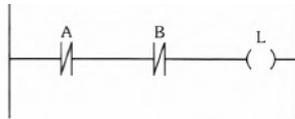


Figura 6.52 - Terceira forma de implementação da função NÃO-OU em linguagem Ladder ($L = \overline{A + B} = \overline{A} \cdot \overline{B}$).

6.7.3 Representação da função NÃO-OU em diagrama de blocos de funções

Os símbolos correspondentes estão representados na Figura 6.53

Portas lógicas NÃO-OU (NOR)		
Convencional	Bloco IEC 60617-12	Ladder

Figura 6.53 - Símbolos da porta lógica NÃO-OU convencional, IEC 60617-12 e Ladder respectivamente.

A Figura 6.54 utiliza *software* Zelio Soft 2 para implementar a porta NOR.

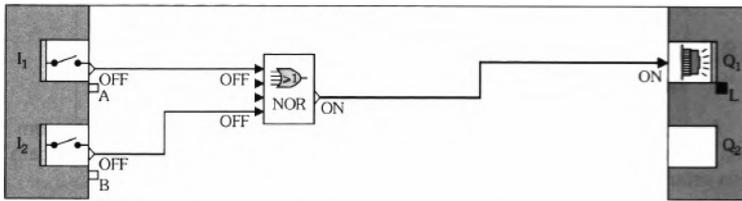


Figura 6.54 - Representação da função NÃO-OU (NOR) em FBD no Zelio Soft 2 (Schneider Electric).

6.7.4 Exemplos resolvidos

Exemplo 1: Implementar a equação lógica $L = (\overline{A + B}) \cdot C$ em linguagem Ladder e em diagrama de blocos funcionais (FBD).

Solução: Primeiramente a função NOR é colocada entre parênteses. Utilizando o teorema de Morgan, pode-se transformar a equação original em $L = \overline{A + B} \cdot C$, a qual é mais adequada para se implementar em linguagem Ladder.

Isso corresponde a três contatos em série. A implementação pode ser vista na Figura 6.55.

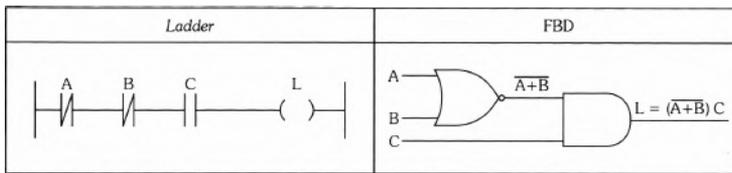


Figura 6.55 - Implementação da equação lógica $L = (\overline{A + B}) \cdot C$ em Ladder e em FBD.

Exemplo 2: Um setor possui três máquinas. Uma luz verde deve se acender, indicando que é seguro entrar no setor, somente se nenhuma das máquinas estiver funcionando.

Solução: Considerando que máquina em funcionamento é igual a 1 e as três máquinas são chamadas de A, B e C, a condição para acendimento da lâmpada é $L = \overline{A + B + C}$. Ou seja, trata-se de uma função NÃO-OU. A solução em linguagem Ladder está na Figura 6.56.



Figura 6.56 - Solução do exemplo 2 em linguagem Ladder.

6.8 Função OU-EXCLUSIVO (XOR)

6.8.1 Representação da função OU-EXCLUSIVO no diagrama elétrico

Uma saída L é igual a 1 se A = 1 e B = 0 ou se A = 0 e B = 1, mas não se ambos A e B forem 1 ou se ambos A e B forem 0. A saída L é igual a 0 se A = 0 e B = 0 ou se A = 1 e B = 1, mas não se ambos A e B forem 1 ou se ambos A e B forem 0. A saída L é igual a 1 se A e B não estiverem em ALTO para a saída estar em ALTO.

A Figura 6.57 apresenta o símbolo lógico convencional e a tabela-verdade da porta OU-EXCLUSIVO:



Figura 6.57 - Função OU-EXCLUSIVO e sua tabela-verdade correspondente.

A Figura 6.58 apresenta o diagrama *ladder* equivalente de uma porta OU-EXCLUSIVO. A lâmpada apaga somente quando ambas as chaves A e B estiverem fechadas ou abertas.

A Figura 6.59 mostra o símbolo da porta lógica OU-EXCLUSIVO de duas entradas e seu circuito equivalente em portas lógicas comuns.

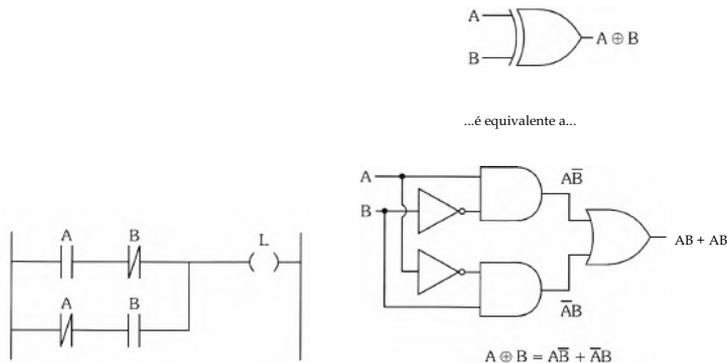


Figura 6.58 - Implementação em linguagem Ladder da função OU-EXCLUSIVO.

Figura 6.59 - Implementação da função lógica OU-EXCLUSIVO utilizando portas comuns.

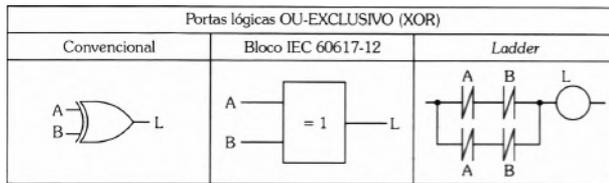


Figura 6.60 - Símbolos OU-EXCLUSIVO convencional, IEC 60617-12 e Ladder respectivamente.

6.8.2 Representação da função NÃO-OU-EXCLUSIVO (XNOR) no diagrama elétrico

A porta NÃO-OU-EXCLUSIVO é a função OU-EXCLUSIVO negada, ou seja, algebricamente temos:

$$\begin{aligned}
 L &= \overline{A} \cdot B + A \cdot \overline{B} \\
 &= \overline{(\overline{A} \cdot B)} \cdot \overline{(A \cdot \overline{B})} \\
 &= \overline{(\overline{A} + \overline{B})} \cdot \overline{(A + \overline{B})} \\
 &= (A + \overline{B}) \cdot (\overline{A} + B) \\
 &= A \cdot \overline{A} + A \cdot B + \overline{A} \cdot \overline{B} + \overline{B} \cdot B \\
 &= 0 + A \cdot B + \overline{A} \cdot \overline{B} + 0
 \end{aligned}$$

$$L = A \cdot B + \overline{A} \cdot \overline{B}$$

Cuja implementação em diagrama Ladder pode ser vista na Figura 6.61. Sua característica é que a lâmpada acende somente quando as chaves A e B estiverem simultaneamente fechadas ou abertas.

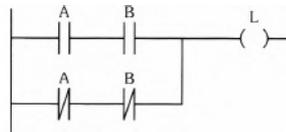


Figura 6.61 - Circuito em diagrama Ladder da função NÃO-OU-EXCLUSIVO.

6.8.3 Resumo

A Figura 6.62 exibe um resumo das principais funções estudadas nesta seção.

Convencional	Ladder

Figura 6.62 - Resumo das principais funções lógicas convencional e Ladder.

6.8.4 Exemplos resolvidos

Exemplo 1: Dada a equação lógica, construa o diagrama correspondente em linguagem *Ladder* e em diagrama de blocos funcionais (FBD).

$$L = (A + B) - C$$

Solução: O que está entre parênteses tem a mais alta prioridade e, portanto, é avaliado primeiramente. No caso, realiza-se a função OU entre A e B, que em diagrama *Ladder* corresponde a dois contatos NA em paralelo. Com o resultado anterior é realizada uma função E com o contato C, que corresponde a contatos em série na linguagem *Ladder*. O resultado é visto na Figura 6.63.

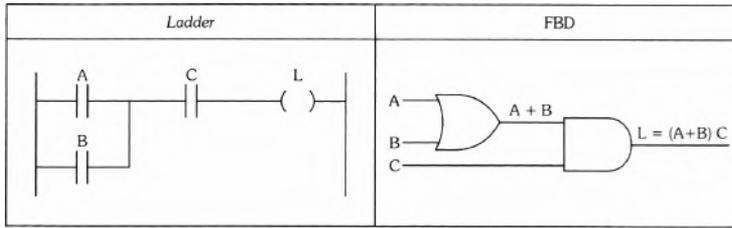


Figura 6.63 - Implementação da equação lógica $L = (A + B) \cdot C$ em Ladder e em FBD.

Exemplo 2: Dada a equação lógica, construa o diagrama correspondente em linguagem Ladder e em diagrama de blocos funcionais (FBD).

$$L = A \cdot B + C$$

Solução:

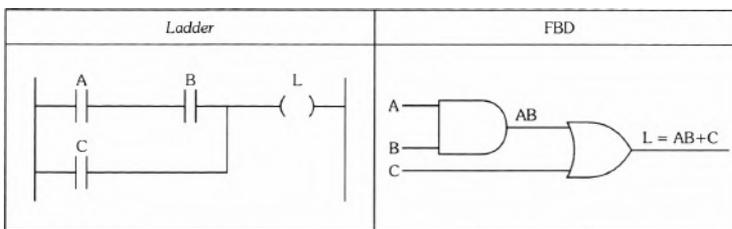


Figura 6.64 - Implementação da equação lógica $L = A \cdot B + C$ em Ladder e em FBD.

Exemplo 3: Um depósito é alimentado por uma bomba que retira água de um poço é ilustrado na Figura 6.65. Pretende-se que a bomba B_1 apenas entre em funcionamento quando as válvulas V_1 e V_2 estiverem abertas simultaneamente ou enquanto o nível de água no tanque estiver abaixo de um valor predeterminado. Essa indicação é fornecida por um sensor de nível

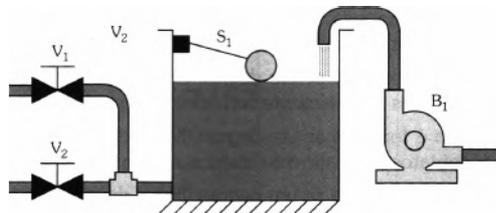


Figura 6.65 - Controle de nível.

Considere que os estados de cada uma das variáveis podem ser representados pelos seguintes níveis lógicos:

Variável	Estado	Valor lógico
MOTOR B ₁	Ligado	1
	Desligado	0
VÁLVULA V ₁	Aberta	1
	Fechada	0
VÁLVULA V ₂	Aberta	1
	Fechada	0
SENSOR S ₁	Nível baixo	0
	Nível máximo	1

Pode-se verificar que o estado do motor (ligado ou desligado) depende da combinação dos valores das três variáveis: as duas válvulas e o sensor de nível. Cada uma das variáveis de entrada é representada *Ladder* como um contato normalmente aberto ou normalmente fechado dependendo da função lógica a desempenhar. O diagrama *Ladder* que soluciona o problema é apresentado na Figura 6.66.

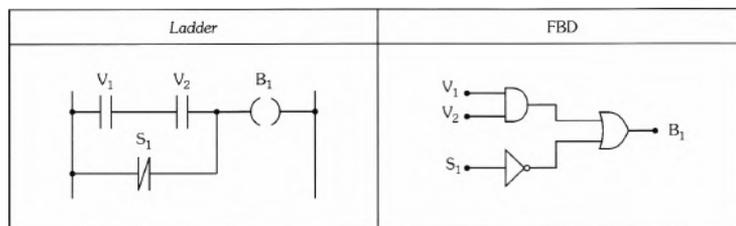


Figura 6.66 - Solução do exemplo 3.

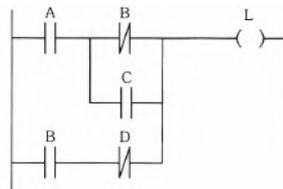
6.9 Exercícios propostos

1. Que porta lógica é formada se um degrau (linha) de um diagrama *Ladder* contiver três contatos normalmente abertos em paralelo?
2. Que porta lógica é formada se um degrau (linha) de um diagrama *Ladder* contiver três contatos normalmente fechados em paralelo?
3. Que porta lógica é formada se um degrau (linha) de um diagrama *Ladder* contiver três contatos normalmente abertos em série?
4. Que porta lógica é formada se um degrau (linha) de um diagrama *Ladder* contiver três contatos normalmente fechados em série?

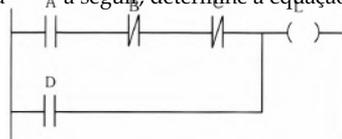
5. Que função lógica é representada pela equação $L = AB$?
6. Que função lógica é representada pela equação $L = A + B$?
7. Que função lógica é representada pela equação $L = \bar{A} + \bar{B}$?
8. Que função lógica é representada pela equação $L = \bar{A} \cdot \bar{B}$?
9. Desenhe o diagrama *adder* e em FBD para as equações lógicas dadas a seguir:

a) $L = A \cdot B + C$	e) $Y = (A + \bar{B}) \cdot (C + D)$
b) $L = A \cdot (B + C)$	f) $Q = A \cdot \bar{B} + C \cdot D$
c) $Q = A \cdot \bar{B} + C$	g) $X = (A + B) \cdot C$
d) $L = (A + \bar{B}) \cdot C$	h) $L = (\bar{A} \cdot \bar{B}) \cdot C$

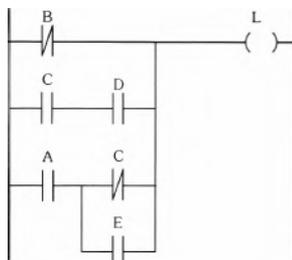
10. Dado o diagrama *adder* a seguir, determine a equação lógica correspondente:



11. Dado o diagrama *adder* a seguir, determine a equação lógica correspondente:

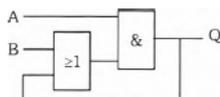


12. Dado o diagrama *adder* a seguir, determine a equação lógica correspondente:



Para os exercícios de 13 a 20, determine a equação lógica e desenhe o diagrama em linguagem *Ladder* que resolva o problema.

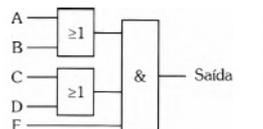
13. Um processo contém três motores MT_1 , MT_2 e MT_3 . Caso os motores MT_1 e MT_3 estejam ligados, deve acender uma lâmpada verde (L).
14. Por questão de segurança, uma prensa (Q) só pode ser ligada se o operador ~~utilizar ambas~~ mãos para pressionar dois botões (A e B) do tipo NA
15. Uma bomba (Q) só pode ser ligada manualmente por um botão (BT_1) do tipo NA se o sensor de nível máximo (LS_1) do reservatório não estiver ativado.
16. Um motor A só pode ser ligado através de um botão (BT_1) se o motor B não estiver ligado.
17. Uma lâmpada sinalizadora (L) deve ser ligada se uma bomba (A) estiver ligada e a pressão for satisfatória (representada por um pressostato B que abre um contato quando a pressão está abaixo do máximo permitido) ou se um botão de contato momentâneo (C) para teste da lâmpada for pressionado.
18. As três chaves A, B e C devem estar ligadas ou simultaneamente desligadas para que uma lâmpada seja energizada.
19. Duas chaves normalmente fechadas (A e B) devem ser acionadas simultaneamente para que um motor (Q) seja ligado.
20. ~~Uma lâmpada (L) só pode ser ligada caso o sensor A ou B não detectem a presença de uma chave C.~~
21. Desenhe o circuito equivalente em *Ladder* para o FBD seguinte:



22. Converta o diagrama seguinte (dado em FBD) em diagrama *Ladder*:



23. Converta o diagrama seguinte (dado em FBD) em diagrama *Ladder*:



7

Mapa de Veitch-Karnaugh

O mapa de Veitch-Karnaugh é uma técnica alternativa para representação de funções lógicas booleanas. Por exemplo, considere um mapa de Veitch-Karnaugh utilizado para mapear uma porta AND com duas entradas, Figura 7.1.

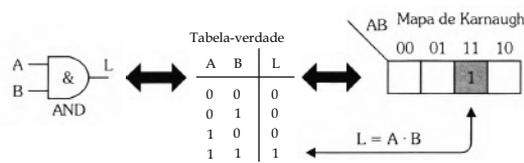


Figura 7.1 - Mapa de Veitch-Karnaugh para uma porta AND com duas entradas.

Uma tabela-verdade deve mostrar os valores correspondentes das saídas (coluna L) conforme o valor das entradas (A e B). Uma tabela-verdade com "n" entradas terá 2^n linhas, portanto se $n = 2 \Rightarrow 4$ linhas; $n = 3 \Rightarrow 8$ linhas; $n = 4 \Rightarrow 16$ linhas e assim por diante. A tabela-verdade é criada obedecendo a uma seqüência de numeração crescente, começando em zero. No exemplo da Figura 7.1, as linhas são ordenadas em valores binários (00, 01, 10, e 11) equivalentes aos valores em decimal 0, 1, 2 e 3.



Por questão de simplicidade de notação, doravante chamaremos o mapa de Veitch-Karnaugh simplesmente como mapa de Karnaugh. Esta simplificação é normalmente utilizada por muitos autores.

Cada um dos quadrículos do mapa resultante de intersecção de uma linha com uma coluna é chamado de célula, Figura 7.2.

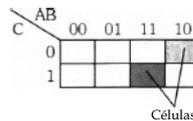


Figura 7.2 - Exemplo de localização de duas células.

Mapa de Karnaugh é uma figura geométrica que contém uma célula para cada linha de uma tabela-verdade. Os valores das células são as saídas resultantes (L) para cada combinação de valor das entradas A e B. Por razões de clareza, é comum preencher somente as células em que as saídas são "1s", deixando em branco as demais.

7.1 Células adjacentes

Duas células dizem-se geometricamente adjacentes se o valor binário equivalente aos seus endereços (na horizontal e na vertical) for diferente por apenas um bit (independentemente da sua posição). Por exemplo, a célula número 0 (0000b - em que b significa em binário) e a célula número 8 (1000b) são adjacentes, pois o único bit diferente entre ambas é o primeiro da esquerda. Da mesma forma também são adjacentes as células 15 (1111b) e 7 (0111b).

O mapa de Karnaugh é montado de maneira que todas as células sejam geometricamente adjacentes. Para tanto, as células do mapa de Karnaugh devem seguir uma ordenação que é conhecida como código de Gray. Por exemplo, para quatro células a seqüência deve ser (em binário): 00, 01, 11 e 10. Observe que os dois últimos termos estão trocados de uma ordem normal de seqüência binária. E é assim mesmo. Este é o fator-chave para o funcionamento do mapa de Karnaugh.

A Figura 7.3 mostra como podem ser construídos os mapas para funções de três ou quatro entradas. No caso de um mapa de quatro entradas, os valores com as entradas C e D também devem ser ordenados conforme o código Gray.

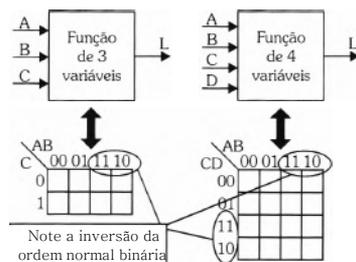


Figura 7.3 - Mapas de Karnaugh para funções de três e quatro entradas.

7.2 Transcrição da tabela-verdade para o mapa de Karnaugh

A Figura 7.4 mostra três maneiras como as células podem ser identificadas com as linhas da tabela-verdade em um mapa de Karnaugh de três variáveis.

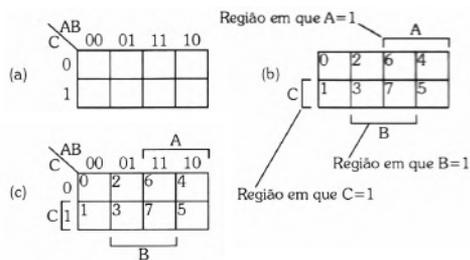


Figura 7.4 - Três alternativas para identificar as células em um mapa de Karnaugh de três variáveis de entrada.

O objetivo é identificar as células no mapa correspondentes aos endereços da linha da tabela-verdade.

A primeira forma de representação encontra-se na Figura 7.4a. Os endereços são mostrados nas partes externa do mapa, superior e lateral esquerda. Por exemplo, a célula correspondente ao endereço 6 (110b) refere-se à terceira coluna e à primeira linha (AB = 11; C = 0) do mapa. Para essa forma de representação não é utilizada explicitamente a numeração individual das células.

A Figura 7.4b exibe outra forma de representação. Nesta o endereço das células do mapa que corresponde aos endereços das linhas da tabela-verdade é mostrado no canto superior esquerdo de cada célula. Ainda há uma informação adicional fornecida pelas chaves mostradas externamente ao mapa, as quais indicam a região em que os valores da variável mostrada são iguais a 1. Por exemplo, na Figura 7.4b, a chave A indica as células em que os valores de A = 1, a chave B indica a região em que as células têm valor B = 1 e assim por diante.

Uma terceira forma de representação (mais completa) é a reunião das duas representações anteriores Figura 7.4c.

Na Figura 7.5 foi desenhado o mapa de três variáveis do lado da tabela-verdade para mostrar a correspondência.

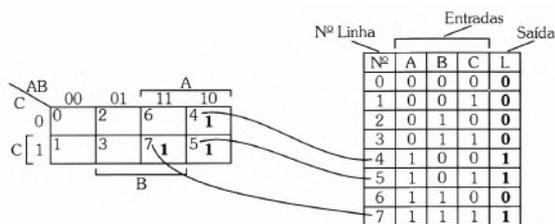


Figura 7.5 - Correspondência entre a tabela-verdade e o mapa de Karnaugh para um sistema de três variáveis de entrada.

A Figura 7.6 ilustra a correspondência entre a tabela-verdade e o mapa de Karnaugh para um sistema de quatro variáveis.

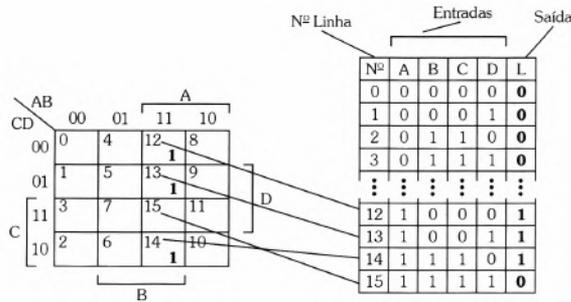


Figura 7.6 - Correspondência entre a tabela-verdade e o mapa de Karnaugh para um sistema de quatro variáveis de entrada.

Existe certa medida de arbitrariedade na atribuição das variáveis às linhas e colunas de um mapa. Para este texto a variável A contém o bit mais significativo numericamente, a variável B contém o segundo mais significativo e assim por diante.

O mapa de Karnaugh é útil para determinação de equações de três ou quatro variáveis de entrada. Embora seja possível criar mapas para cinco, seis ou mais variáveis, estes são trabalhosos de fazer manualmente e raramente utilizados porque um mapa para cinco variáveis teria=232 células, enquanto um mapa para seis variáveis teria ≈ 64 células. Para esses casos são normalmente utilizados softwares que calculam e fornecem diretamente o resultado.

7.2.1 Utilização do mapa

Os mapas de Karnaugh se mostram úteis na simplificação e minimização de funções lógicas binárias. Considere o exemplo de uma função de três entradas representada como uma caixa-preta com uma tabela-verdade associada, Figura 7.7 (note que os valores atribuídos à saída L na tabela-verdade foram escolhidos aleatoriamente apenas para este exemplo).

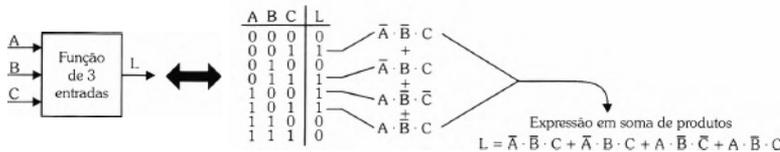


Figura 7.7 - Exemplo de uma função de três entradas.

A equação extraída da tabela-verdade em forma de soma de produtos (SDF) contém quatro minitermos, um para cada um atribuído à saída. Métodos algébricos de simplificação que utilizam os teoremas booleanos podem simplificar esta equação.

$$L = \bar{A} \cdot \bar{B} \cdot C + \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot \bar{C} + A \cdot \bar{B} \cdot C$$

O primeiro e o segundo termos têm em comum os termos $\bar{A} \cdot C$, enquanto o terceiro e o quarto têm em comum os termos $A \cdot \bar{B}$. Colocando em evidência os termos comuns, obtém-se:

$$L = \bar{A} \cdot C \cdot (\bar{B} + B) + A \cdot \bar{B} \cdot (\bar{C} + C)$$

$$(\bar{B} + B) = (\bar{C} + C) = 1;$$

$$L = \bar{A} \cdot C + A \cdot \bar{B}$$

Observe que este método é muito trabalhoso e demorado e em alguns casos não fornece a forma simplificada mínima. É aqui que o mapa de Karnaugh atua. Os "1s" atribuídos às células representam os mesmos minitermos extraídos da tabela-verdade. No entanto, como os valores das entradas associadas a cada linha e coluna diferem em apenas 1 bit, qualquer par de células adjacentes na horizontal ou na vertical corresponde aos minitermos que diferem em apenas uma variável. Tais pares de minitermos podem ser agrupados e a variável que diferir pode ser descartada, Figura 7.8.

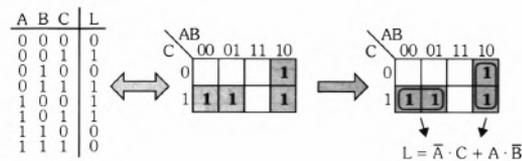


Figura 7.8 - Exemplo de um mapa com três entradas.

No caso do grupo horizontal, a variável A é 0 para ambas as células, então ela vai aparecer na equação final como \bar{A} ; a variável B é 0 em uma célula e 1 na outra, então para esse grupo, mudar o valor de B não afeta o valor de saída. Isso significa que B é redundante e pode ser descartado desta equação; a variável C é 1 em ambas as células, então ela vai aparecer na equação do grupo como C. A equação resultante desse grupo é o produto das variáveis que se mantiveram constantes de uma célula para outra, neste caso $\bar{A} \cdot C$.

De maneira semelhante, **no caso do grupo vertical**, o valor da variável A é 1 em ambas as células, portanto vai aparecer como A, o valor da variável B é 0 para ambas as células, então ela vai aparecer como B. O valor de C na célula superior é

0 e na célula inferior é 1, então essa variável pode ser descartada já que variou de uma célula para outra. A equação resultante desse grupo é o produto das variáveis que se mantiveram constantes de uma célula pra outra, neste caso

A equação final é a soma dos resultados dos grupos, ou seja, somar o resultado do grupo vertical com o do grupo horizontal.

Então, $L = \bar{A} \cdot C + A \cdot \bar{B}$. A equação final obtida é conhecida como minitermo e o método usado para obter a equação é chamado de soma de produtos.

7.2.2 Agrupamento de minitermos

Estratégia de minimização: encontrar, sempre que possível, os maiores grupos que cubram todos os casos cujo valor da saída é 1.

Dois células são ditas **logicamente adjacentes** se forem geometricamente adjacentes e também o conteúdo de ambas igual. Por exemplo, na Figura 7.9 as células 11 e 15 são logicamente adjacentes, pois são geometricamente adjacentes e possuem o mesmo conteúdo. Também é o caso das células 12 e 13 e 5, 7, 13 e 15. As células 0 e 4 não são logicamente adjacentes, pois os conteúdos são diferentes. A célula 0 também não é logicamente adjacente à célula 12, pois embora seus conteúdos sejam iguais, elas não são geometricamente adjacentes. Também as células 0 e 5 não são logicamente adjacentes, pois seus conteúdos são iguais, porém não são geometricamente adjacentes já que estão na diagonal (duas células só podem ser adjacentes horizontalmente ou verticalmente).

AB		A			
		00	01	11	10
CD	00	0	4	12	8
	01	1	5	13	9
	11	3	7	15	11
	10	2	6	14	10

Diagram illustrating logical adjacency in a 4-variable Karnaugh map. The map is a 4x4 grid with rows labeled CD (00, 01, 11, 10) and columns labeled AB (00, 01, 11, 10). The cells contain values 0, 4, 12, 8, 1, 5, 13, 9, 3, 7, 15, 11, 2, 6, 14, 10. Brackets indicate groups: 'A' groups columns 11 and 10; 'B' groups columns 01 and 11; 'C' groups rows 11 and 10; 'D' groups rows 01 and 11. The value 1 is present in cells 01, 13, 15, 11, 07, 15, 11, 10.

Figura 7.9 - Ilustração de células logicamente adjacentes.

No caso de um mapa de Karnaugh de três entradas, duas células logicamente adjacentes na horizontal ou vertical podem ser combinadas para formar um novo termo de produto composto por apenas duas variáveis.

De maneira similar, no caso de um mapa de quatro entradas, qualquer duas células logicamente adjacentes podem ser combinadas para formar um novo minitermo que será composto por apenas três variáveis. Adicionalmente, os "1s" associados aos minitermos podem ser utilizados para formar grupos múltiplos. Por exemplo, considere uma nova função de entrada de três variáveis, Figura 7.10.

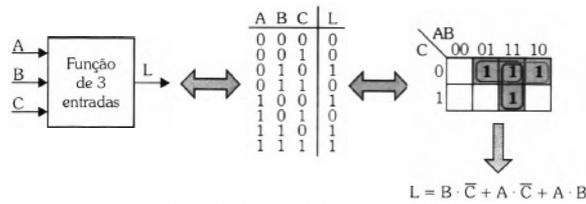


Figura 7.10 - Os minitermos do mapa de Karnaugh podem ser utilizados para formar múltiplos grupos.

Os grupos também podem ser formados a partir de quatro minitermos adjacentes e, em tal caso, duas variáveis redundantes podem ser descartadas do grupo resultante. Considere alguns exemplos de mapas com quatro entradas, Figura 7.11. De fato, podem ser reunidos quaisquer agrupamentos de minitermos adjacentes (n é um inteiro maior que zero). Por exemplo, dois minitermos, $2^2 =$ quatro minitermos, $2^3 =$ oito minitermos e assim por diante.

O princípio geral que se aplica aos mapas de Karnaugh é que qualquer par de termos adjacentes pode ser combinado em um único termo que inclui uma variável a menos que as incluídas pelos termos.

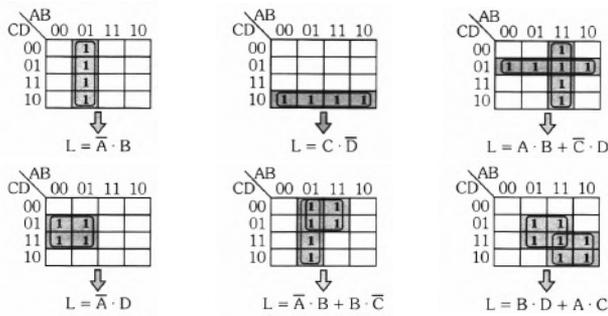


Figura 7.11 - Alguns exemplos de agrupamento em mapa de Karnaugh com grupos compostos por quatro minitermos.

Como pode ser observado nos mapas da Figura 7.11, as células no mapa de Karnaugh são organizadas de tal forma que os valores associados às linhas e colunas diferem em apenas um bit. Um resultado desse tipo de ordenação é que as linhas do topo e as da base também diferem por um único bit; de maneira similar, a coluna mais à esquerda e a coluna mais à direita também diferem em um único bit.

Podemos ajudar a visualização imaginando um mapa caseado a fim de formar um cilindro vertical em que as colunas das extremidades são adjacentes. Isso leva a uma possibilidade adicional de formar agrupamentos, Figura 7.12.

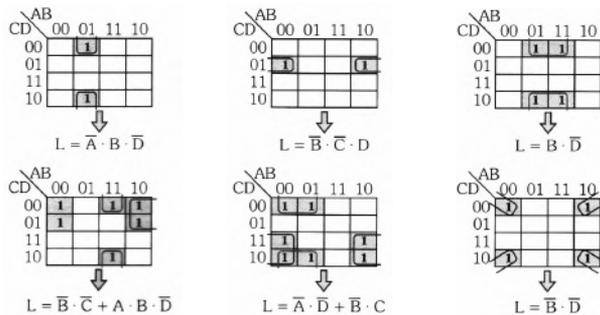


Figura 7.12 - Algumas possibilidades adicionais de agrupamento.

Veja no último exemplo que os quatro cantos da tabela também podem ser utilizados para formar um agrupamento de termos.

7.2.3 Soma de produtos ou produto de somas

Quando o mapa é feito utilizando as saídas com "1s" da tabela-verdade, a expressão booleana resultante é da forma de soma de produtos, também conhecida como minitermos (alguns autores também consideram "mintermos").

Uma forma alternativa de mapear é utilizar "0s" em vez de "1s" no mapa. Neste caso, o agrupamento de zeros é utilizado para gerar as expressões em forma de produto de somas, Figura 7.13. Essas expressões são também chamadas de maxitermos (alguns autores também as chamam de "maxterms").

Embora as expressões de soma de produtos e de produto de somas pareçam diferentes, elas produzem resultados idênticos. Isso pode ser verificado algebricamente aplicando a propriedade distributiva e os teoremas booleanos. Portanto, utilizar qualquer um dos métodos é igualmente aceitável.

A regra para agrupar "0s" é a mesma usada para agrupar "1s", mas com uma alteração de terminologia. A regra que determina se uma variável é eliminada ou não também permanece a mesma, mas, como já frisamos, quando lemos um grupo de "0s", temos como resultado a soma dessas variáveis e não um produto; além disso, a regra determina que se uma variável possui o valor "0", ela deve aparecer na forma normal e, caso tenha o valor "1", deve aparecer complementada. A Tabela 7.1 mostra como devem ser feitas para as três variáveis.

A	B	C	L	Função em termos de produto de somas
0	0	0	0	$L = A + B + C$
0	0	1	0	$L = A + B + \bar{C}$
0	1	0	0	$L = A + \bar{B} + C$
0	1	1	0	$L = A + \bar{B} + \bar{C}$
1	0	0	0	$L = \bar{A} + B + C$
1	0	1	0	$L = \bar{A} + B + \bar{C}$
1	1	0	0	$L = \bar{A} + \bar{B} + C$
1	1	1	0	$L = \bar{A} + \bar{B} + \bar{C}$

Tabela 7.1 - Função de saída com três variáveis, representada na forma de produto de somas.

A Figura 7.13 mostra um exemplo do mapa de Karnaugh que utiliza os "0s" em vez de "1s" para extração da equação.

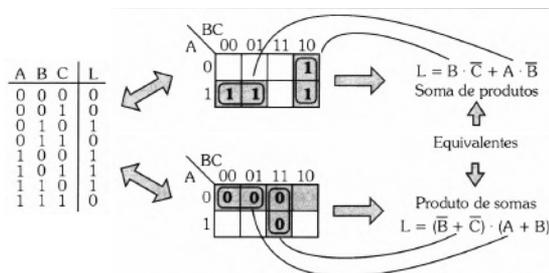


Figura 7.13 - Mapeamento que utiliza "0s" em vez de "1s".

7.2.4 Funções incompletamente especificadas

Em certos casos uma função pode estar incompletamente especificada, ou seja, a saída pode ser indefinida para alguns valores de combinação de entrada. Isso pode ocorrer se o projetista sabe de antemão que algumas combinações de entrada nunca vão ocorrer. Por exemplo: duas chaves A e B nunca podem ser abertas ou fechadas ao mesmo tempo; então as combinações (0,0) ou (1,1) nunca vão ocorrer. Assim, o valor atribuído à saída para essas combinações é irrelevante. Também para algumas combinações de entrada o projetista pode simplesmente

não se preocupar com o valor da saída. Em ambos os casos, o projetista pode indicar: "não importa", do inglês *don't care*.

A regra básica de utilização é: se a célula que contiver o valor "x" ajudar a formar um grupo maior de "1s", ela deve ser utilizada como se tivesse o valor 1; caso contrário, deve ser ignorada e tratada como tendo um valor 0, Figura 7.14.

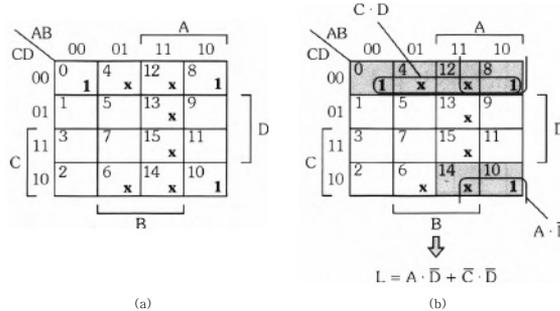


Figura 7.14 - Mapa de Karnaugh para uma função especificada incompletamente.

7.2.5 Uso dos mapas de Karnaugh

Quando uma função lógica for expressa na forma-padrão em termos de minitermos (soma de produtos), o mapa K pode ser usado para simplificar a função

pela aplicação dos seguintes princípios:

1. A combinação de células que for selecionada deve incluir todas as células pelo menos uma vez. Uma célula pode participar de mais de uma combinação.
2. As combinações devem ser selecionadas com a finalidade de incluir o maior número possível de células de tal modo que todas as células sejam incluídas pelo menor número possível de combinações.
3. A característica essencial dos mapas de Karnaugh é que as células podem ser agrupadas horizontalmente e verticalmente (mas não diagonalmente).

7.2.5.1 Implicantes

Um implicante é cada "1" ou grupo de "1s" que podem ser combinados em um retângulo formado por células geometricamente adjacentes. Seu tamanho deve ser uma potência de 2 (1, 2, 4, 8, ...). Representa um termo de soma de produtos.

7.2.5.2 Implicantes primos

Implicante primo é um grupo que contém o maior número possível de células adjacentes (1, 2, 4, 8, 16, 32 etc.). Pelo menos uma de suas células não deve pertencer a outro grupo já existente.

O objetivo de um mapa é transformar implicantes em implicantes primos, quando então se obtém a maior minimização. Para tanto encontre os maiores grupos de "1s" e "Xs" adjacentes àquele elemento. Considere as linhas do topo/base, as colunas da esquerda/direita e cantos adjacentes.

7.2.5.3 Implicante primo essencial

É um grupo que inclui uma célula com o valor 1 que só pode ser combinada de uma maneira para compor um implicante primo.

Exemplo 1: Tomemos como exemplo o mapa da Figura 7.15a. A célula 6 só pode ser combinada com a célula 2 para formar um implicante primo. Figura 7.15c. Portanto, o grupo formado é um implicante primo essencial.

Da mesma forma a célula 5 só pode ser combinada com a célula 1 para formar um implicante primo. Portanto, o grupo resultante é um implicante primo essencial. Figura 7.15b.

Já a célula 3 não participa de um implicante primo essencial, porque pode ser combinada com a célula 1 ou 2.

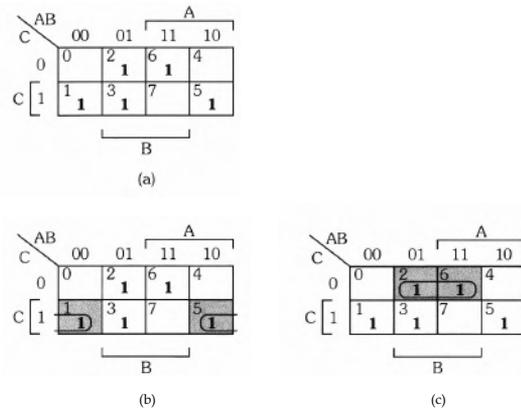


Figura 7.15 - Exemplo 1 de identificação de implicantes primos essenciais.

Exemplo 2: Tomemos como exemplo o mapa da Figura 7.16a. A célula 15 não faz parte de um implicante primo essencial, já que pode ser combinada com a célula 7 ou 14 para formar um implicante primo.

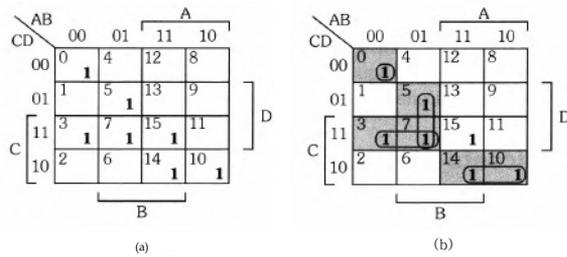


Figura 7.16 - Exemplo 2 de identificação dos implicantes primos essenciais.

Exemplo 3: A preocupação de encontrar implicantes primos num mapa K que incluam o maior número possível de quadrículos pode causar um problema, como ilustrado na Figura 7.17a, em que poderíamos tentar combinar 5 + 7 + 13 + 15.

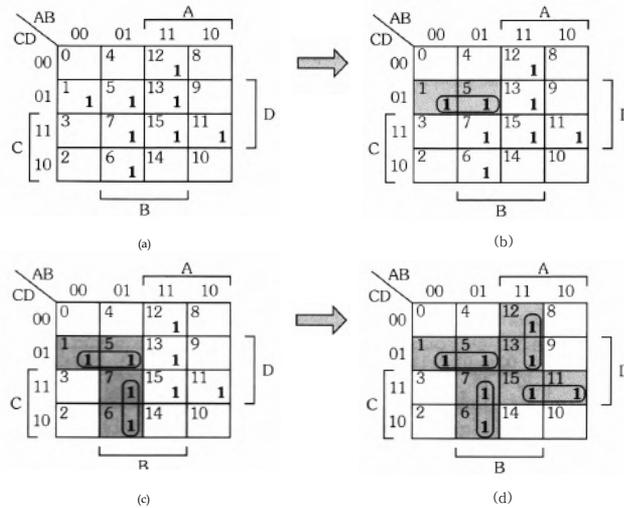


Figura 7.17 - Exemplo 3.

Se isso fosse feito, ainda seria necessário adicionar quatro outros implicantes primos para incluir os quatro "1s" restantes. Uma vez incluídos estes quatro implicantes primos, notamos que as quatro células que constituíam a combinação original são automaticamente incluídas, o que torna supérflua a combinação pretendida inicialmente.

O algoritmo descrito a seguir, quando aplicado a um mapa de Karnaugh, leva à expressão mínima para uma função lógica:

7.2.5.4 Algoritmo

1. Assinalar e considerar como "implicant primo essencial" qualquer célula que não possa ser combinada com nenhuma outra. Os "1s" cobertos por primos implicantes essenciais não precisam ser revisitados.
2. Identificar as células que podem ser combinadas para formar duplas somente de uma maneira. Assinalar essas combinações. As células que podem ser combinadas em grupo de duas, de mais de uma maneira, são deixadas temporariamente de lado.
3. Identificar células que podem ser combinadas para formar um grupo de quatro somente de uma maneira. Se as quatro células de tais combinações ainda não estiverem incluídas em grupos de dois, assinalar a combinação de quatro. Novamente, uma célula que pode ser combinada num grupo de quatro de mais de uma maneira deve ser deixada temporariamente de lado.
4. Repetir o processo para grupos de oito etc.
5. Se encerrado este processo, ainda restarem algumas células não incluídas em grupamentos, elas podem ser combinadas umas com as outras ou com células já incluídas em outros grupamentos. Lembre-se de que a intenção é obter o menor número de grupamentos possível.

Este algoritmo é ilustrado nos exemplos seguintes.

Exemplo 1: Uma função de quatro variáveis é dada por $f(A,B,C,D) = \Sigma(0, 1, 3, 5, 6, 9, 11, 12, 13, 15)$. Use um mapa K para minimizar a função.

Solução: O mapa K para a função da expressão dada é mostrado na Figura

7.18a. A célula 6 não pode ser combinada com nenhuma outra. Conseqüentemente, é marcada como implicant primo essencial na Figura 7.18b.

A seguir notamos que as células 0 e 12 só podem ser combinadas em grupos de duas de uma única maneira. Conseqüentemente, marcamos cada um desses grupos de dois, conforme mostra a Figura 7.18c. As células que podem ser combinadas em grupos de duas de mais de uma maneira são deixadas de lado.

A célula 5 pode ser incorporada a um grupo de quatro de uma única maneira e os grupos assim formados incluem células ainda não incorporadas a grupos de duas. Assim, assinalamos esse grupo, conforme a Figura 7.18d.

Observamos que a célula 3 só pode ser incorporada a um grupo de quatro de uma única maneira e os grupos assim formados incluem células ainda não incorporadas a grupos de duas. Assim, assinalamos esse grupo, conforme a Figura 7.18e.

Finalmente a célula 15 só pode ser incorporada a um grupo de quatro de uma única maneira e os grupos assim formados incluem células ainda não incorporadas a grupos de duas. Assinalamos esse grupo como mostra a Figura 7.18f.

Como resultado, observa-se que todas as células foram incluídas e obtém-se a equação lógica:

$$SAÍDA = \bar{A} \cdot \bar{B} \cdot C \cdot \bar{D} + \bar{A} \cdot \bar{B} \cdot \bar{C} + A \cdot B \cdot \bar{C} + \bar{C} \cdot D + \bar{B} \cdot D + A \cdot D$$

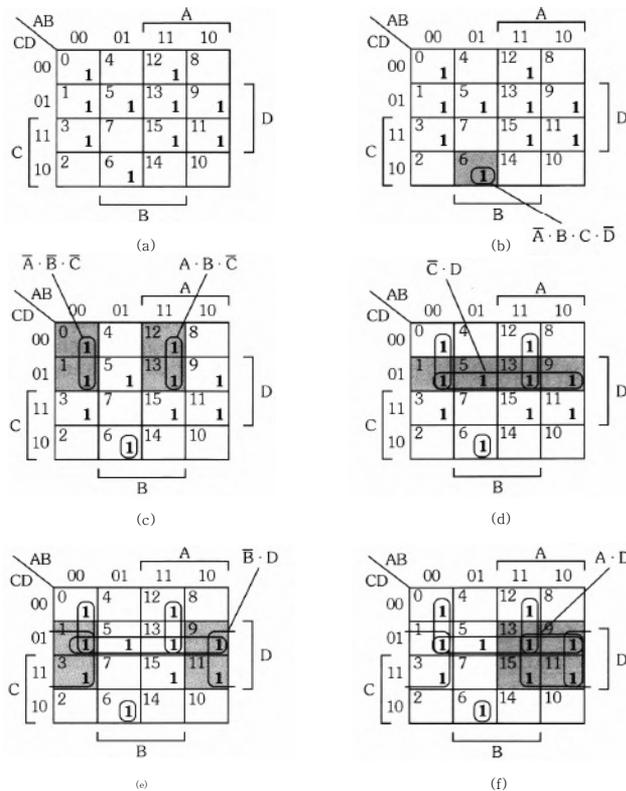


Figura 7.18 - Mapa K do exemplo 1.

Exemplo 2: Dada a tabela da Figura 7.19a, ache os grupos de acordo com o algoritmo fornecido.

Solução: Inicialmente vamos tentar os implicantes primos essenciais. As células 10 e 11 só podem formar um grupo de quatro de uma maneira, portanto marcamos esse grupo, conforme visto na Figura 7.19b. A célula 5 só pode formar um grupo de quatro de uma única maneira, portanto faz parte de um implicante primo essencial. O grupo formado é visto na Figura 7.19c. Por último sobram as células 1 e 3 que só podem formar um grupo de dois, portanto a melhor escolha é a da Figura 7.19d.

$$\text{A equação final obtida é } L = A \cdot C + B \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot D.$$

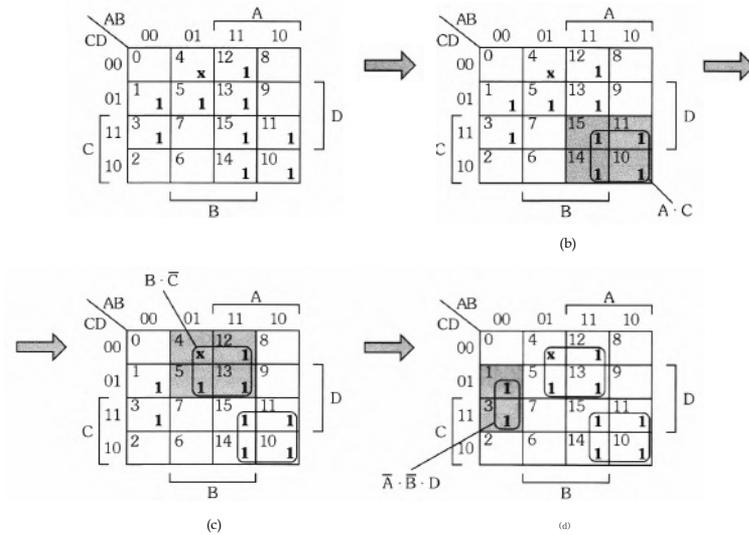


Figura 7.19 - Exemplo 2.

Exemplo 3: Dada a tabela da Figura 7.20a, encontre os grupos de acordo com o algoritmo fornecido.

Solução: Inicialmente vamos tentar os implicantes primos essenciais. A célula 10 só pode formar um grupo de dois de uma maneira, portanto faz parte de um grupo implicante primo essencial que pode ser visto na Figura 7.20b. Na Figura 7.20c as células 4, 5, 6 e 7 podem ser combinadas em um grupo de quatro na direção vertical. Por último as células 9 e 13 podem ser agrupadas, finalizando o mapa, Figura 7.20d.

A equação obtida é $L = A \cdot \bar{B} \cdot \bar{D} + \bar{A} \cdot B + A \cdot \bar{C} \cdot D$.

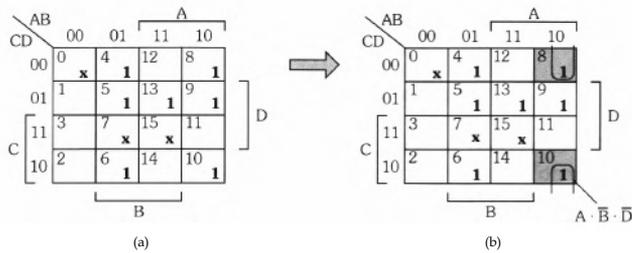


Figura 7.20 - Solução do exemplo 3 (continua).

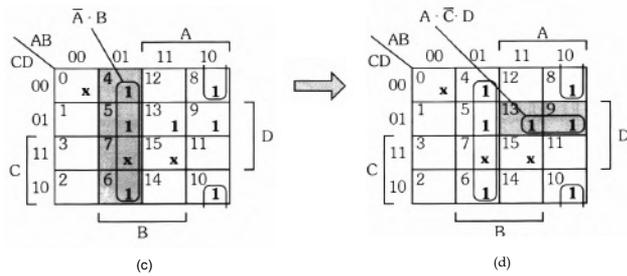


Figura 7.20 - Solução do exemplo 3 (continuação).

Exemplo 4: Uma função de quatro variáveis é dada por $f(A,B,C,D) = \sum (0, 2, 3, 4, 5, 7, 8, 9, 13, 15)$. Ache a função lógica minimizada.

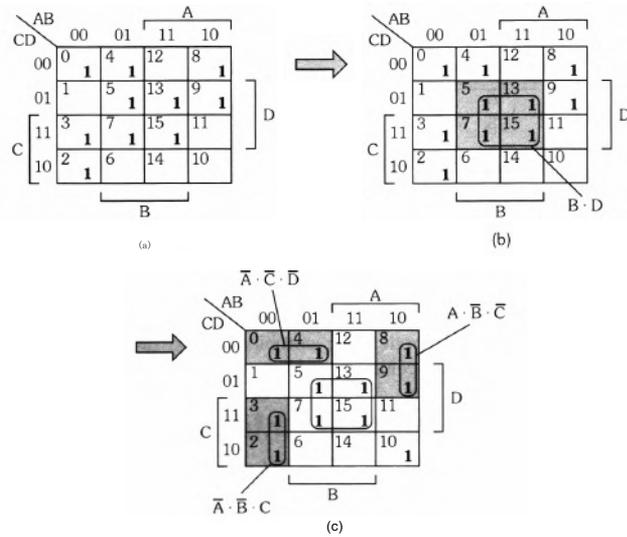


Figura 7.21 - Solução do exemplo 4.

Solução: O mapa K para a função da expressão dada é mostrado na Figura 7.21a. Aplicando os passos 1 e 2 do algoritmo, não se seleciona nenhum implicante primo. As células 5, 7, 13 e 15 satisfazem as condições do passo 3. A aplicação do processo do passo 3 leva ao grupamento da Figura 7.21b. O passo 4 não se aplica ao caso presente. Verificamos que algumas células ainda não foram

agrupadas; conforme indica o passo 5, podemos combiná-las arbitrariamente. As combinações indicadas na Figura 7.21c conduzem a um número mínimo de implicantes primos adicionais.

A solução obtida é, portanto: $L = B \cdot D + \bar{A} \cdot \bar{C} \cdot \bar{D} + A \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot C$.

Exemplo 5: Um reator químico pode receber quatro produtos químicos **A**, **B**, **C** e **D**. A natureza dos produtos é tal que é perigoso misturar **B** e **C**, a não ser que **A** também esteja junto. Também é perigoso misturar **C** e **D** se **A** não estiver junto. **B** e **D** nunca podem ser misturados. As demais condições não são consideradas perigosas. Escreva uma expressão para a variável lógica auxiliar M_1 que permita o acionamento do misturador **L** somente se houver uma condição segura (considere a presença do produto como nível lógico 1). Para acionar o misturador devem ser atendidas as condições e ligar uma chave liga.

Solução: Primeiramente construímos a tabela-verdade, conforme a Figura 7.22.

Linha	A	B	C	D	M_1
0	0	0	0	1	
1	0	0	1	1	
2	0	0	1	0	1
3	0	1	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	1
13	1	1	0	1	0
14	1	1	1	0	1
15	1	1	1	1	0

Figura 7.22 - Tabela-verdade do exemplo 5.

A segunda parte é transportar a tabela-verdade para o mapa, o que pode verificado na Figura 7.23a.

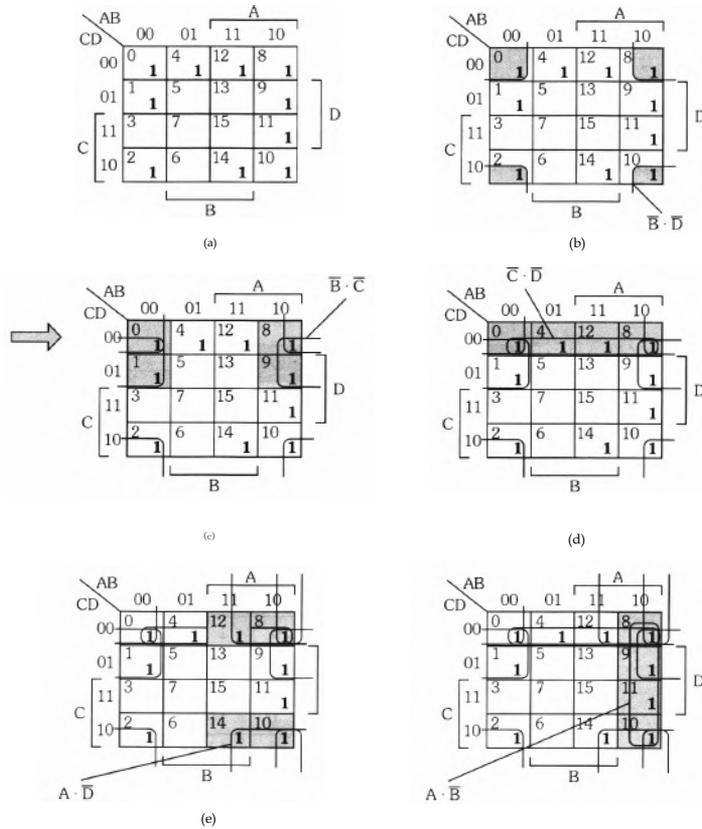


Figura 7.23 - Mapa de Karnaugh equivalente à tabela mostrada na Figura 7.21.

O próximo passo é fazer os agrupamentos conforme o algoritmo apresentado anteriormente. O resultado pode ser visto na Figura 7.23b. A equação de minitermos obtida é $M_1 = A \cdot D + A \cdot B + B \cdot D + B \cdot C + C \cdot D$. Colocando em evidência e rearranjando, teremos:

O último passo é implementar a equação dos minitermos obtida em linguagem *Ladder*, conforme a Figura 7.24.

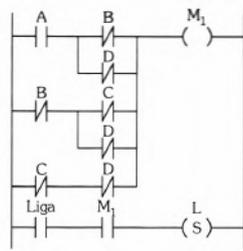


Figura 7.24 - Implementação em Ladder da equação lógica obtida no exemplo 5.

Exemplo 6: Dado o diagrama de contatos da Figura 7.25, determine a equação minimizada utilizando o mapa de Karnaugh e implemente em *Ladder*. Considere que $A = 0$ equivale à chave na condição de repouso, ou seja, como é vista no diagrama, e que $A = 1$ se a chave for comutada da sua condição inicial. A mesma suposição dever ser feita para a chave B.

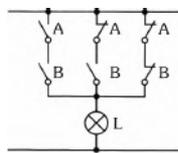


Figura 7.25 - Exemplo 6.

Solução: Primeiramente se constrói a tabela-verdade que representa o comportamento do diagrama. Se tanto A quanto B estiverem na sua condição inicial ($A = 0$ e $B = 0$), a lâmpada vai acender ($L = 1$) pelo ramo mais à direita do diagrama. Quando $A = 0$ e $B = 1$, a lâmpada também vai acender pelo ramo central. Quando $A = 1$ e $B = 0$ os contatos de A comutam, impedindo a passagem de corrente, o que faz com que a lâmpada fique apagada ($L = 0$). No último caso ($A = 1$ e $B = 1$) a lâmpada é acesa pelo ramo mais à esquerda. A tabela-verdade obtida é mostrada na Figura 7.26a.

O próximo passo é transcrever a tabela-verdade para o mapa, o que é mostrado na Figura 7.26b.

Por último, obtém-se a equação $L = \bar{A} + B$ Figura 7.26c, cuja implementação em *Ladder* é vista na Figura 7.27.

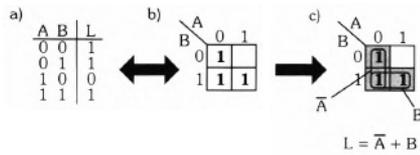


Figura 7.26 - Tabela-verdade e mapa de Karnaugh

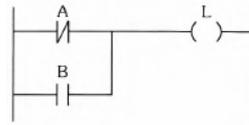


Figura 7.27 - Representação em Ladder da expressão simplificada equivalente à Figura 7.26

7.3 Exercícios propostos

- Use um mapa de Karnaugh para encontrar as expressões mais simples das seguintes funções:
 - $f(A, B, C) = \Sigma(0, 2, 3)$
 - $f(A, B, C) = \Sigma(1, 2, 4, 6, 7)$
 - $f(A, B, C, D) = \Sigma(0, 1, 2, 3)$
 - $f(A, B, C, D) = \Sigma(0, 2, 4, 6)$
 - $f(A, B, C, D) = \Sigma(0, 3, 5, 6)$
- Dadas as tabelas-verdade a seguir, obtenha a equação minimizada utilizando o mapa de Karnaugh e escreva-a utilizando a linguagem *Ladder*.

a)

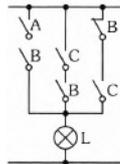
Linha	A	B	C	D	Saída
0	0	0	1	0	0
0	0	1	0	0	0
0	0	1	1	1	0
0	1	0	0	0	0
0	1	0	1	1	0
0	1	1	0	1	0
0	1	1	1	0	0
1	0	0	0	0	1
1	0	0	1	1	1
1	0	1	0	0	1
1	0	1	1	0	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0	0	1
1	1	1	1	1	1

b)

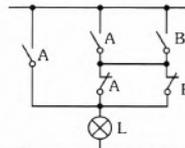
A	B	C	Saída
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

3. Uma lâmpada em uma sala é comandada por meio de duas chaves, uma atrás da porta (CA) e outra na frente (CF). A lâmpada é ligada se a chave da frente estiver ligada e a chave de trás desligada se a chave da frente estiver desligada e a chave de trás ligada. A lâmpada é desligada se ambas as chaves estiverem ligadas ou desligadas. A partir dessas definições construa a tabela-verdade, determine a função minimizada pelo mapa de Karnaugh e implemente em linguagem *Ladder*.
4. Com base no diagrama de contatos monte a tabela-verdade a seguir, obtenha a equação minimizada a partir do mapa de Karnaugh e monte-o em linguagem *Ladder*.

a)



b)



5. Projete um circuito lógico com três entradas A, B e C. A saída desse circuito deve ser em alto somente se a maioria das entradas estiver em modo alto. Monte a tabela-verdade, o mapa de Karnaugh e implemente a solução em linguagem *Ladder*.
6. Dado um circuito lógico que possui como entrada um número de 4 bits a saída desse circuito deve ser acionada toda vez que a combinação dos bits de entrada representar um número par em decimal. Para a solução deste problema, monte a tabela-verdade, o mapa de Karnaugh e implemente em linguagem *Ladder*.



O número zero é considerado um número par.

7. Considere um sistema de alarme residencial, constituído de sensor colocado na janela (S) e sensor de presença (SP) para indicar a entrada de um invasor. Além desses sensores, o sistema possui uma chave liga/desliga (CLD) para acionar o alarme. Caso o sensor da janela ou o sensor de presença sejam ativados, o alarme será acionado. O alarme somente será acionado se a chave liga/desliga estiver na posição liga. A partir dessas definições monte a tabela-verdade, o mapa de Karnaugh e implemente em linguagem *Ladder*.

8. A avaliação bimestral da disciplina de Informática Industrial é constituída de uma prova (P) com peso de 40%, um trabalho teórico (TT) com peso de 20%, um trabalho prático (TP) com peso de 20% e a apresentação de um seminário (SE) com peso de 20%. Para a aprovação do aluno, é necessário atingir no mínimo 60% da nota bimestral. A partir dessas informações monte a tabela-verdade, encontre a respectiva equação simplificada pelo mapa de Karnaugh e represente a aprovação do aluno por meio da linguagem *Ladder*.



Caso o aluno tenha obtido nota máxima em cada uma das avaliações, deve-se atribuir "1" à montagem da tabela-verdade; caso contrário, deve ser atribuído "0" à tabela-verdade.

9. Em um queimador existem três gases A, B e C e um ignitor (I) para processar a queima deles. Para haver a queima dos gases, é necessário o acionamento do ignitor e a presença dos gases A e C. Se houver a presença do gás B a queima não ocorre. A partir dessas definições monte a tabela-verdade, o mapa de Karnaugh e a linguagem *Ladder*.
10. Para ser considerado *light*, um alimento precisa conter no máximo 50% das calorias do produto normal. Os ingredientes opcionais que podem ser adicionados para dar sabor e coloração a um determinado alimento possuem as seguintes quantidades percentuais de calorias em relação ao produto normal: A contém 40%, B contém 30%, C contém 20% e D contém 10%. A partir dessas definições monte a tabela-verdade, o mapa de Karnaugh e implemente em linguagem *Ladder*. Projete um circuito para acender uma lâmpada vermelha cada vez que a combinação dos produtos misturados em um tanque ultrapassar 50% das calorias de um produto normal.
11. Um tanque de nove metros de altura tem um sensor que envia o valor da altura da coluna de líquido através de um sistema BCD (*Binary Coded to Decimal*). Construa um diagrama em *Ladder* que resolva o seguinte problema:
- ◆ Uma lâmpada vermelha deve acender quando a altura da coluna de líquido for menor que três metros.
 - ◆ Uma amarela deve acender quando o nível estiver entre três e seis metros.
 - ◆ Uma verde deve acender quando o nível estiver acima de seis metros.

8

Sistemas Seqüenciais

Os diagramas lógicos estudados nos capítulos anteriores são úteis para mostrar as relações entre elementos de lógica combinacional. Contudo, são inadequados para modelarem os sistemas que evoluem em função do tempo ou em função de eventos externos. Por exemplo, um portão eletrônico é comandado por um único botão, que tem a função de abrir, fechar e parar o portão. Fica evidente que somente saber se o botão foi pressionado não é suficiente para determinar qual a ação a ser tomada. Deve-se conhecer também em que estado se encontra o portão, se aberto, fechado, fechando, abrindo.

É exatamente isso que caracteriza um sistema seqüencial, ou seja, a ação a ser tomada depende do estado atual e da entrada naquele instante. Este e os próximos capítulos tratam de sistemas com essas características. Neste, discutiremos dois dos elementos essenciais para a evolução de sistemas seqüenciais, temporizadores e contadores.

8.1 Instrução contador

Os contadores são blocos muito importantes porque na maioria das aplicações os processos evoluem em função de eventos internos, como, por exemplo, transcorrência de um determinado tempo, ou ainda, de eventos externos, como a contagem de um certo número de peças.



No jargão técnico da área, "incrementar" significa fazer com que o valor de uma variável aumente de uma unidade, enquanto "decrementar" significa diminuir uma unidade. Estes termos aparecem com frequência na literatura técnica referente aos contadores e temporizadores. Outros neologismos também são utilizados, como, por exemplo, o contador é "resetado", ou ainda, o contador é "zerado".

Existem três tipos básicos de contadores: crescente, decrescente e bidirecional.

8.1.1 Contador crescente

O formato do bloco de função de um contador crescente da norma IEC 61131-3 é mostrado na Figura 8.1.

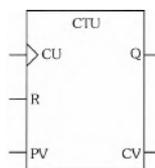


Figura 8.1 - Símbolo contador crescente da norma IEC 61131-3.

A Tabela 8.1 descreve os tipos de dados do contador crescente conforme a norma IEC 61131-3.

Símbolo	Nome	Entrada/saída	Descrição	Tipo do dado
CU	COUNTUP	Entrada	Entrada de contagem crescente (borda de subida).	BOOL, R_EDGE
R	RESET	Entrada	Entrada de <i>reset</i> do contador (faz CV = 0).	BOOL
PV	PRESET VALUE	Entrada	Valor do limite superior desejado de contagem.	INT
CV	COUNTER VALUE	Saída	Contém o valor acumulado da contagem.	INT
Q	QUIT	Saída	É energizada quando CV >= PV.	BOOL

Tabela 8.1 - Tipos de dados para o contador crescente (IEC 61131-3).

O bloco contador tem por função a contagem de eventos, isto é, transições falsas/verdadeiras na linha de controle.

O valor do limite superior de contagem desejado é fornecido à entrada PV (*Preset value*).

Quando a entrada CU detecta a mudança do nível lógico 0 para o nível 1 (borda de subida), o valor acumulado CV aumenta uma unidade. A saída binária Q será energizada quando o valor acumulado CV for igual ou maior que o valor de PV.

A entrada R (booleana) corresponde à entrada de reinício de contagem (*reset*) do contador. Sempre que for a nível lógico 1, faz com que o valor CV seja igual a zero. Essa entrada é dominante; se estiver ativa, o valor de CV sempre será zero.

O diagrama de eventos é mostrado na Figura 8.2.

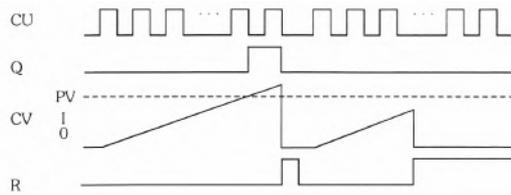


Figura 8.2 - Diagrama de eventos para o contador crescente (CTU).

8.1.2 Contador decrescente

O bloco funcional gráfico correspondente ao contador decrescente (CTD), norma IEC 61131-3, é exibido na Figura 8.3.

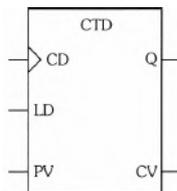


Figura 8.3 - Símbolo gráfico do contador decrescente da norma IEC 61131-3.

A Tabela 8.2 descreve os tipos de dados do contador decrescente, conforme a norma IEC 61131-3.

Símbolo	Nome	Entrada/saída	Descrição	Tipo do dado
CD	COUNT DOWN	Entrada	Entrada de contagem decrescente (borda de subida).	BOOL, R_EDGE
LD	LOAD	Entrada	Entrada de reinício do contador (faz CV = PV).	INT
PV	PRESET VALUE	Entrada	Valor desejado de contagem.	INT
CV	COUNTER VALUE	Saída	Contém o valor acumulado da contagem.	INT
Q	QUIT	Saída	É energizada quando CV ≤ 0.	BOOL

Tabela 8.2 - Tipos de dados para o contador decrescente (IEC 61131-3).

Quando a entrada LD recebe um valor verdadeiro (nível lógico 1), o valor presente em PV é transferido para CV ($CV = PV$).

A cada pulso recebido na entrada CD, o valor de CV é diminuído uma unidade e a saída Q energizada (vai para o nível lógico 1) quando o valor de CV for menor ou igual a zero ($CV \leq 0$).

(CTD). Figura 8.4 apresenta o diagrama de eventos para o contador decrescente

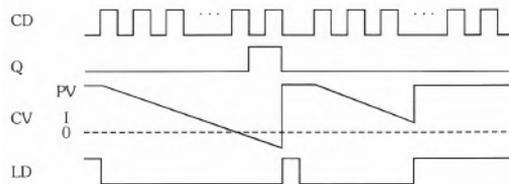


Figura 8.4 - Diagrama de eventos para o contador decrescente (CTD).

8.1.3 Contador bidirecional

Em alguns controladores a instrução de contador decrescente forma um par com a instrução de contador crescente, obtendo assim um contador bidirecional, ilustrado na Figura 8.5.

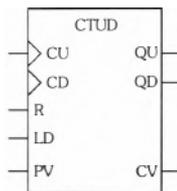


Figura 8.5 - Símbolo gráfico do contador bidirecional da norma IEC 61131-3.

Esse contador é equivalente à reunião em um único bloco de ambas as funções descritas anteriormente.

Se for detectado um pulso na entrada de contagem crescente CU, o valor de CV será aumentado uma unidade. Da mesma forma, se CD receber um pulso, o valor de CV será diminuído uma unidade. A saída "limite superior" QU é ativada quando o valor acumulado CV for igual ou maior que o valor de PV. A saída "limite inferior" QD é ativada quando o contador chega em zero. A Figura 8.6 ilustra o diagrama de eventos do contador bidirecional.

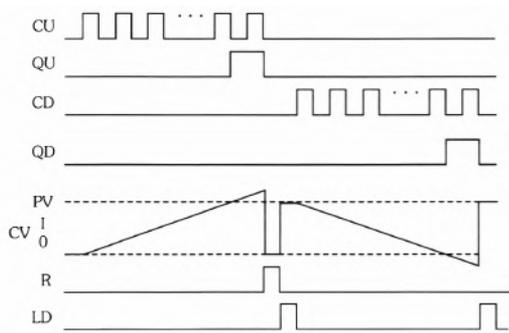


Figura 8.6 - Diagrama de eventos do contador bidirecional (CTUD).



Ao utilizar qualquer um dos contadores, é necessário recarregar o valor desejado de contagem antes de iniciar um novo ciclo, ou seja, deve-se "resetar" o contador.

8.1.4 Exemplo resolvido

Exemplo 1: Em uma loja deseja-se montar um contador automático de parafusos para quando contivermos parafusos. Em sua extremidade há uma reservatório de água borboleta que, quando energizada, abre-se e permite a queda de parafusos um a um, e também um sensor fotoelétrico que gera um pulso todas as vezes que um parafuso passa à sua frente. Após atingida a contagem de 100 parafusos a válvula borboleta deve ser fechada. Elabore um programa em linguagem *Ladder* para atender a essa necessidade.

Solução 1: Implementação em controlador que segue a norma IEC 61131-3.

A implementação pode ser vista na Figura 8.7. No primeiro degrau, ao ser pressionado o botão liga, é ativada a bobina da válvula, que é de auto-retenção (*set*). Observe que o botão liga está associado ao endereço de entrada %I0.0 e a válvula ao endereço de saída %Q0.0. Quando o sensor fotoelétrico detecta a passagem de um parafuso, envia um sinal ao bloco contador CO que incrementa uma unidade ao valor de CV. Quando o valor de CV for igual ao valor pré-programado (PV), a saída Q do bloco é ativada e vai desligar a válvula, pelo acionamento da bobina de *reset* da válvula.

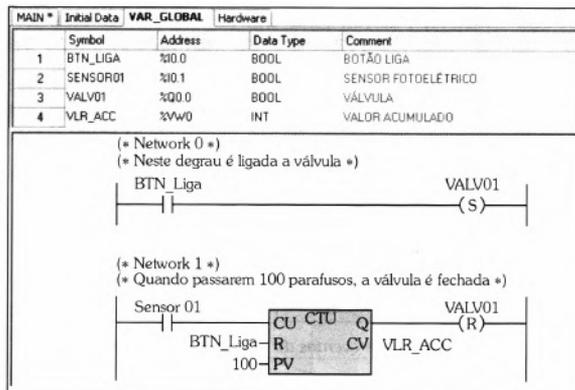


Figura 8.7 - Implementação em um controlador que segue a norma IEC 61131-3.



O controlador utilizado que segue a norma IEC 61131-3 chama-se ICP-24R, distribuído pela Indel Indústria Eletrônica Ltda.

Seu software de configuração pode ser obtido gratuitamente no link: <http://www.indel.com.br/electronica/pt/index.php?u=icp.php>

Solução 2: Implementação nos controladores Allen-Bradley (RSLogix500).

Como já comentado antes, os controladores Allen-Bradley ainda não seguem a simbologia da norma IEC 61131-3. O bloco de contagem crescente (CTU) é descrito na Figura 8.8.

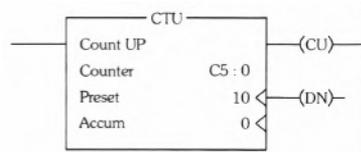


Figura 8.8 - Contador crescente (Allen-Bradley).

Em que:

- ♦ **Counter:** indica o endereço do contador utilizado (neste caso, C5:0).
- ♦ **Preset:** indica o valor desejado de contagem (equivalente a PV na norma IEC).
- ♦ **Accum:** indica o valor atual da contagem (equivalente a CV na norma IEC).

O bit DN (equivalente ao bit Q na norma IEC) é levado a nível 1 quando o valor acumulado é igual ou maior que o valor pré-programado ($Accum \geq Preset$), assim esse bit é utilizado na forma de contato NA ou NF para ligar ou desligar outras saídas.

O *reset* do contador é feito externamente ao bloco, numa bobina de *reset*, conforme a Figura 8.9.

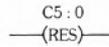


Figura 8.9 - Instrução para repor o valor acumulado do contador em zero (*reset*) nos controladores Allen-Bradley.

A Figura 8.10 implementa o mesmo exemplo do contador de parafusos. No primeiro degrau, ao pressionar o botão liga, é ligada a válvula (0:0.0) através da instrução L (*latch = set*) e, simultaneamente, feito um *reset* do contador C5:0, ou seja, faz com que o valor acumulado seja igual a zero. No segundo degrau, a cada transição de zero para um (borda de subida) do sensor ligado à entrada 1:0.1, aumenta-se uma unidade do valor acumulado (*Accum*) até que atinja o valor pré-programado (*Preset*), que neste caso é igual a 100. Quando a contagem atingir esse valor, o bit C5:0.DN vai para o nível lógico 1 e um contato associado a esse bit é ligado ao terceiro degrau, com a finalidade de desligar a válvula 0:0.0 através do *Urtlatch (reset)* da bobina.

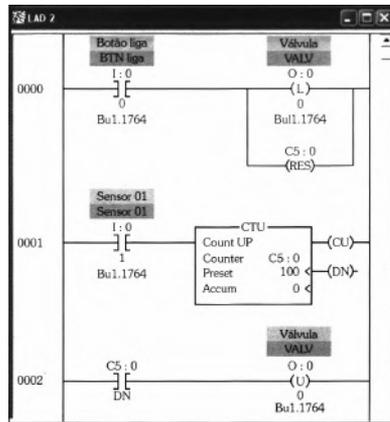


Figura 8.10 - Implementação no software RSLogix500 (Allen-Bradley).

Solução 3: Implementação no Zelio Soft 2.

Os blocos contadores no Zelio Soft 2 também não seguem a recomendação gráfica da norma IEC 61131-3. A implementação do exemplo anterior é mostrada na Figura 8.11. A bobina de contagem é CC₁ e o contato indicador de contagem atingida é C₁.

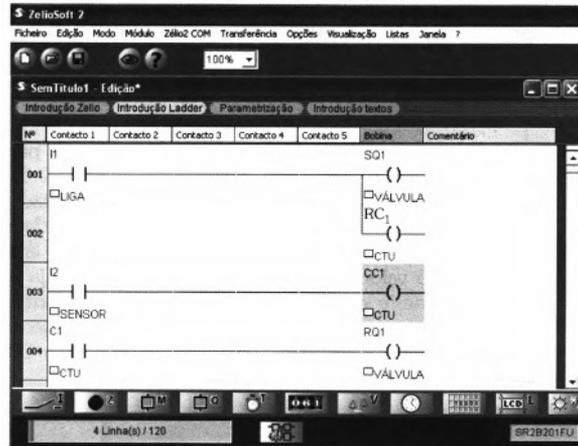


Figura 8.11 - Implementação com o software Zelio Soft 2.

A parametrização do bloco é feita *off-line* com um duplo-clique na bobina do contador, quando então é mostrada a tela da Figura 8.12.

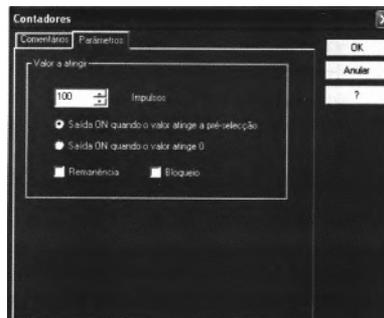


Figura 8.12 - Implementação com o software Zelio Soft 2.

8.2 Temporizadores

A instrução temporizador realiza a mesma função do relé de tempo dos comandos elétricos. Geralmente são habilitados por contatos NA ou NF e, quando o valor do tempo decorrido se iguala ao valor prefixado, o temporizador energiza um bit interno que indica que já transcorreu o tempo pré-programado. Esse bit normalmente é representado como um contato NA ou NF e pode ser utilizado para energizar ou desativar uma instrução de saída.

Cada instrução de temporização tem dois registros associados que devem armazenar o valor pré-selecionado e o valor acumulado. Esses registros são definidos da seguinte forma:

- ♦ **Valor pré-selecionado (PT - Preset Time):** deve ser definido pelo usuário; indica o intervalo de tempo desejado.
- ♦ **Valor acumulado (ET - Elapsed Time):** armazena o valor do tempo decorrido desde a habilitação do temporizador, isto é, a energização da bobina do temporizador.

A Figura 8.13 ilustra um bloco genérico em que observamos posições ou células do bloco que devem ser definidas pelo programador na configuração do bloco.

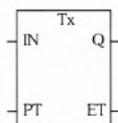


Figura 8.13 - Bloco temporizador genérico (IEC 61131-3).

A Tabela 8.3 descreve os tipos de dados do bloco temporizador, conforme a norma IEC 61131-3.

Nome	Significado	Entrada/saída	Descrição	Tipo do dado
IN	<i>Enable</i>	Entrada	Bobina de energização do temporizador.	BOOL
PT	<i>Preset Time</i>	Entrada	Programação do tempo desejado.	TIME
ET	<i>Elapsed Time</i>	Saída	Valor do tempo decorrido.	TIME
Q	<i>Quit</i>	Saída	Energizada quando ET = PT.	BOOL

Tabela 8.3 - Tipos de dados para o bloco temporizador (IEC 61131-3).

A base de tempo também pode variar de acordo com o controlador. Alguns permitem a seleção na instrução e outros mantêm uma base de tempo fixa. Normalmente a base de tempo é definida entre 0.01, 0.1 e 1 segundo. Alguns fa-

bricantes determinam a base de tempo conforme o endereço do temporizador. Por exemplo, para os CLPs S7-200 da SIEMENS os valores são:

Resolução	Tempomáximo	Endereços
1 ms	32,767s	T32,T96
10 ms	327,67s	T33-T36,T97-T100
100 ms	3276,7 s	T37-T63,T101-T255

Isso significa que, se utilizarmos o temporizador T35 nos CLPs S7-200 e o valor de PV for igual a 100, tem-se uma temporização de 1 segundo (100 x 10 ms).

Existem três instruções de temporização na norma IEC 61131-3:

- ◆ **TP** (*Pulse Timer*): temporizador de pulso
- ◆ **TON** (*Timer On Delay*): retardo para ligar
- ◆ **TOF** (*Timer Off Delay*): retardo para desligar

8.2.1 TP - Temporizador de Pulso (Pulse Timer)

O diagrama de tempos pode ser visto na Figura 8.14.

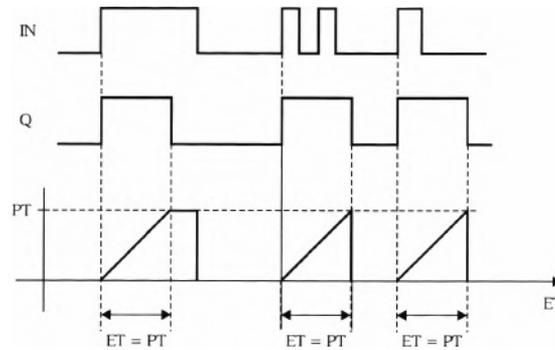


Figura 8.14 - Diagrama de tempos para o Temporizador de Pulso (TP).

O funcionamento é o seguinte: quando a entrada IN passa de falsa para verdadeira (borda de subida), a saída Q vai para o nível lógico 1 e assim permanece até que se esgote o tempo programado (PT). Uma vez detectada a borda de subida na entrada IN, o tempo em que a saída permanece ligada é fixo, independentemente de a entrada IN continuar ou não ligada. Note que as variações na entrada IN só serão detectadas depois que o período de tempo atual estiver esgotado.

Exemplo 2 Um misturador deve ser ligado por dez segundos quando o usuário pressionar um botão de contato momentâneo.

Solução:

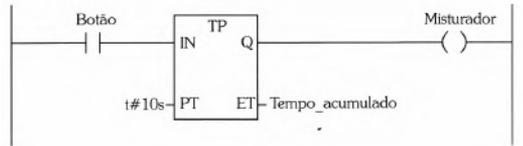


Figura 8.15 - Solução do exemplo resolvido com controlador que segue a IEC 61131-3 (ICP-24R).

8.2.2 Temporizador com retardo para ligar (TON - Timer On Delay)

A temporização começa quando o sinal na entrada IN vai para o nível lógico 1. Quando isso ocorre, o registro que contém o valor acumulado ET é incrementado segundo a base de tempo. Quando o valor ET for igual ao valor PT, pré-selecionado, a saída Q do bloco é energizada. O diagrama de tempos correspondente pode ser visto na Figura 8.16.

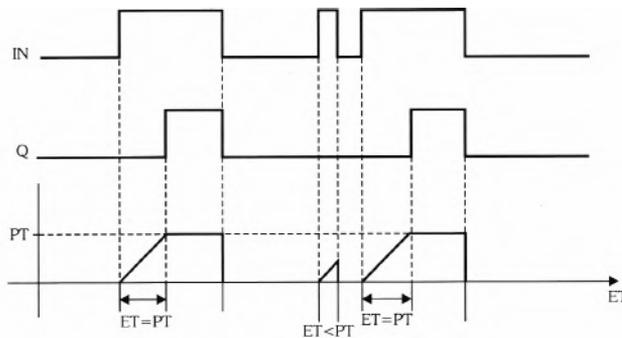


Figura 8.16 - Diagrama de tempos para o temporizador com retardo para ligar (TON)

Se a entrada for desativada antes de decorrido o tempo programado (PT), a temporização pára e o tempo acumulado (ET) é reiniciado com o valor zero.

Exemplo 3 Desenvolva um programa de forma que o motor seja acionado dez segundos após ter sido pressionado um botão liga. É preciso prever o desligamento através de um botão desliga.

Solução 1: Com um controlador o qual obedece à norma IEC 61131-3 (ICP-24R).

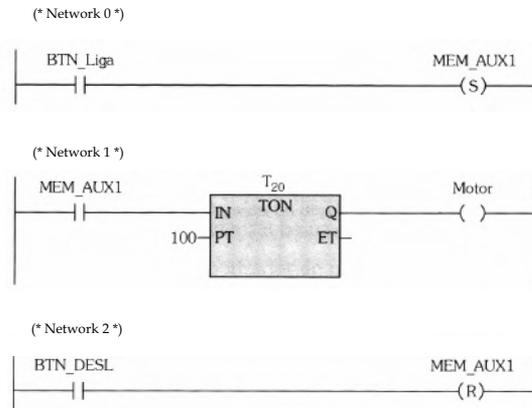


Figura 8.17 - Solução com um CLP que segue a norma IEC 61131-3 (ICP-24R).

Para a descrição de funcionamento que segue, reporte-se à Figura 8.17. O botão liga é de contato momentâneo, portanto devemos memorizar seu pressionamento. Isso é feito através do relé auxiliar MEM_AUX1 (*Network 0*). O contato de MEM_AUX1 vai ligar o temporizador T_{20} , que é do tipo TON com retardo de dez segundos (100×100 ms). Quando tiver decorrido o tempo programado, a saída Q do bloco vai acionar o motor (*Network 1*). O motor vai permanecer ligado até que o botão desliga (BTN_DESL) seja pressionado, quando então a bobina do relé auxiliar MEM_AUX1 é desativada (*reset*) e deixa de alimentar a entrada de T_{20} , desligando o motor.

Solução 2: Com o Zelio Soft 2.

A Figura 8.18 mostra a solução implementada. O botão liga é de contato momentâneo, portanto devemos memorizar seu pressionamento. Isso é feito através do relé auxiliar M_1 (linha 1). O contato de M_1 vai ligar o temporizador TT_1 , que está programado para ser do tipo TON com retardo de dez segundos, Figura 8.19. Quando tiver decorrido o tempo programado, o contato de T_1 vai ligar a saída Q_1 que vai acionar o motor (linha 3). O motor vai permanecer ligado até que o botão desliga seja pressionado, quando então a bobina do relé auxiliar é desativada (*reset*) e para de alimentar a entrada de TT_1 que deixa de manter a bobina Q_1 , desligando o motor.

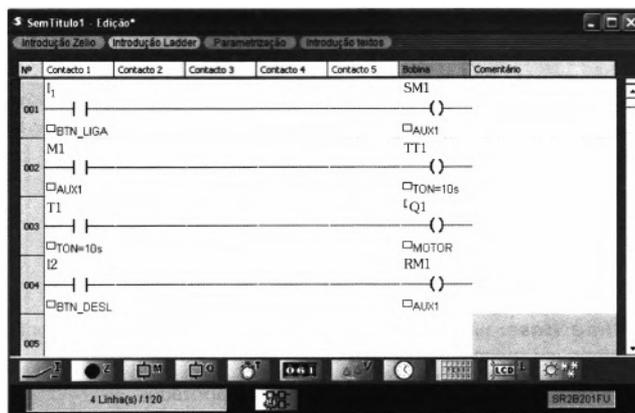


Figura 8.18 - Implementação no software Zelio Soft 2 do exemplo 1.

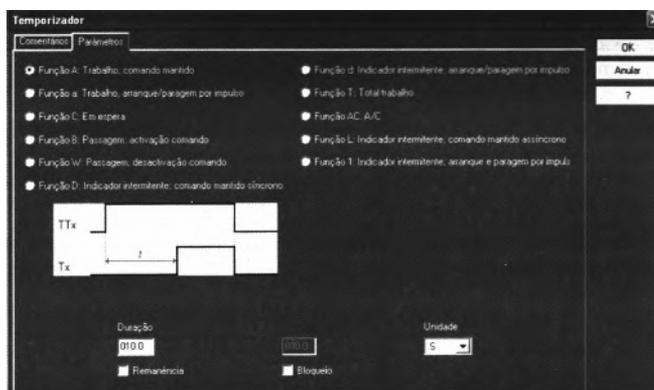


Figura 8.19 - Configuração do temporizador TT_1 no modo TON de dez segundos no Zelio Soft 2.

8.2.3 Temporizador TON - nos controladores Allen-Bradley

Nos controladores Allen-Bradley da linha Micrologix o bloco de instrução de retardo para ligar (TON) é mostrado na Figura 8.20.

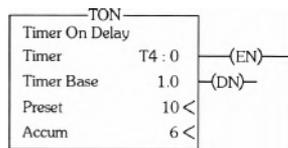


Figura 8.20 - Exemplo de instrução temporizador com retardo para ligar nos controladores Micrologix (Allen-Bradley).

Os temporizadores possuem três parâmetros a serem definidos:

- ◆ **Timer:** indica o endereço do temporizador.
- ◆ **Time Base:** unidade na qual será feito o incremento da contagem de tempo em segundos. As bases de tempo são 1 s, 0.1 s e 0.001 s.
- ◆ **Preset:** número de intervalos a serem temporizados.
- ◆ **Accum:** número de intervalos temporizados que transcorreram até o momento.

Enquanto a linha de energização da bobina do temporizador for verdadeira, o temporizador vai incrementar o valor acumulado até atingir o valor do **Preset**. A qualquer tempo, se a linha de energização da bobina do temporizador se tornar falsa, o valor acumulado é reiniciado com zero.

A função temporizador trabalha com bits de controle auxiliar, que indicam se o temporizador está energizado (T4:0/EN), se o temporizador está temporizando e ainda não chegou ao tempo pré-programado (T4:0/TT) ou se o tempo pré-programado já foi atingido (T4:0/DN).

Um exemplo de diagrama de tempo com o funcionamento do temporizador com retardo para ligar está na Figura 8.21, em que temporizador = T4:0; **Time Base** = 1 s; **Preset** = 60.

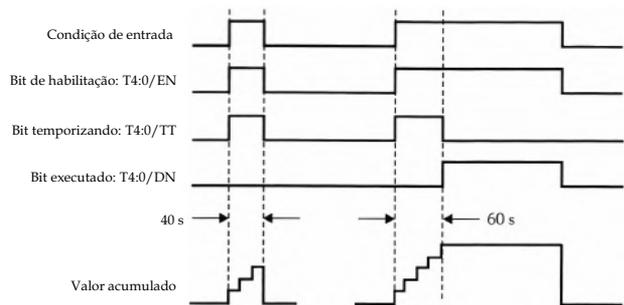


Figura 8.21 - Diagrama de tempos de um temporizador.

A Figura 8.22 implementa o exemplo anterior, em que o motor deve ser ligado após dez segundos de um botão ter sido pressionado.

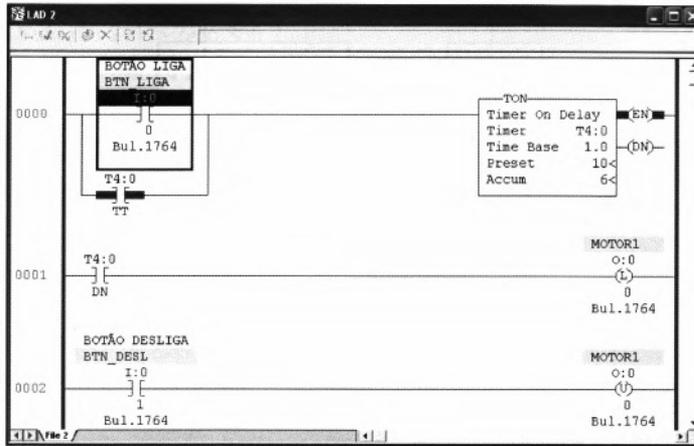


Figura 8.22 - Implementação no RSLogix500 (Allen-Bradley).

Quando o botão liga é pressionado (conectado à entrada I:0/0), é energizado o temporizador (T4:0) que habilita o bit T4:0/TT, selando a entrada do temporizador. Nesse momento T4:0 inicia a contagem de tempo. Ao passarem dez segundos, o bit T4:0/DN é energizado, habilitando a saída O:0/0 ao mesmo tempo em que o bit T4:0/TT é desabilitado, liberando o selo. Para desligar o motor, deve-se pressionar o botão desliga conectado à entrada I:0/1.

8.2.4 Temporizador de atraso para desligar (TOF - Timer Off Delay)

A contagem do tempo começa quando a entrada IN passa de verdadeira para falso (borda de descida) e a saída lógica Q permanece com nível lógico 1 até que o tempo previamente programado se esgote. A Figura 8.23 apresenta o diagrama de tempos para esse tipo de temporizador.

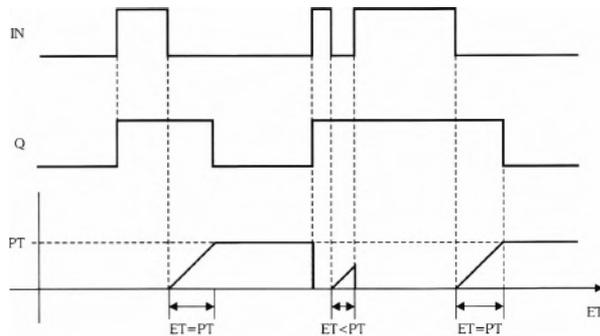


Figura 8.23 - Diagrama de tempos para o temporizador com retardo para desligamento (TOF).

Exemplo 4: Faça uma partida direta de motor e coloque uma lógica de programação que impeça o motor de partir duas vezes seguidas no período de dez segundos, utilizando um temporizador do tipo TOF.

Solução 1: Em STEP7-S7-200 (Siemens).

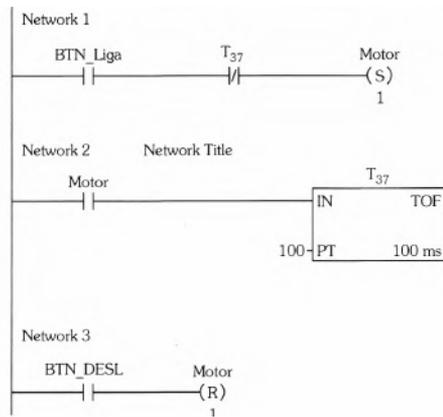


Figura 8.24 - Solução implementada em CLP S7-200 da Siemens.

Uma possível solução é vista na Figura 8.24. Inicialmente o temporizador T_{37} está desligado, portanto permite que a bobina que liga o motor seja energizada quando o botão liga é pressionado. Após o motor entrar em operação, o contato de T_{37} é energizado, abrindo o circuito que leva até a bobina de *set*, e permanece

assim por mais dez segundos após o motor ter sido desligado. Observe que o temporizador T_{37} tem resolução de 100 ms e o valor de PT é o multiplicador. Assim o valor do tempo é 10.000 ms = 10 segundos.

Solução 2: Em Zelio Soft 2.

O temporizador TT₁ é configurado para TOF, conforme o diagrama de tempos da Figura 8.25.

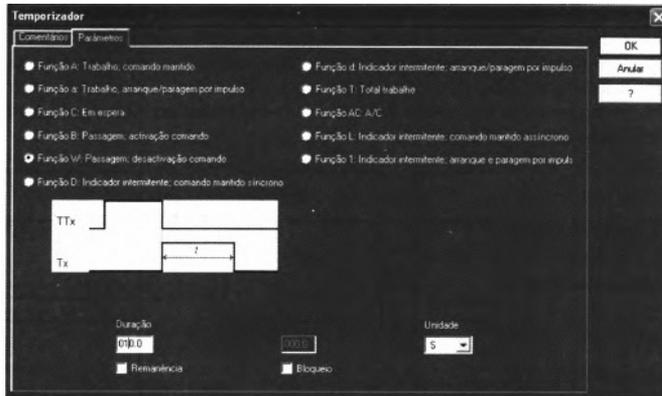


Figura 8.25 - Configuração do temporizador TT no modo TOF de dez segundos no Zelio Soft 2. ¹

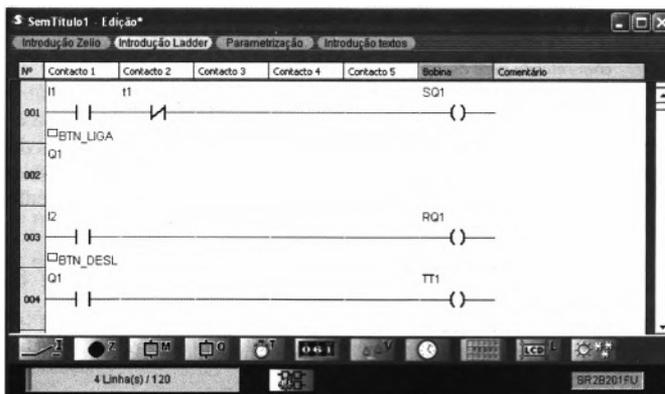


Figura 8.26 - Solução para o exemplo 1 implementado em Zelio Soft 2.

O contato de T_1 só é ativado quando a bobina de TT_1 deixa de ser energizada, o que corresponde ao instante em que o motor é desligado. Quando isso ocorre, o contato fechado T_1 colocado em série com o botão ligado à entrada I_1 abre-se e só vai permitir que a bobina Q_1 seja energizada após ter decorrido o tempo pré-programado (dez segundos).

8.2.5 Temporizador TOF - RSLogix500 (Allen-Bradley)

A instrução temporizador com retardo para desligar (TOF) é parecida com a instrução temporizador com retardo para ligar (TON), mas com a seguinte diferença: a instrução TOF começa a temporizar um intervalo de tempo assim que as condições de entrada se tornam falsas, conforme pode ser observado na Figura 8.27 entre os instantes "a" e "b".

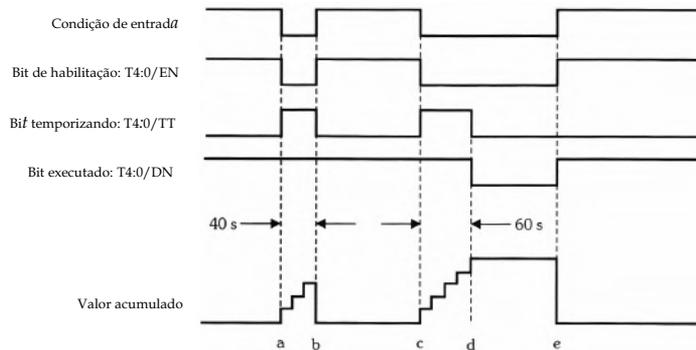


Figura 8.27 - Exemplo de um diagrama de tempos para o temporizador com retardo para desligar no software RSLogix500 (Allen-Bradley).

O bit executado - DN: é energizado quando as condições de entrada são verdadeiras (instantes anteriores a "a"). Quando as condições de linha se tornam falsas, o bit DN permanece energizado até que o valor acumulado se iguale ao valor predefinido (instante "d"). Nesse momento o bit DN é desativado.

O valor acumulado é zerado quando as condições de entrada se tornam verdadeiras (instantes "b" e "e").

O bit de habilitação - EN: é energizado quando as condições de linha são verdadeiras (eventos "b" e "d") e desativado quando as condições são falsas (instantes "a" e "c").

- ♦ **O bit temporizando - TT:** é energizado quando as condições de linha são falsas e o valor acumulado é menor que o valor predefinido (instantes entre "a" e "b" e também entre "c" até "d"). Quando o valor acumulado torna-se maior ou igual ao valor predefinido, a contagem pára e o bit TT é desativado (instante "d").

Exemplo 5: Implementar o exemplo anterior no *software* RSLogix500 (Allen-Bradley).

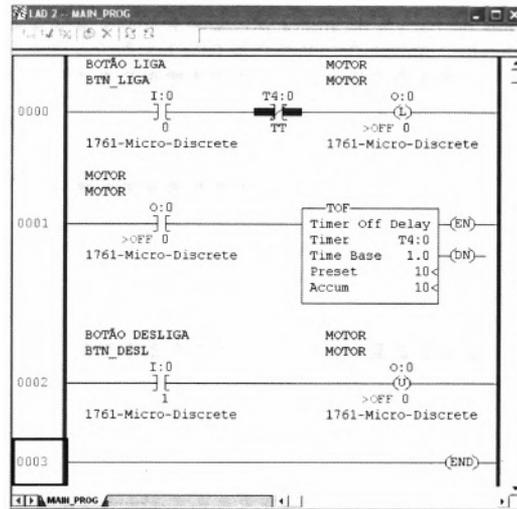


Figura 8.28 - Solução do exemplo 1 implementado para RSLogix500 (Allen-Bradley).

Solução: A Figura 8.28 mostra uma possível solução implementada para os controladores da linha SLC500 que utilizam o *software* RSLogix500 da Allen-Bradley. Nesse caso o contato NF do temporizador TOF de dez segundos é colocado em série com o botão liga. Assim, toda vez que o motor for desligado, começa a contar um tempo de dez segundos. Durante esse tempo o bit T4:0/TT fica em nível 1, impedindo que o motor possa ser ligado.

8.2.6 Temporizador retentivo - RTO

A instrução de temporizador retentivo, de maneira semelhante à instrução TON, é utilizada para energizar ou desativar um dispositivo, assim que for alcançado o *Preset*.

Essa instrução retém o seu valor acumulado quando ocorrer qualquer uma das condições a seguir:

1. As condicionantes da linha passarem a falsas.
2. Quando o CLP for colocado em modo de programação (PROG).
3. Ocorrer falta de energia desde que seja mantida a energia de *backup* da memória RAM.

Para que o valor acumulado do temporizador retorne a zero, deve-se utilizar a instrução de *reset* RES.

Exemplo 6: Para iniciar o processo deve ser pressionado o botão BTN_LIGA. Antes da partida do motor M₁, seus mancais devem ser lubrificados durante dez segundos, através da ligação de uma bomba de óleo. Depois que o motor partiu, continuar a lubrificar por mais 15 segundos. Quando o motor M₁ totalizar três horas de funcionamento, desligar o motor para trocar o filtro. Após a troca, ao dar partida novamente, o tempo total deve ser reinicializado. O motor pode ser desligado através de um botão DESLIGA que é do tipo NA.

Solução: Na Figura 8.29 é mostrada a solução implementada no RSLogix500 (Allen-Bradley).

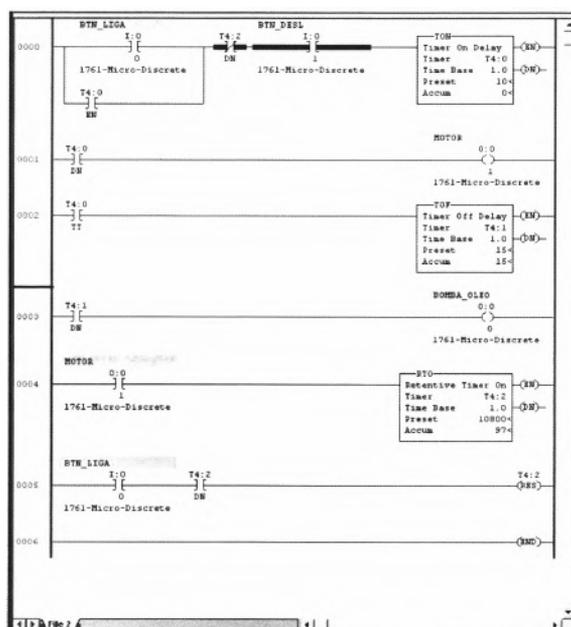


Figura 8.29 - Implementação com RSLogix500 (Allen-Bradley).

Exemplo 7: Para consolidar os conhecimentos adquiridos no capítulo apresenta-se um exemplo resolvido utilizando os itens descritos anteriormente.

Para o enunciado a seguir, reporte-se à Figura 8.30. Ao pressionar um botão de partida BTN_LIGA, é ligado um motor M_1 que comanda uma esteira que vai transportar chapas metálicas. O sensor SENSOR1 detecta as chapas que são depositadas na esteira M_2 . A cada 20 peças a esteira M_1 deve parar e acionar o motor M_2 por cinco segundos. O motor M_2 comanda a esteira que transporta as pilhas completas. O contador é reiniciado com o valor zero e o processo se repete até que um botão DESLIGA seja pressionado.

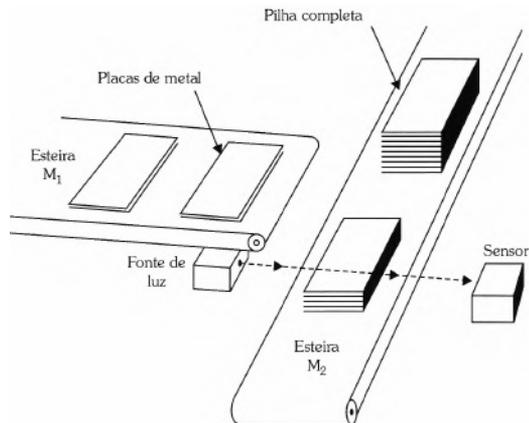


Figura 8.30 - Diagrama do exemplo aplicado.

Solução 1: Implementação utilizando S7-200 (Siemens).

Veja a Figura 8.31. No primeiro degrau (*Network 1*), ao ser pressionado o botão liga, é ligado o motor ao mesmo tempo que se desliga o motor M_2 . No segundo degrau o contador C_5 , que é do tipo crescente (CTU), programado para contagem de 20 unidades, incrementa seu valor a cada fechamento do contato do sensor 1 (SENSOR1).

No terceiro degrau (*Network 3*), o contato C_5 é fechado quando o contador C_5 atinge 20 unidades, fazendo com que seja desligado o motor M_1 , ligado o motor M_2 e iniciado um temporizador do tipo TON programado para cinco segundos.

Quando tiver decorrido esse tempo, o contato de T_{101} vai desligar o motor M_2 e ligar o motor M_1 (*Network 1*) e, simultaneamente, reiniciar o contador com o valor zero (*Network 2*).

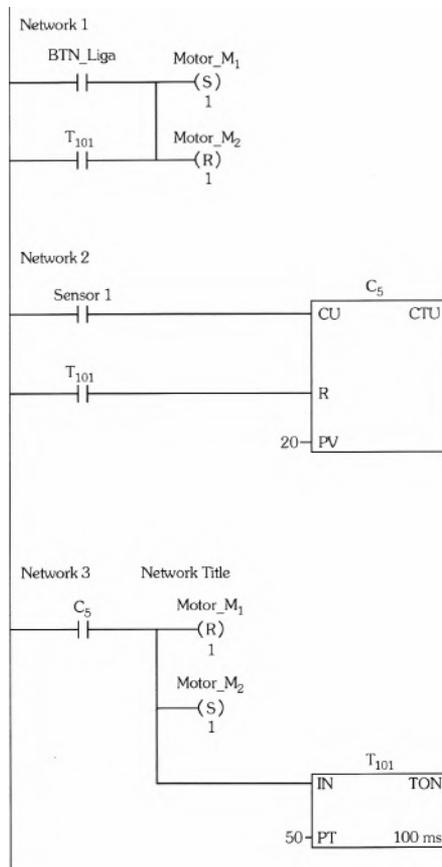


Figura 8.31 - Implementação em S7-200 Siemens.

Solução 2: Implementação utilizando o Zelio Soft 2.

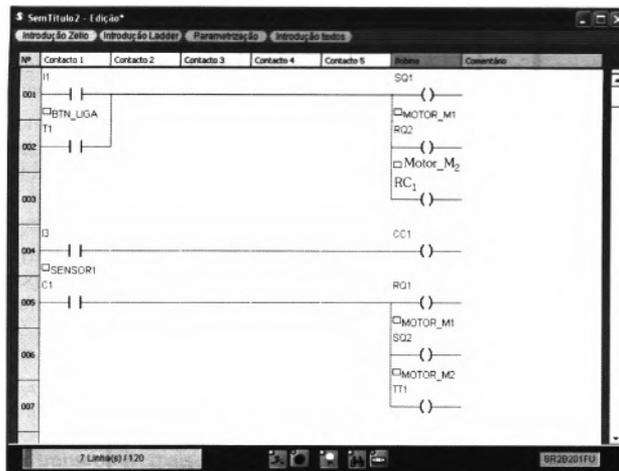


Figura 8.32 - Solução do exemplo implementado no Zelio Soft 2.

No circuito da Figura 8.32, ao pressionar o BTN_LIGA, é ligada a bobina do motor M^1 (SG^1), desligada a bobina do motor M^2 (RC^2), e reiniciado o contador C^1 (RC_1). Na linha 4 o SENSOR 1 envia pulsos para o contador CC_1 . Na linha 5, quando o contador tiver contado 20 peças, o contato é fechado e vai fazer com **que** o MOTOR_ M_1 seja desligado, o MOTOR_ M_2 seja ligado e o temporizador TT_1 seja ligado. O temporizador está programado para cinco segundos e é do tipo **TON** (retardo para ligar). Quando tiver decorrido o tempo programado, o contato T_1 (na linha 2) é fechado e vai recomençar o ciclo.

Solução 3: Implementação utilizando o RSLogix500 (Allen-Bradley).

A Figura 8.33 ilustra o mesmo exemplo implementado para os controladores da linha SLC500 da Allen-Bradley.

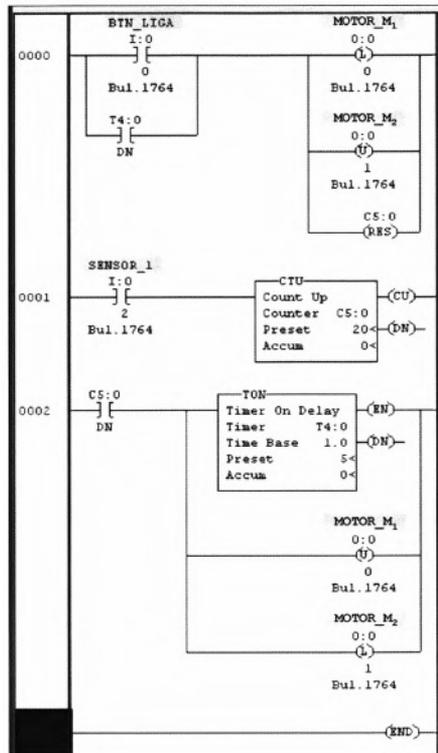


Figura 8.33 - Implementação do exemplo no RSLogix500 (Allen-Bradley).

8.3 Exercícios propostos

- Um motor (Motor 1) somente pode ser ligado após uma botoeira de impulso (*push-button*) (Liga) ser acionada três vezes. Deve ser prevista também **uma** segunda chave de pulso (Desliga) para zerar o contador e iniciar o processo **de** contagem novamente.
- Elabore em linguagem *Ladder* um programa para acionar dois motores elétricos (Motor 1 e Motor 2) de modo que, após o Motor 1 ser ligado através de uma botoeira de impulso (*push-button*) (Liga), aguardem-se dez segundos e o Motor 2 seja ligado. Também deve ser prevista uma chave (Desliga) **que** desliga simultaneamente os dois motores.

3. Elabore um programa para o acionamento de dois motores, Motor 1 e Motor 2. Pressionando a botoeira de impulso (*push-button*) (Liga), o Motor 1 entra em funcionamento. O Motor 2 entra em funcionamento 15 segundos após o motor 1. O botão DESLIGA deve desligar os dois motores ao mesmo tempo. O relé de sobrecarga do Motor 2 desliga somente o Motor 2, porém o relé de sobrecarga do Motor 1 desliga os dois motores.
4. Elabore um programa em linguagem *Ladder* para que o CLP ligue uma lâmpada (L1) quando o número de pulsos dados em uma botoeira de impulso (*push-button*) (Liga) for igual a 3 em um tempo não superior a dez segundos. Se o tempo for maior que dez segundos, deve-se zerar o contador automaticamente. Deve ser prevista chave de pulso (Desliga) para desligar a lâmpada.
5. Um misturador de tintas utiliza dois motores (Motor 1 e Motor 2) para homogeneizar a mistura das tintas, os quais devem ser ligados alternadamente em um intervalo de tempo definido de 30 segundos. Deve ser prevista uma chave Desliga para interromper o funcionamento. Implemente esse acionamento utilizando a linguagem *Ladder*.
6. Para a segurança do operador, o acionamento de uma prensa hidráulica deve ser feito quando forem pressionadas duas chaves simultaneamente. O acionamento é feito de maneira que, quando for acionada a primeira chave, não possa transcorrer mais do que um segundo até que a segunda chave seja acionada. A prensa deve parar imediatamente se o operador retirar uma das mãos das chaves. Para a resolução deste problema, elabore um programa em linguagem *Ladder*.
7. Uma das chaves de partida mais utilizadas na indústria é a estrela-triângulo, como ilustra a Figura 8.34. Ela tem por função reduzir a corrente de partida do motor. Para essa chave de partida são utilizados três contatores, que devem ser acionados na seqüência descrita em seguida:
 - ♦ Ligam-se os contatores K_3 e K_1 .
 - ♦ Após transcorridos dez segundos, desliga-se K_3 e liga-se K_2 .

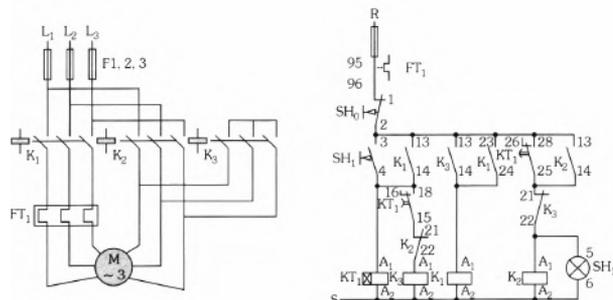


Figura 8.34 - Chave de partida estrela-triângulo.

8. Quando o botão Início é acionado, o motor (M) se move da esquerda para a direita. Quando o sensor de posição SP2 detecta o motor, o motor aguarda cinco segundos, então se move para a esquerda. Quando o sensor SP1 detecta o carro, ele o pára, finalizando a seqüência. O processo pode ser interrompido a qualquer instante se o botão de Parada for pressionado.

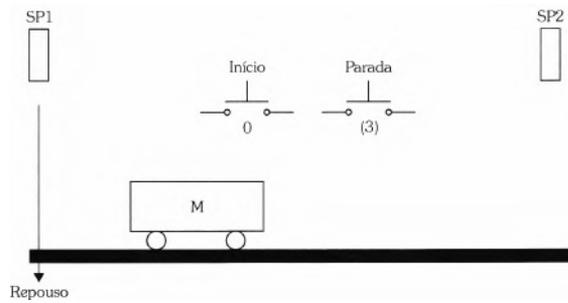


Figura 8.35 - Acionamento de carro seqüencial.

Represente o processo descrito utilizando a linguagem *Ladder*.

9. Um circuito de controle é utilizado para detectar e contar o número de produtos transportados em uma linha de montagem. Para iniciar o processo, é pressionado o botão liga para acionar uma esteira de transporte. Um sensor é utilizado para a contagem dos produtos. Quando forem contados cinco produtos, deve ser acionada uma prensa por um período de dois segundos, sendo o transporte dos produtos reiniciado. Deve ser previsto um botão de parada para finalizar o processo. Implemente o processo descrito utilizando a linguagem *Ladder*.

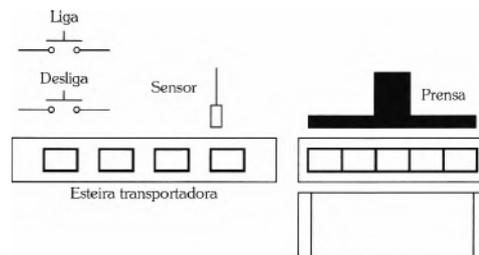


Figura 8.36 - Prensa industrial.

Linguagem de Lista de Instruções

A linguagem de Lista de Instruções (LI), também comumente referenciada pelo seu nome original da língua inglesa, Instruction List (IL), define mnemônicos como é feito na linguagem assembly utilizada nos microprocessadores e microcontroladores. Os mnemônicos representam operações lógicas booleanas e comandos de transferência de dados.

Em relação às demais linguagens, apresenta as seguintes características:

Vantagens

- ♦ Correspondência entre comandos da linguagem e as instruções assembly do CLP, facilitando uma estimativa do tempo de execução do programa.
- ♦ Documentação mais compacta do que a equivalente com relés.

Desvantagens

- ♦ Necessidade de familiarização do operador com álgebra booleana.
- ♦ Necessidade de uma certa noção de programação em assembly.
- ♦ É normalmente difícil e trabalhoso realizar eventuais alterações no código já implementado.

A LI é a linguagem ideal para resolver problemas simples e pequenos em que existem poucas quebras no fluxo de execução do programa. É, portanto, particularmente adequada para CLPs de pequeno porte.

Essa linguagem pode ser usada para descrever o comportamento de:

- ♦ Funções;
- ♦ Blocos de funções;
- ♦ Programas;
- ♦ Em SFC para descrever receptividade de ações e transições.



Neste ponto é necessário lembrar o que significam os termos baixo nível e alto nível em computação. Dizer que uma linguagem é de alto nível significa que ela está mais próxima do entendimento do ser humano do que da máquina. Dizer que uma linguagem é de baixo nível significa que ela está mais próxima do entendimento da máquina do que do ser humano. Portanto, estes termos não indicam mais ou menos potencial em função do nível.

9.1 Princípios básicos

A linguagem de Lista de Instruções é semelhante ao código *assembly* com comandos como *load* e *store*. Ela usa o conceito de acumulador para armazenar os resultados intermediários.

- ◆ Cada instrução utiliza ou modifica o valor de um único registrador denominado registro de resultado ou acumulador.
- ◆ As instruções são executadas no conteúdo do acumulador.
- ◆ O operador indica o tipo de operação a ser feito entre o resultado atual contido no acumulador e o operando.
- ◆ O resultado da operação é armazenado no próprio acumulador.

9.2 Sintaxe

As regras principais de formação de um programa em linguagem de Lista de Instruções são:

- ◆ Cada instrução deve começar em uma nova linha.
- ◆ Cada instrução pode ser precedida por um rótulo (elemento opcional) que é indicado com um nome seguido de dois pontos " : ".
- ◆ Uma instrução é composta de operador e operandos (instrução = operador + operandos).
- ◆ O operador pode ou não incluir um modificador.
- ◆ Caso seja necessária a inclusão de mais de um operando, estes devem ser separados por vírgulas.
- ◆ Se for desejada a inclusão de comentário, ele deve ser o último elemento da linha.
- ◆ Um comentário é iniciado pela seqüência de caracteres (* e terminado pela seqüência *).
- ◆ Linhas em branco podem ser inseridas entre instruções.
- ◆ Um comentário pode ser colocado em linha sem instruções.

Esta estrutura pode ser verificada na Figura 9.1 e no exemplo 1.



Figura 9.1 - Estrutura de uma linha de instrução da linguagem LI.

Exemplo 1:

Rótulo	Operador	Operando	Comentário
Início	LD	%IX1	(* botão pressionado? *)
	AND	%MX3	(* comando válido *)
	ST	%QX1	(* liga motor *)

O valor da entrada %IX1 é carregado para o acumulador, em seguida é feita uma operação lógica AND entre o conteúdo do acumulador e da memória %MX3. O resultado é transferido para a saída %QX1.

9.3 Rótulo (etiqueta)

Cada instrução pode ser precedida por um rótulo, que é um nome seguido do caractere " : ". Ele também pode ser colocado em uma linha que não contenha nenhuma instrução. Os rótulos são utilizados como operandos por certas instruções, tais como saltos. Sua nomenclatura deve obedecer às seguintes regras:

- ♦ O comprimento do nome não deve exceder 16 caracteres.
- ♦ O primeiro caractere deve ser uma letra.
- ♦ Os caracteres restantes podem ser letras, números ou o símbolo (sublinhado).
- ♦ Não pode haver no mesmo programa dois rótulos iguais.

9.4 Modificadores de instruções

A lista a seguir representa os modificadores permitidos para as instruções da linguagem. Devem ser anexados imediatamente após o nome da instrução, sem caractere separador.

- ◆ **N** = inversão lógica do operando;
- ◆ (= operação adiada;
- ◆ C = operação condicional.

O modificador "**N**" indica que o operando deve ser invertido antes de ser utilizado pela instrução. Por exemplo, com a instrução `ANDN PROC1` é feita uma operação lógica AND com o acumulador".

O modificador abrir parênteses " (" indica que a avaliação da instrução deve ser adiada até que seja encontrado o próximo fechar parênteses ") ".

O modificador "C" indica que a instrução deve ser executada somente se o conteúdo atual do acumulador tiver o valor lógico verdadeiro (ou diferente de zero para tipos não booleanos). O modificador "C" pode ser combinado com o modificador "**N**" para indicar que a instrução não deve ser executada, a menos que o resultado seja falso (ou 0 para tipos não booleanos). Para ilustrar este modificador temos o exemplo 2.

Exemplo 2:

```
LD      BTN_ENTR (* lê o botão de entrada *)
JMPC   PROC1    (*somente irá executar a rotina PROC1*)
                    (*se o botão estiver pressionado *)

PROC1 :                                (*execução da rotina PROC1*)
```

A Tabela 9.1 apresenta os principais comandos da linguagem de Lista de Instruções.

Operador	Modificador	Operando	Descrição/significado
LD	N		Carrega o operando para o acumulador
ST	N		Armazena o conteúdo do acumulador no local especificado pelo operando
S		BOOL	Faz com que o valor do operando seja 1
R		BOOL	Faz com que o valor do operando seja 0
AND	N, (Função booleana AND
&	N, (Função booleana AND
OR	N, (Função booleana OR
XOR	N,(Função booleana OU-EXCLUSIVO
ADD			Soma
SUB			Subtração
MUL			Multipliação
DIV			Divisão

Operador	Modificador	Operando	Descrição/significado
GT	(Comparação (Greater Than) maior que (>)
GE	(Comparação (Greater or Equal) maior ou igual que (>=)
EQ	(Comparação (Equal to) igual a (=)
NE			Comparação (Not Equal)
LT	(diferente de {<>} Comparação (Less Than) menor que (<)
LE	(Comparação (Less or Equal) menor ou igual que (<=)
JMP	C,N	Nome_do_Rótulo	Desvia para o rótulo Nome_do_Rótulo
CAL	C,N	Nome_da_função	Invoca a execução de um bloco de funções
RET	C,N		Retorna de uma função ou bloco de função

Tabela 9.1 - Principais operadores da linguagem de Lista de Instruções.

A seguir são descritos os principais operadores.

9.4.1 Operador LD

Mnemônico da palavra inglesa *LOAD*.

- ◆ **Operação:** carrega um valor para o acumulador.
- ◆ **Modificador:** N.
- ◆ **Operando:** expressão constante.

Exemplo 3:

```

LDex:  LD false      (*exemplos de operações LD *)
        LD true      (*resultado = constante booleana FALSE *)
        LD 12        (*resultado = constante booleana TRUE *)
        LD 12        (*resultado = constante analógica inteira*)
        LD 1.1       (*resultado = constante analógica real *)
        LD t#3s      (*resultado = constante temporização *)
        LD boolean_var1 (*resultado = variável booleana *)
        LD analog_var1 (*resultado = variável analógica *)
        LD tmr_var1   (*resultado = variável temporização *)
        LDN boo_var2  (*resultado = NOT ( variável booleana*)

```

9.4.2 Operador ST

Mnemônico da palavra inglesa *STORE*.

- ◆ **Operação:** transfere o conteúdo do acumulador para uma variável.
- ◆ **Modificador:** N.
- ◆ **Operando:** variável interna ou de usuário.

Exemplo 4:

```
(*exemplo de armazenamento de variável binária*)
STBoo:      LD      false
            ST      boo_var1      (* boo_var1= FALSE *)
            STN     boo_var2      (* boo_var2= TRUE *)

(*exemplo de armazenamento de variável analógica*)
STAna:      LD      123
            ST      ana_var1      (* ana_var1= 12 3 *)

(*exemplo de armazenamento de variável analógica*)
STTmr:      LD      t#12s
            ST      tmr_var1      (* tmr_var1= t#12s *)
```

Exemplo 5: Implemente um programa em *Ladder* e em Lista de Instruções (LI) que tenha a tarefa de acender a lâmpada L sempre que a chave CH fechar.

Solução: Um programa simples no qual a atuação de **uma entrada** causa a atuação de **uma saída**, isto é, utiliza as duas instruções principais que são leitura de variável (**LD**) e atribuição de valor (**ST**), terá o seguinte aspecto, em *Ladder* e LI.



Figura 9.2 - Solução do exemplo 5.

O processador efetua a leitura de **A** continuamente e executa um programa que atribui o valor lido à saída **L**. Assim, se a chave CH for fechada, fará com que **A** passe ao nível lógico 1, o que vai fazer com que **L** também passe ao nível lógico 1, atuando sobre a saída e, conseqüentemente, acendendo a lâmpada L.

Exemplo 6: Para um contato A do tipo NF, é preciso fazer a leitura de variável negada **LDN**, conforme visto a seguir:



Figura 9.3 - Solução do exemplo 6.

Neste caso, a partir da instrução **LDN**, o processador efetua a leitura do **complemento lógico** de A e atribui o valor lido à saída **L**.

Exemplo 7: Operação E (AND) - Dada a equação lógica $L = A \cdot B \cdot C$, implemente a função lógica no diagrama *Ladder* e em Lista de Instruções.

Solução: A solução encontra-se na Figura 9.4.

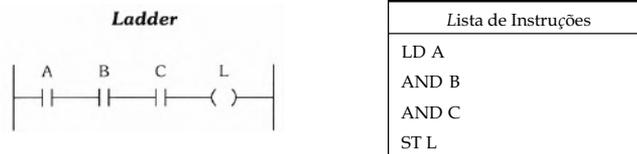


Figura 9.4 - Solução do exemplo 7.

Exemplo 8: Operação OU (OR) - Dada a equação lógica $L = A + B + \bar{C}$, implemente a função lógica no diagrama *Ladder* e em Lista de Instruções.

Solução: A solução pode ser vista na Figura 9.5.

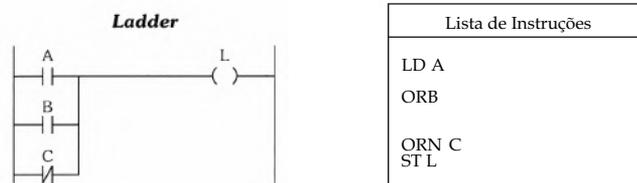


Figura 9.5 - Solução do exemplo 8.

9.4.3 Operador S

É uma instrução de memorização. A letra S é mnemônico da palavra inglesa

Operação: força uma variável booleana a ir para o estado lógico 1 se o acumulador estiver com o valor VERDADEIRO (nível lógico 1). Nenhuma operação é realizada se o acumulador estiver com o valor lógico FALSO (nível lógico 0).

- ◆ **Modificador:** nenhum.
- ◆ **Operando:** variável booleana interna ou de saída.



1. A instrução S (set) existe apenas em programas de CLP e não em um circuito elétrico de chaves ou relés.
2. A instrução S (set) sempre trabalha com a instrução R (reset).

Exemplo 9:

```
(* exemplos de operações S *)
SETex: LD true (* conteúdo do acumulador = TRUE *)
      S   boo_var1 (* boo_var1 = TRUE *)
      LD false (* conteúdo do acumulador = FA LSE *)

      S   boo_var1 (* boo_var1 não é alterada *)
```

Exemplo 10: Faça o diagrama *Ladder* e a Lista de Instruções correspondentes a dois contatos **A** e **B**, NA, em paralelo, e um contato C, NF, em série com ambos. O outro lado do contato C está conectado à bobina do tipo *set* de um relé **L** de auto-retenção.

Solução:

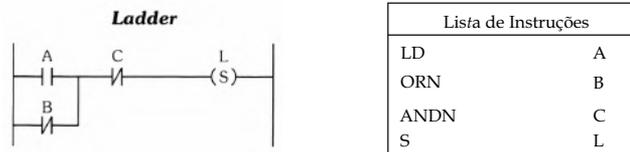


Figura 9.6 - Solução do exemplo 10.

9.4.4 Operador R

É uma instrução que serve para "limpar" o conteúdo da memória. Faz com que o conteúdo de uma memória vá para o valor zero. A letra R é um mnemônico da palavra inglesa *reset*.

Operação: força uma variável booleana a ir para o valor lógico 0 se o valor do acumulador for VERDADEIRO (nível lógico 1). Nenhuma operação é realizada se o valor do acumulador for FALSO (nível lógico 0).

- ◆ **Modificador:** nenhum.
- ◆ **Operando:** variável lógica binária interna ou de saída.



1. A instrução R (reset) existe apenas em programas de CLP e não em um circuito elétrico de chaves ou relés.
2. A instrução R (reset) sempre trabalha com a instrução S (set).

Exemplo 11:

```
RESETEx: LD true (* exemplos de operação R *)
          R boo_var1 (* acumulador = TRUE *)
          ST boo_var2 (* boo_var1 = FALSE *)
          LD false (* boo_var2 = TRUE *)
          R boo_var1 (* acumulador = FALSE *)
          (* nenhuma ação é tomada *)
          (* a variável boo_var1 fica inalterada *)
```

Exemplo 12: Faça o diagrama *Ladder* e a Lista de Instruções correspondentes a dois contatos **A** e **B**, NA, em paralelo, e um contato **C**, NF, em série com ambos. O outro lado do contato **C** está conectado à bobina do tipo *reset* de um relé **L** de auto-retenção.



Figura 9.7 - Solução para o exemplo 12.

9.5 Operações adiadas

Como a linguagem **LL** só possui um registrador, certas operações podem ser adiadas para alterar a ordem natural de execução das instruções. Os parênteses são utilizados para representar as operações adiadas.

- ♦ "(" = indica que a instrução anterior deve ser adiada;
- ♦ ")" = indica que a operação anteriormente adiada deve agora ser executada.

Exemplo 13:

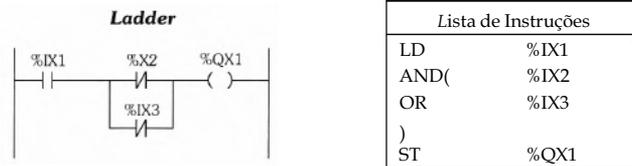


Figura 9.8 - Ilustração para o exemplo 13.

Para a análise da execução do exemplo fornecido, é preciso definir o conceito de pilha (*stack*). Para facilitar a compreensão, fazemos uma analogia com uma

pilha de pratos. Ao empilhar diversos pratos, o último empilhado será o primeiro a ser retirado. Este conceito é também conhecido pela sua abreviação da língua inglesa LIFO - *Last Input First Output*.

Ao encontrar o modificador " (", o conteúdo do acumulador e o operador são colocados na pilha. Da mesma maneira, quando o operador ") " é encontrado retira-se o último elemento da pilha e executa-se a operação adiada com o conteúdo atual do acumulador.

É executada da seguinte maneira:

```
LD      %IX1
```

O conteúdo da entrada %IX1 é transferido para o acumulador.

A instrução seguinte é:

```
AND     (%IX2
```

Ao encontrar o operador "AND(", o conteúdo do acumulador e a operação adiada são movidos para a pilha e o operando seguinte (%IX2) é copiado para o acumulador.

Então, ao final da segunda linha temos:

♦ **Pilha:** %IX1 AND (

♦ **Acumulador:** %IX2

Na terceira linha é feita a operação OR %IX3 com o conteúdo atual do acumulador, neste caso %IX2.

Na quarta linha, ao encontrar o operador ") ", é retirado o conteúdo da pilha (%IX1) e executada a operação adiada (AND) com o resultado atual do acumulador. Finalmente o resultado é transferido para a saída pela instrução: ST %QX1.

Existem duas maneiras válidas para implementar a operação adiada do exemplo anterior: carregamento explícito do operador ou forma simplificada, Figura 9.9.

Num.	Descrição/exemplo
1	Carregamento explícito do operador
	AND (LD %IX2 (nota 1) OR %IX3)
2	Forma simplificada
	AND(%IX2 OR %IX3)
Nota 1 No formato 1 o operador LD pode ser modificado ou substituído por outra operação ou chamada de função.	

Figura 9.9 - Duas maneiras de programar instruções adiadas.

Exemplo 14:

Deseja-se avaliar o resultado da seguinte expressão lógica:

$$res := a1 + (a2 (a3 + a4) a5) + a6$$

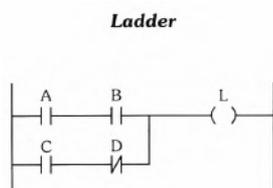
Como pode ser observado, algumas expressões são avaliadas antes de outras, especificadas com a utilização de parênteses para indicar a maior prioridade. Uma implementação em LI pode ser:

```

Delayed: LD a1          (* acumulador = a1; *)
          (* pilha: {}; *)
          OR (          (* OR adiado *)
LD a2          (* acumulador = a2 *)
          (* pilha: {a1 OR}; *)
AND(          (* AND adiado *)
LD a3          (* acumulador = a3 *)
          (* pilha: {a1 OR; a2 AND}; *)
OR a4          (* resultado = a3 OR a4; *)
          )          (* executa o último elemento da pilha (a2 AND) *)
          (* com o conteúdo atual do acumulador r *)
          (* acumulador = a2 AND (a3 OR a4); *)
          (* pilha: {a1 OR}; *)
AND a5          (* acumulador = a2 (a3+a4) a5 *)
          )          (* executa o último elemento da pilha a1 OR *)
          (* com o conteúdo atual do acumulador r *)
          (* a cumula do r= a1 + (a2 (a3+ a4) a5); *)
          (* pilha: {}; *)
          OR a6          (* acumulador= a1 + (a2 (a3 + a4) a5) + a6; *)
ST resultado (* resultado = acumulador *)
    
```

Exemplo 15: Dada a equação lógica $L = (A \cdot B) + (C \cdot \bar{D})$, implemente em Ladder e em Lista de Instruções.

Solução:



Lista de Instruções	
LD	A
AND	B
OR(
LD	C
ANDN	D
)	
ST	L

Figura 9.10 - Solução do exemplo 15.

Este mesmo programa pode ser reescrito utilizando relés auxiliares, isto é regiões de memória interna utilizadas para armazenamento temporário de informações identificadas como M_1 , M_2 , M_3 e assim sucessivamente. É vantajoso quanto à clareza do programa, porém desvantajoso em relação ao uso da quantidade de memória.

Desta maneira, o programa anterior pode ser refeito apresentando o mesmo comportamento sob o ponto de vista lógico, conforme ilustra a Figura 9.11.

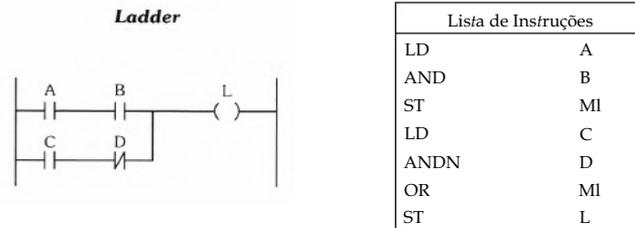


Figura 9.11 - Implementação da equação $L = (A \cdot B) + (C \cdot \bar{D})$ em Ladder e LI.

Exemplo 16: Dada a equação lógica $L = (A + \bar{B}) \cdot (\bar{C} + D)$, implemente em Ladder e LI.

Solução:

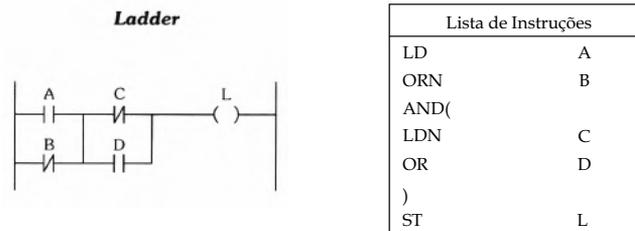
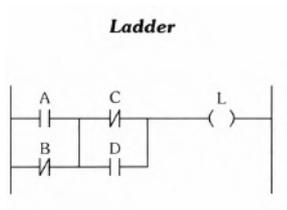


Figura 9.12 - Solução do exemplo 16.

A Figura 9.13 exibe a solução para o exemplo anterior, utilizando relés auxiliares.

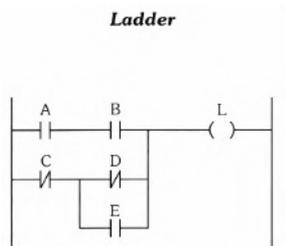


Lista de Instruções	
LD	A
OR	B
ST	MI
LDN	C
OR	D
AND	MI
ST	L

Figura 9.13 - Solução do exemplo 16 com o uso de relés auxiliares.

Exemplo 17: Dada a equação lógica $L = A \cdot B + \bar{C}(\bar{D} + E)$ implemente em linguagem *Ladder* e LI.

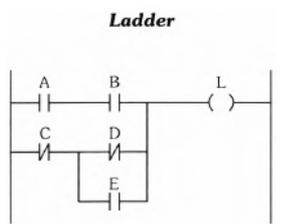
Solução: A Figura 9.14 mostra a solução.



Lista de Instruções	
LD	A
AND	B
OR(
LDN	C
AND(
LDN	D
OR	E
)	
)	
ST	L

Figura 9.14 - Solução do exemplo 17.

A Figura 9.15 descreve outra solução para o exemplo 17, agora utilizando relés auxiliares.



Lista de Instruções	
LD	A
AND	B
ST	MI
LDN	D
OR	E
ANDN	C
OR	MI
ST	L

Figura 9.15 - Solução do exemplo 17 com relés auxiliares.

9.6 Mnemônicos de alguns fabricantes

Antes do surgimento da norma IEC 61131-3, cada fabricante utilizava seu próprio conjunto de mnemônicos. Embora muito parecidos entre si, eram diferentes de um fabricante para outro. Assim, antes de implementar um programa em linguagem de LI em uma aplicação real, deve-se realizar um estudo detalhado do manual do fabricante para determinar os mnemônicos equivalentes à norma IEC 61131-3. A título de exemplo, na Tabela 9.2 são fornecidos os mnemônicos de alguns fabricantes.

IEC61131-3	Mitsubishi	OMRON	SIEMENS S7-200
LD	LD	LD	LD
LDN	LDI	LDNOT	LDN
AND	AND	AND	A
ANDN	ANI	ANDNOT	AN
OR	OR	OR	O
ORN	ORI	ORNOT	ON
ST	OUT	OUT	=

Tabela 9.2 - Mnemônicos de alguns fabricantes e seus correspondentes na norma IEC 61131-3.

9.6.1 Operador JMP

- ◆ **Operação:** salta a execução para um rótulo.
- ◆ **Modificadores:** C, N.
- ◆ **Operando:** rótulo definido no programa.

Exemplo 18: O exemplo seguinte testa o valor de uma variável analógica chamada seletor que pode conter 0 ou 1 ou 2. Existem três variáveis booleanas: b0, b1 e b2 que assumirão o valor 1 caso a variável seletor contenha 0, 1 ou 2 respectivamente. Para solucionar este exemplo utiliza-se a função JMPC cuja execução é desviada conforme o valor da variável seletor.

```

JMPex: LD seletor          (* seletor = 0 ou 1 ou 2 *)
      ANY_TO_BOOL        (* conversão para valor binário *)
      JMPC TESTEI        (* Se seletor > 0 pula para TESTEI *)
      LD true            (* Se seletor = 0 então *)
      ST b0              (* b0 = TRUE *)
      JMP LBL_END        (* final do programa *)
Testei: LD seletor
      SUB 1              (* diminui o valor do seletor *)
                          (* seletor vai para 0 ou 1 *)

```

```

        ANY_TO_BOOL      (* conversão para valor binário *)
        JMPC TESTE2      (* Se resultado > 0 pula para TESTE2 *)
        LD true          (* se resultado = 0 então *)
        ST b1            (* b1 = TRUE *)
        JMP LBL_END      (* final do programa *)
                        (* última possibilidade *)

Teste2: LD true
        ST b2            (* b2 = TRUE *)
        LBL_END:        (* final do programa *)

```

9.6.2 Operador RET

- ♦ **Operação:** termina a execução do programa. Se a sequência LI é uma função, o conteúdo do acumulador será o resultado a ser retornado para o programa que a chamou.
- ♦ **Modificadores:** C, N.
- ♦ **Operando:** nenhum.

Exemplo 19: O exemplo seguinte é uma sub-rotina chamada pelo programa principal. A sub-rotina tem por finalidade acionar o motor1, motor2 ou motor3 conforme o valor de uma variável analógica chamada seletor, que pode conter 0 ou 1 ou 2. O valor do seletor deve ser retomado para a rotina principal. Para solucionar este exemplo utiliza-se a função RET.

```

RETex: LD seletor      (* seletor = 0 ou 1 ou 2 *)
        ANY_TO_BOOL    (* conversão para binário *)
        JMPC teste1    (*se seletor > 0 pula para TESTE1*)
        LD TRUE        (* se seletor = 0 então *)
        ST motor1      (* liga motor1 *)
        LD 0           (* carrega 0 para o acumulador*)
        RET            (* retorna 0 para rotina principal *)

Testei: LD seletor
        SUB 1          (* diminui a variável seletor *)
        ANY_TO_BOOL    (* conversão para binário *)
        JMPC teste2    (*se resultado > 0 pula para TESTE2*)
        LD true        (* se resultado = 0 então *)
        ST motor2      (* liga motor2 *)
        LD 1           (* carrega 1 para o acumulador*)
        RET            (* retorna 1 para rotina principal *)

Teste2: LD true
        ST motor3      (* liga motor3 *)
        LD 2           (* carrega 2 para o acumulador*)
        RET            (* retorna 2 para rotina principal *)

```

9.7 Contadores

Os blocos podem ser chamados de várias maneiras e os fabricantes têm alguma liberdade de implementação.

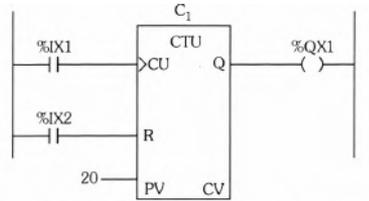


Figura 9.16 - Exemplo de um contador crescente.

Vamos implementar o diagrama da Figura 9.16 de duas maneiras diferentes.

◆ Primeira forma

É a mais compacta. Consiste em utilizar a função de chamada a funções CAL seguida de uma lista de entradas.

```
CAL C1(CU := %IX1, R := %IX2, PV := 20)
LD C1.Q
ST %QX1
```

◆ Segunda forma

Fazer o carregamento de cada uma das entradas e ao final chamar a função contador através da função CAL.

```
LD %IX1
ST C1.CU (* CU := %IX1 *)
LD %IX2
ST C1.R (* R := %IX2 *)
LD 20
ST C1.PV (* PV := 20 *)
CAL C1
LD C1.Q
ST %QX1
```

A Figura 9.17 apresenta outra implementação. Na primeira linha é carregado o valor do contato ligado à entrada de contagem crescente (CU). Na segunda é chamada a função CTU.

Pela norma IEC 61131-3 as funções podem ser chamadas diretamente, sem a necessidade de um operador que as preceda. De fato, o nome da função pode ser considerado um operador. Os parâmetros passados são: o endereço do contador, o contato que está ligado à entrada de *reset* e o valor de PV.

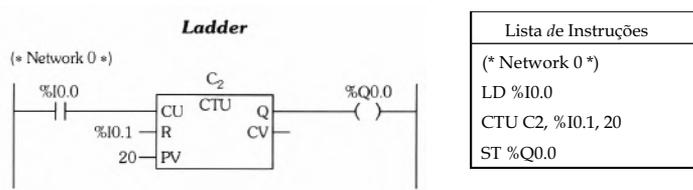


Figura 9.17 - Implementação de um contador crescente em um CLP que segue a norma IEC 61131-3.

Outra forma ainda é seguida pela Siemens na sua linha de CLPs de pequeno porte (S7-200). A Figura 9.18 ilustra uma possível implementação nesses controladores.

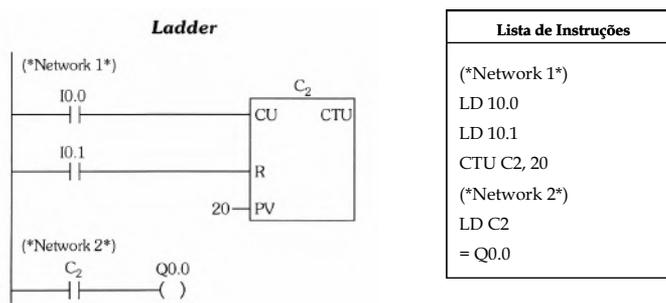


Figura 9.18 - Implementação de um contador crescente no CLP S7-200 da Siemens.

Os possíveis operadores para contadores estão na Tabela 9.3.

CU, R, PV	CTU (contador crescente)
CD, DPV	CTD (contador decrescente)
CU, CD, RL, DPV	CTUD (contador bidirecional)

Tabela 9.3 - Operadores válidos para os contadores de acordo com a norma IEC 61131-3.

9.8 Temporizadores

Na Figura 9.19 encontra-se a implementação de um temporizador TON no CLP IPC PSI (Festo).

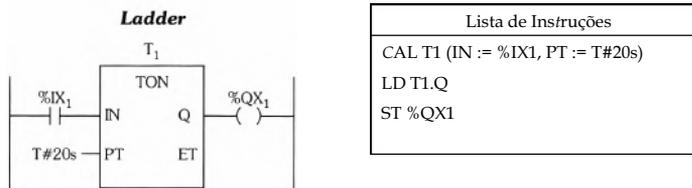


Figura 9.19 - Implementação de um temporizador TON no CLP da Festo IPC PS1 Professional.

A Figura 9.20 mostra outra implementação em controlador que segue a norma IEC 61131-3.

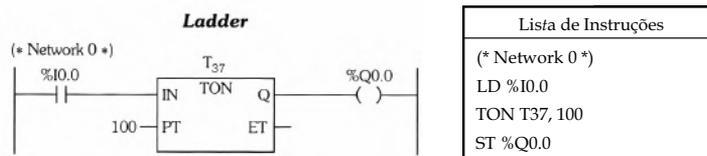


Figura 9.20 - Implementação de um temporizador TON em um CLP que segue a norma IEC 61131-3.

A Figura 9.21 exibe a implementação nos CLPs S7-200 da Siemens.

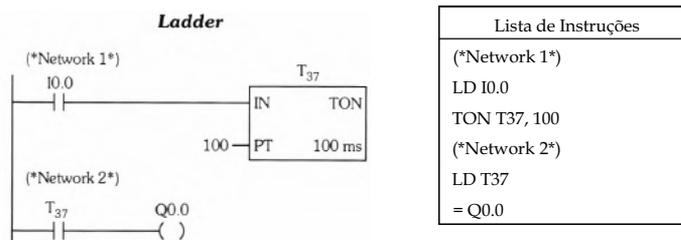


Figura 9.21 - Implementação da função TON no CLP S7-200 da Siemens em Ladder e em LI.

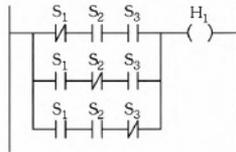
As instruções podem conter todos os tipos de operador de entrada padrão, conforme a Tabela 9.4.

IN, PT	TP (temporizador de pulso)
IN, PT	TON (temporizador com retardo para ligar)
IN, PT	TOF (temporizador com retardo para desligar)

Tabela 9.4 - Entradas disponíveis para os temporizadores de acordo com a norma IEC 61131-3.

9.9 Exercícios propostos

1. Faça a equação booleana, o diagrama *Ladder* e a Lista de Instruções correspondentes a duas chaves **A** e **B** (as duas são do tipo NA) em paralelo, ambas em série com outra chave **C** (do tipo NF), utilizadas para ligar a bobina de um relé **L**.
2. Elabore a equação booleana, o diagrama *Ladder* e a Lista de Instruções correspondentes a duas chaves **A** (do tipo NF) e **B** (do tipo NA) em paralelo, ambas em série com outras duas chaves **C** e **D** (ambas do tipo NA) em paralelo, utilizadas para ligar a bobina de um relé **L**.
3. Faça o diagrama *Ladder* e a Lista de Instruções correspondentes à equação booleana $L = A \cdot (\overline{B} + C) + BD$
4. Faça o diagrama *Ladder* e a Lista de Instruções correspondentes à equação booleana $L = A \cdot (\overline{B} + \overline{C}) + D$.
5. Faça o diagrama *Ladder* e a Lista de Instruções correspondentes à equação booleana $L = \overline{B} + C \cdot D + A \cdot (\overline{C} + E)$.
6. Obtenha o programa em Lista de Instruções a partir do diagrama *Ladder* a seguir:



7. Obtenha o diagrama *Ladder* a partir dos programas em Lista de Instruções a seguir.

LD	I0
ANDN	U
ST	Q0
LD	I2
OR	I3
ORN	I4
AND	I1
ST	Q1
LDN	I3
AND(I4
OR(I1
ANDN	I2
)	
ST	Q2

8. Obtenha o diagrama Ladder a partir dos programas em Lista de Instruções a seguir:

LD	%I0.1
OR	%I0.2
ANDN	%I0.0
ST	%Q0.0
LD	%I0.3
ANDN	%I0.1
OR(
LDN	%I0.2
AND(
LD	%I0.5
ORN	%I0.4
)	
)	
ST	%Q0.2

Grafcet/SFC

O Grafcet surgiu no ano de 1977 em um grupo de trabalho da AFCET (Association Française pour la Cybernétique Economique et Technique, Associação Francesa para a Cibernética Económica e Técnica). Em junho do ano de 1982 criou-se a norma francesa UTE NF C 03-190 (Diagrama funcional Grafcet para a descrição dos sistemas lógicos de comando).

A criação do Grafcet foi necessária, entre outros motivos, devido a dificuldades para a descrição de processos com várias etapas simultâneas utilizando linguagens normais de programação (diagramas de fluxo e linguagens de uso corrente na informática).

Trata-se de uma técnica criada para a modelagem de sistemas seqüenciais, inicialmente desenvolvida na França e conhecida como Graphe Fonctionnel *de* Commande Etape/Transition. A sua evolução e adoção mundiais resultaram em uma norma da Comissão Eletrotécnica Internacional denominada IEC 848. Posteriormente foi criada uma linguagem baseada no Grafcet, chamada de SFC (Sequential Function Chart) ou seqüenciamento gráfico de funções.

Por meio do Grafcet é possível modelar uma grande variedade de sistemas seqüenciais, desde os mais simples até os mais complexos.

O Grafcet é considerado uma metodologia gráfica independente da tecnologia associada ao sistema modelado. Foi desenvolvido a partir das redes de Petri. Isso quer dizer que se trata de uma ferramenta de modelagem comportamental aplicável a sistemas elétricos, pneumáticos, hidráulicos, eletromecânicos, entre outros. A modelagem pode ser aplicada em um número praticamente ilimitado de sistemas desde que eles sejam seqüenciais e evoluam discretamente.

Um **sistema combinacional** é aquele em que as saídas dependem somente da combinação das entradas em um dado instante. Já um **sistema seqüencial** é aquele em que as saídas dependem tanto da combinação das entradas naquele instante como também do estado em que se encontram.

Podemos dividir em cinco etapas a modelagem de um processo que utiliza Grafcet:

- ♦ Especificação do processo;
- ♦ Divisão do processo em etapas;
- ♦ Descrição da parte seqüencial para o controle das etapas;
- ♦ Desenho da parte combinacional de cada etapa;
- ♦ Implementação do processo.

10.1 Conceitos básicos de Grafcet

A representação de um sistema em Grafcet é uma estrutura gráfica composta de uma simbologia particular. Na Figura 10.1 temos as principais partes componentes de um Grafcet.

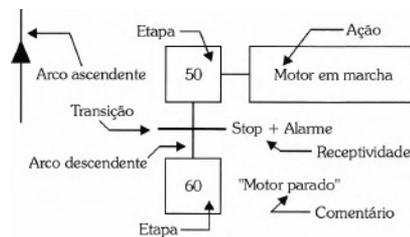


Figura 10.1 - Elementos básicos do Grafcet.

Para o estudo do Grafcet será utilizado o *software* Zelio Soft porque dispõe da linguagem SFC, apresenta interface amigável de programação, possui simulador e, principalmente, é gratuito e pode ser baixado facilmente da Internet. Sua utilização é apenas um recurso didático para auxiliar o entendimento da estrutura do Grafcet e da linguagem SFC. Após a aquisição desses conceitos, é possível escolher outro controlador que atenda à necessidade da aplicação desejada.

Na Figura 10.2 há uma representação desse diagrama no *software* Zelio Logic, utilizando o modo de programação FBD com as instruções de SFC.

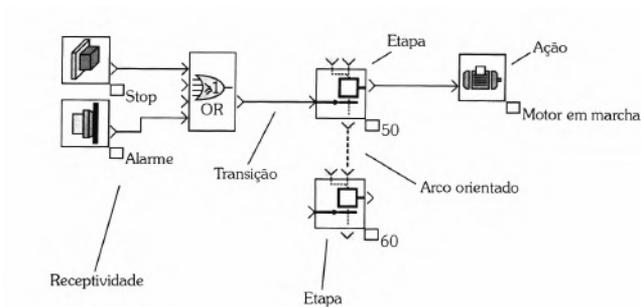


Figura 10.2 - Representação dos elementos básicos do SFC no software Zelio Logic.

O Grafcet é um gráfico fechado e cíclico (grafo) composto de etapas, transições e arcos orientados. Os arcos ligam etapas a transições e transições a etapas. Uma etapa pode ter um determinado número de ações associadas. As transições sempre têm uma receptividade associada. Uma receptividade é dada na forma de uma expressão lógica e está sempre relacionada a uma certa transição.

No Grafcet, um sistema seqüencial evolui por etapas. Uma etapa simboliza um estado ou parte de um estado de um sistema. O estado representa a condição em que se encontra um determinado sistema para um dado instante. A Figura 10.3 mostra como os estados podem representar um sistema.

- ♦ Lâmpada acesa
- ♦ Lâmpada apagada
- ♦ Motor girando à direita
- ♦ Motor girando à esquerda
- ♦ Motor parado

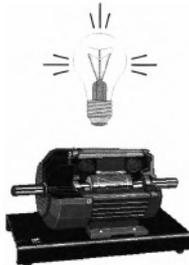


Figura 10.3 - Representação de sistemas por meio de estados.

Em um Grafcet todos os estados do sistema têm um elemento de memória denominado etapa. Cada etapa denota um comportamento específico do sistema, que é função do modo como as suas entradas evoluíram seqüencialmente no tempo desde o momento em que entrou em funcionamento. Assim, podemos dizer que um sistema seqüencial estável não muda de etapa enquanto não sofrer excitação externa.

Uma etapa é simbolicamente representada por um quadrado e identificada por um número ou combinação alfanumérica no seu interior, como está representado na Figura 10.1. Em qualquer instante uma etapa encontra-se em dois estados possíveis: ativa ou inativa. Quando o sistema está em uma determinada etapa, diz-se que essa etapa está ativa.

Desta forma, o sistema pode realizar ações associadas a essa etapa.

As ações são representadas por retângulos colocados à direita das etapas às quais estão associadas. Dentro do retângulo coloca-se a descrição da ação. Uma etapa pode não ter uma ação associada, como ilustra a Figura 10.2 (etapa 60). Da mesma maneira, podemos ter um número teoricamente ilimitado de ações em uma determinada etapa. As ações relacionadas a uma etapa deixam de ser executadas quando a etapa se torna inativa.

As etapas que se encontram ativas no momento em que o sistema entra em funcionamento são designadas como iniciais. Qualquer Grafset deve ter pelo menos uma etapa inicial. São representadas por um quadrado duplo. A Figura 10.4 ilustra a etapa inicial do Grafset e a sua representação em SFC no *software* Zelio Logic.

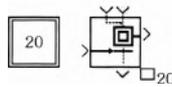


Figura 10.4 - Etapa inicial e sua representação no software Zelio Logic.

Entre duas etapas quaisquer sempre deve haver uma única transição, a qual representa a possibilidade de um sistema evoluir de uma etapa para outra seguindo um caminho ou trajetória, desde que seja satisfeita uma condição lógica específica, chamada de receptividade.

As transições são representadas por traços cheios horizontais. Ao seu lado direito sempre há uma expressão lógica binária que define a sua receptividade. Uma receptividade exprime as condições que terão de ser satisfeitas para que a transição seja transposta, como mostra a Figura 10.5. Ao seu lado esquerdo deve ser colocado um identificador que represente a transição à qual estão associadas as receptividades.



Figura 10.5 - Transição e receptividade associada.

As etapas e transições estão ligadas por arcos orientados, que formam os caminhos da evolução do Grafset que compõem um sistema. São representados freqüentemente por linhas retas. Setas indicam a orientação da ligação, e na ausência delas a evolução deve ser orientada de cima para baixo ou da esquerda para a direita.

10.2 Regras de evolução do Grafcet

O Grafcet tem uma particularidade importante: é uma metodologia executável. É possível associar uma alteração do comportamento do sistema modelado a uma evolução temporal do Grafcet que o representa.

Desta forma, pode-se modelar não só a funcionalidade ou operacionalidade do sistema, mas também o seu comportamento em um determinado instante. A

evolução temporal do Grafcet está relacionada aos seguintes pontos:

- ◆ O processo é composto de etapas que serão ativadas de forma seqüencial.
- ◆ Ativação e desativação de etapas.
- ◆ Transposição de etapas.
- ◆ Alteração das ações realizadas.
- ◆ Uma ou várias ações se associam a cada etapa. Essas ações somente estão ativas quando a etapa correspondente também estiver.

O Grafcet possui um grande número de regras de evolução. Neste livro vamos abordar as mais importantes, que são as seguintes:

- ◆ Quando o sistema entra em funcionamento, somente as etapas iniciais estão ativas.
- ◆ Para que uma transição seja transposta, é necessário que a etapa anterior à transição esteja ativa e a receptividade que está associada a ela seja verdadeira.
- ◆ Quando uma transição é transposta, a etapa anterior é desativada e a posterior ativada.

Para se observar e compreender melhor a evolução de um Grafcet, é importante convencionar uma simbologia capaz de distinguir etapas ativas e inativas. Sendo assim, será colocado um ponto negro no interior da etapa para indicar que ela se encontra ativa em um determinado instante. As etapas inativas não contêm a marca. A Figura 10.6 exhibe essa representação juntamente com os blocos SFC utilizados no software Zelio Logic.

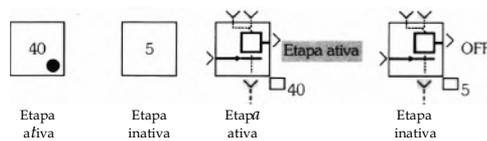


Figura 10.6 - Etapas ativas e inativas e sua respectiva representação SFC no software Zelio Logic.

Assim podemos definir as regras de evolução do Grafcet, como ilustra a Figura 10.7.

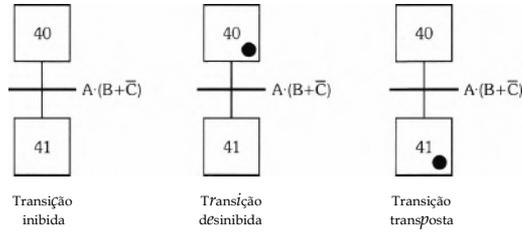


Figura 10.7 - Exemplo de evolução do Grafcet.

Na parte esquerda da figura é representado um Grafcet com ambas as etapas inativas. Devido ao fato de a etapa 40 estar inativa, a transição 40/41 é dita inibida, ou seja, ela não pode ser transposta mesmo que sua receptividade dada pela expressão lógica $A \cdot (B + \bar{C})$ seja verdadeira.

Quando a etapa 40 tornar-se ativa, a transição 40/41 é automaticamente desinibida; isso quer dizer que será transposta logo que a expressão $A \cdot (B + \bar{C})$ obtiver o valor lógico 1. Quando isso ocorrer, a etapa 41 passa a estar ativa e a 40 torna-se inativa. Nesse instante, a transição 40/41 volta a estar inibida. As Figuras 10.8, 10.9 e 10.10 mostram a evolução do exemplo de Grafcet da Figura 10.7 implementado em SFC no Zelio Logic 2.

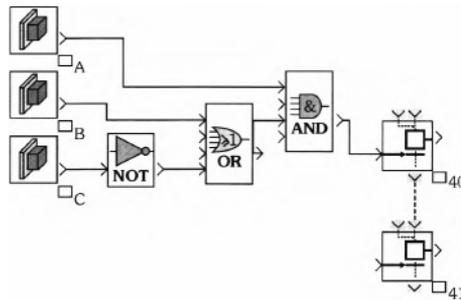


Figura 10.8 - A etapa 40 se encontra inativa, portanto a transição para a etapa 41 está inibida.

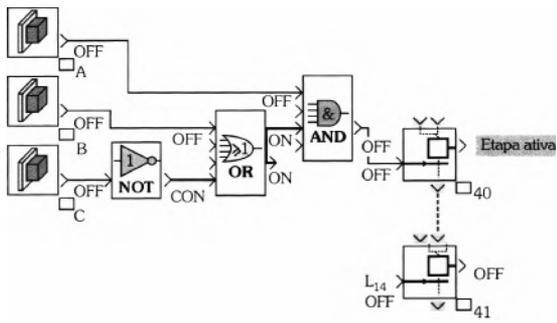


Figura 10.9 - A etapa 40 se encontra ativa, portanto a transição para a etapa 41 está desinibida.

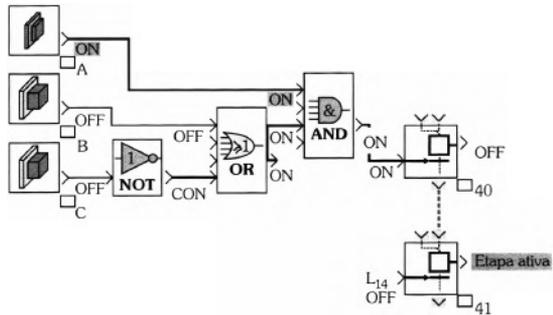


Figura 10.10 - Estando a etapa 40 ativa e a receptividade verdadeira, ocorre a transição para a etapa 41.

10.2.1 Regras de sintaxe

Não podem existir duas transições consecutivas entre duas etapas. A Figura 10.11 representa uma sintaxe **incorreta** de Grafcet, pois falta uma etapa entre as transições 7 e 8. Para corrigir este problema, pode-se inserir uma etapa entre as transições ou colocar as duas condições em uma única transição.

Também não pode haver duas etapas consecutivas sem transição intermediária. A Figura 10.12 descreve um Grafcet **incorreto** devido à falta dessa transição. Para tornar o Grafcet correto, é possível suprimir uma das etapas, colocando as ações em uma única etapa.

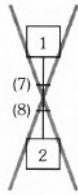


Figura 10.11 - Grafset incorreto (transições consecutivas).

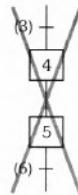


Figura 10.12 - Grafset incorreto (etapas consecutivas sem transição).

10.3 Ações associadas às etapas

As ações são elementos fundamentais do Grafset, pois são responsáveis pela alteração das saídas. É válido associar múltiplas ações a uma etapa. A Figura 10.13 mostra duas formas de representação equivalentes junto com a sua respectiva implementação em SFC no *software* Zelio. As diversas ações relacionadas a uma etapa iniciam-se simultaneamente, e a ordem em que são escritas é irrelevante.

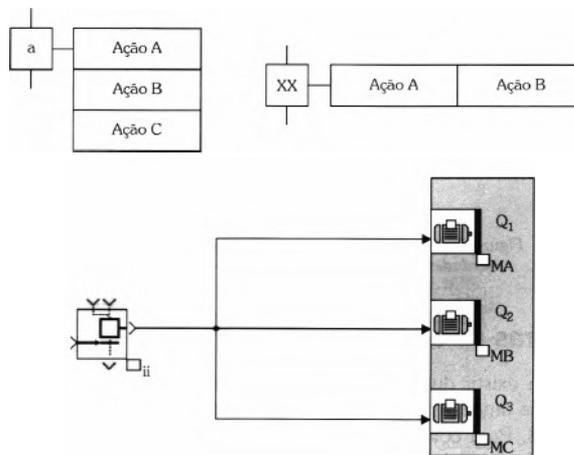


Figura 10.13 - Múltiplas ações associadas à mesma etapa e sua representação no *software* Zelio Logic.

Ações contínuas: são aquelas acionadas continuamente, ou seja, ficam ativas durante todo o tempo em que a etapa a que estão associadas também estiver ativa. Na Figura 10.14, por exemplo, o motor conserva-se ligado somente durante o tempo em que a etapa 05 permanecer ativa.

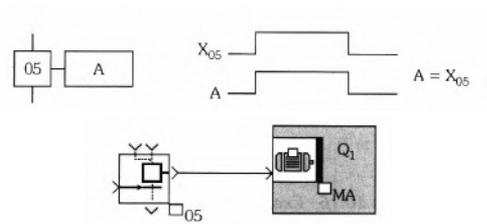


Figura 10.14 - Ação contínua e sua representação em SFC no Zelio Logic.

Ações condicionais: são aquelas que, além da ativação da etapa, também necessitam de que uma condição lógica adicional seja satisfeita para se tornarem verdadeiras. A Figura 10.15 fornece um exemplo de ação condicional, em que M representa motor em movimento e B, botão pressionado. Na etapa 12 o motor fica em movimento somente se a etapa estiver ativa e a botoeira pressionada. Desta forma, a ação M é verdadeira segundo uma expressão lógica.

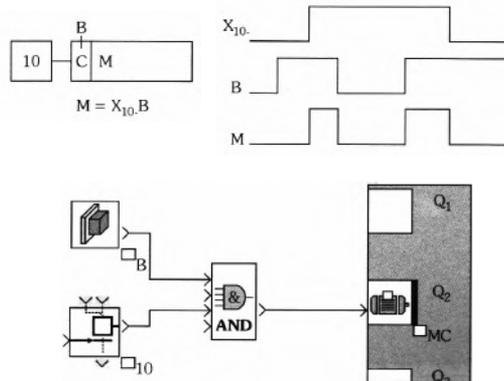


Figura 10.15 - Exemplo de ação condicional e sua representação em SFC no Zelio Logic.

Ações com retardo: são usualmente representadas como na Figura 10.16. A letra D (de/ayed) colocada no retângulo de ação representa uma ação atrasada. Na Figura 10.16 o motor só vai ser ligado após a etapa 10 estar ativa por cinco segundos. Observe que a ação M não chega a ser executada se a etapa 10 se tornar inativa antes de completar os cinco segundos.

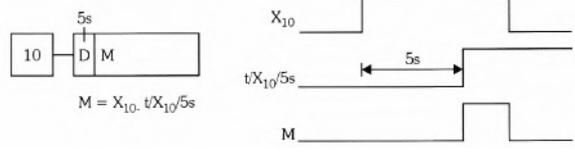


Figura 10.16 - Exemplo de ação com retardo.

Para a aplicação desse tipo de ação no software Zelio Logic, utilizou-se um temporizador (Timer A/C) e foi parametrizado um tempo de cinco segundos de atraso (atraso arranque), como ilustra a Figura 10.17.

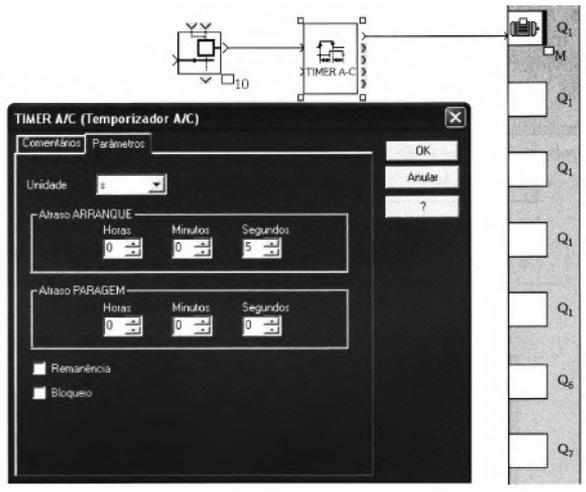


Figura 10.17 - Aplicação de ação com retardo no software Zelio Logic.

Ação limitada: ocorre logo após a ativação da etapa e durante um tempo especificado. A Figura 10.18 descreve o comportamento da ação limitada no tempo.

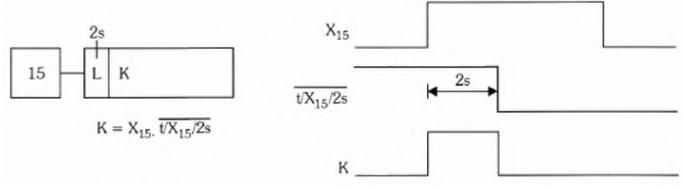


Figura 10.18 - Exemplo de ação limitada.

Para a implementação dessa ação no *software* Zelio Logic, utilizou-se o mesmo temporizador (*Timer B/H*) e foi parametrizado um tempo de dois segundos de limite (atraso paragem), como demonstra a Figura 10.19.

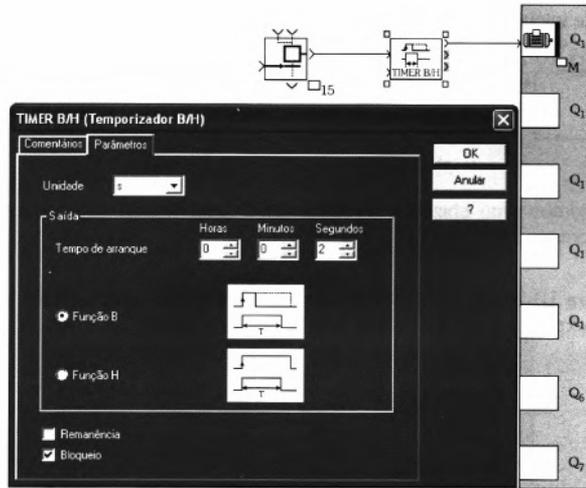


Figura 10.19 - Aplicação de ação limitada no software Zelio Logic.

Ação impulsional: é similar à ação limitada ao tempo, entretanto esta é ativada uma única vez em um tempo muito curto, igual ao ciclo de varredura do CLP. A letra P (*pulse*) surge no elemento de ação como o identificador da ação impulsional. A Figura 10.20 ilustra o comportamento da ação impulsional que tem como função incrementar um contador.

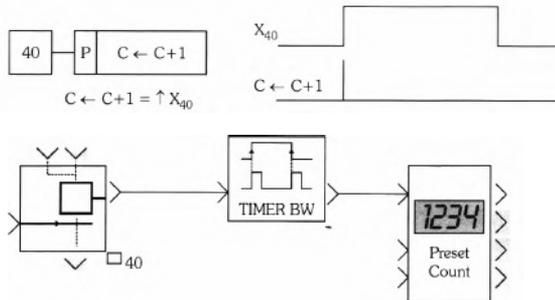


Figura 10.20 - Exemplo de ação impulsional e sua representação no software Zelio Logic.

Ações memorizadas: as saídas são ativadas em uma etapa e desativadas em outra. Essa ação é realizada em duas etapas, sendo a que aciona a ação *set* e a que desliga a ação *reset*. Se uma ação já tiver sido ativada anteriormente, um novo *set* não tem efeito. Assim como um *reset* não tem efeito se uma ação não foi previamente iniciada pela ação *set*.

A Figura 10.21 exibe o comportamento das instruções memorizadas.

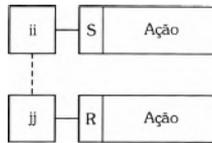


Figura 10.21 - Representação de ações memorizadas.

A Figura 10.22 indica o comportamento de uma ação memorizada juntamente com a sua expressão lógica.

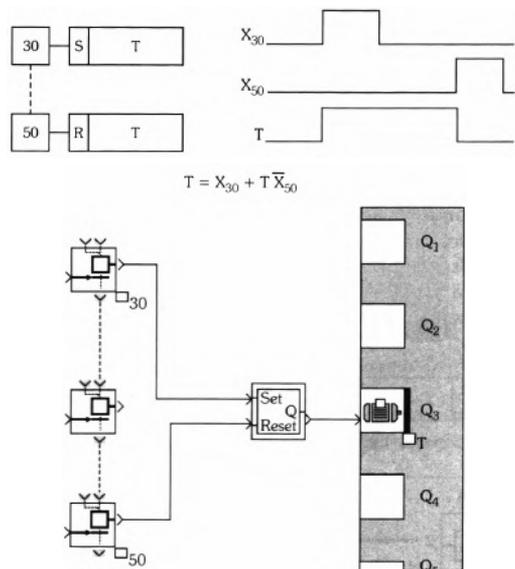


Figura 10.22 - Exemplo de ação memorizada em Grafcet e sua representação em SFC no Zelio Logic.

As ações podem ter mais do que uma condicionante. Desta maneira, uma ação pode ter uma condição do tipo DL, isto é, ser atrasada e limitada. Neste caso, a ação inicia com um atraso D relativo à ativação da etapa e termina quando o limite de tempo L é atingido, como ilustra a Figura 10.23.

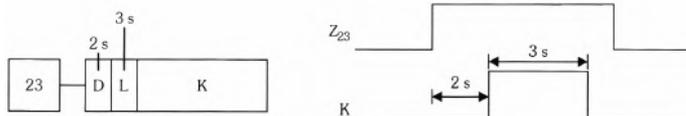


Figura 10.23 - Ação atrasada e limitada.

Para a aplicação no *software* Zelio Logic foi utilizada uma combinação dos temporizadores de atraso (*Timer A/C*) e limitados (*Timer B/H*), como mostra a Figura 10.24.

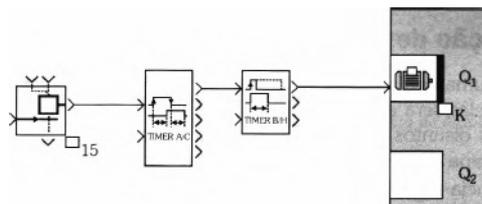


Figura 10.24 - Aplicação da ação atrasada e limitada no software Zelio Logic.

As ações podem ser classificadas em:

- ◆ **Internas:** produzem em um equipamento de controle, por exemplo, temporizadores, contadores, operações matemáticas etc.
- ◆ **Externas:** produzidas sobre o processo, por exemplo, abrir ou fechar uma válvula, ligar ou desligar um motor etc.

10.4 Estruturas básicas do Grafcet

10.4.1 Seqüência única

Uma seqüência única é uma sucessão alternada de etapas e transições em que as etapas tornam-se ativas. Desta forma, uma seqüência fica ativa quando, no mínimo, uma de suas etapas estiver ativa. É considerada inativa quando todas as suas etapas estão inativas.

A Figura 10.25 desenha uma estrutura de Grafset em seqüência única.

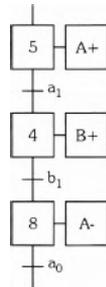


Figura 10.25 - Representação de Grafset em seqüência única.

10.4.2 Seleção de seqüências

A partir de uma determinada etapa, existem dois ou mais caminhos possíveis, e somente um deles será escolhido de acordo com as transições. Não é necessário que os caminhos distintos tenham o mesmo número de etapas. Na Figura 10.26, se estamos na etapa 8 e a receptividade **b** for verdadeira e **a** falsa, o sistema evolui para a seqüência à direita (etapa 2). Caso **c** seja verdadeira e **b** falsa, o sistema evolui pela seqüência da esquerda (etapa 9). Ambas as seqüências convergem na etapa 5.

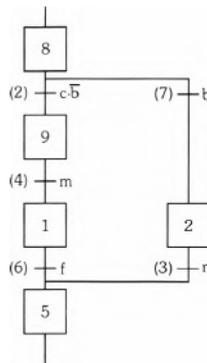


Figura 10.26 - Representação de Grafset de seleção de seqüências.

10.4.3 Salto de etapas

É um caso particular de seleção entre duas seqüências em que uma delas não tem nenhuma etapa. Na Figura 10.27, se o sistema estiver na etapa 3 e a receptividade c é verdadeira e b é falsa, ativa-se a etapa 6, sem passar pelas etapas 4 e 5.

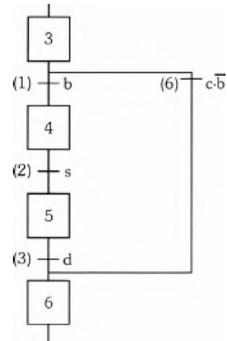


Figura 10.27 - Representação de Grafset com salto de etapas.

10.4.4 Repetição de seqüência

Refere-se ao salto de etapas em sentido ascendente, de forma que se repita a seqüência de etapas anteriores ao salto. Na Figura 10.28, a seqüência formada pelas etapas 2 e 3 repete-se até que a receptividade b seja falsa e c verdadeira.

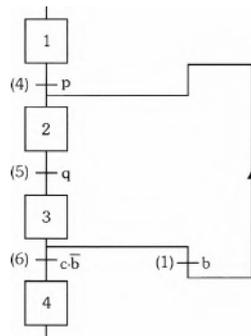


Figura 10.28 - Representação de Grafset com repetição de seqüência.

10.4.5 Paralelismo

Dois ou mais processos são ditos paralelos se, a partir de uma determinada etapa, existem duas ou mais seqüências a serem executadas simultaneamente. Não é necessário que as diferentes seqüências tenham o mesmo número de etapas.

Indica-se o início das seqüências paralelas por uma linha horizontal dupla depois da transição correspondente. Da mesma maneira, define-se o final das seqüências paralelas com outra linha horizontal dupla antes da transição correspondente, e essa transição só é desinibida quando todas as etapas imediatamente anteriores estiverem ativas. Na Figura 10.29, ao transportar a transição (4) ativam-se as etapas 2 e 3, as quais trabalham simultaneamente. A transição (1) somente é desinibida quando as etapas 3 e 5 estiverem ativas.

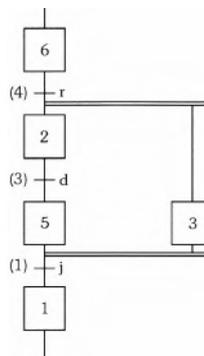


Figura 10.29 - Representação de Grafcet com paralelismo.

10.5 Aplicação do Grafcet para a resolução de problemas

Para iniciar a implementação da programação em SFC, vamos usar como exemplo um processo bastante conhecido por profissionais que trabalham com automação e acionamentos elétricos: a partida direta de um motor (M_1). Este diagrama é composto por uma chave liga, contato NA, uma chave desliga, contato NF e uma bobina de saída para acionar o motor. O acionamento é representado na Figura 10.30, juntamente com o seu diagrama de tempos.

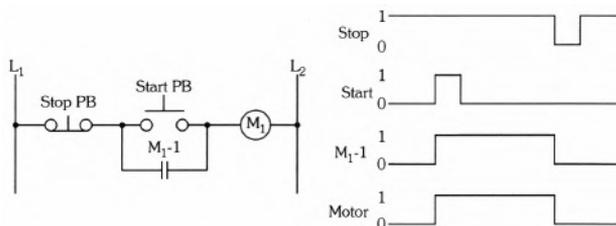


Figura 10.30 - Circuito de acionamento e seu diagrama de tempos.

Esta expressão lógica indica que o motor M_1 é acionado se o botão de partida (*Start PB*) for pressionado e o botão de parada (*Stop PB*) não.

A Figura 10.31 ilustra a implementação em Grafcet do circuito do acionamento. No Grafcet a expressão lógica (receptividade) que está associada à transição 1 é a mesma que aciona o motor na lógica do acionamento elétrico, sem a necessidade de selo.

O programa não necessita do selo para acionamento, pois quando o botão *Start* PB é acionado, a etapa 00 (sem ação) aciona o motor e mantém nesse estado. O motor será desligado quando a transição 2 for transposta, ou seja, quando se pressionar o botão *Stop*, a etapa 10 (motor ligado) é desativada e a etapa 00 (motor desligado) ativada.

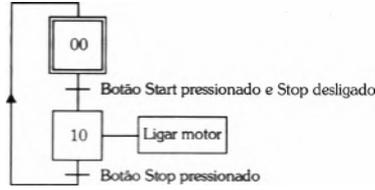


Figura 10.31 - Implementação do acionamento e seu respectivo Grafcet comportamental.

A seguir é feita uma tabela com as entradas e saídas e seus respectivos endereços utilizados no *software* Zelio Logic. A partir da tabela realiza-se o Grafcet tecnológico para a implementação no CLP, como indica a Figura 10.32.

Entradas	
Botão <i>Start</i>	I_1
Botão <i>Stop</i>	I_2

Saídas	
Motor M_1	Q_1

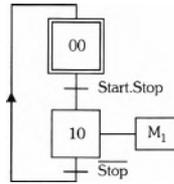


Figura 10.32 - Implementação do Grafcet tecnológico.

Na Figura 10.33 temos a implementação em SFC deste problema utilizando o *software* Zelio Logic 2.

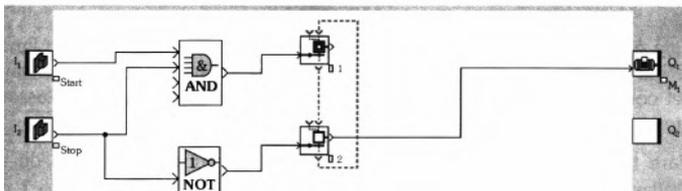


Figura 10.33 - Implementação do problema utilizando o *software* Zelio Logic.

A seguir simula-se outro problema no qual empregaremos o Grafcet para a sua solução.

Um sistema de transporte é composto de um vagão que se desloca entre os pontos **A** e **B**. Considere que inicialmente o vagão se encontra no ponto **A** e permanece nesse ponto até que um botão de partida (**M**) seja pressionado. O vagão começa a se deslocar em direção a **B**. Quando **B** for atingido, o vagão recua até o ponto **A**. Quando esse ponto for atingido, retomam-se as condições iniciais. A atuação de **M** durante o movimento não tem nenhum efeito. Esse sistema é apresentado na Figura 10.34.



Figura 10.34 - Sistema de transporte.

Assim, podemos exprimir o processo anterior pelo Grafcet representado na Figura 10.35.

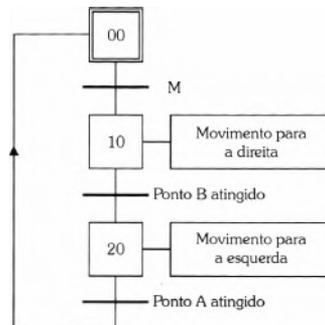


Figura 10.35 - Grafcet do sistema de transporte.

Este é o Grafcet comportamental do sistema, devido ao fato de que ignora a tecnologia associada ao processo de transporte. Desta forma, podemos converter o Grafcet comportamental em tecnológico de acordo com uma tecnologia associada ao sistema.

Para tanto, vamos supor que em **A** e **B** existem duas chaves fim de curso designadas por **FC₁** e **FC₂**, respectivamente, que produzem o valor lógico **1** quan-

do atuados pelo vagão. O movimento do motor está também associado a dois motores, sendo o M_1 , que move o motor para a direita, e o M_2 , que move o motor para a esquerda. Considere também que o sinal de partida é dado por um botão M.

Baseado nestas condições, tem-se a tradução do Grafcet comportamental para o tecnológico, exibido na Figura 10.36.

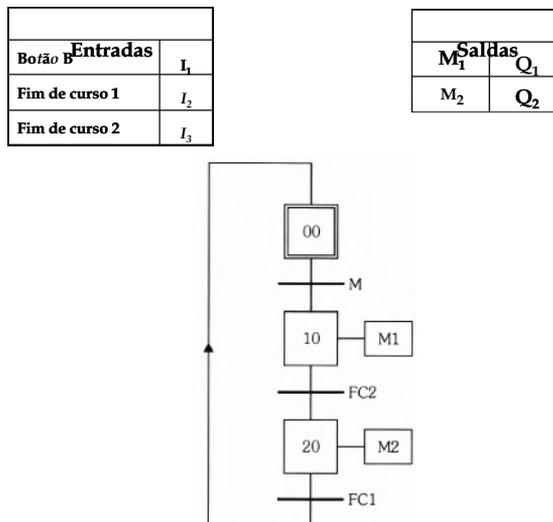


Figura 10.36 - Grafcet tecnológico implementado.

Na Figura 10.37 temos a implementação deste problema em SFC utilizando o *software* Zelio Logic 2.

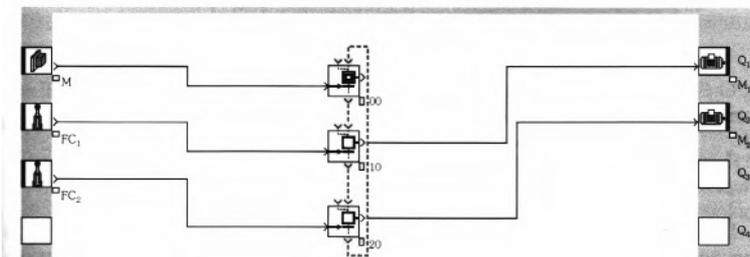


Figura 10.37 - Implementação do Grafcet tecnológico em SFC no Zelio Logic.

Quando se executa um projeto, é fundamental elaborar um Grafcet comportamental, mesmo no caso de um sistema simples cuja tecnologia é conhecida.

Um Grafcet comportamental é bem mais fácil de compreender do que um tecnológico, principalmente em termos de documentação do sistema, portanto eventuais erros podem ser facilmente identificados na fase inicial do projeto. Alterações casuais no projeto inicial são facilmente compreendidas e especificadas no Grafcet comportamental. Alguns autores designam os Grafcets comportamentais e tecnológicos como nível 1 e 2 respectivamente.

10.6 Aplicação do Grafcet para problemas que envolvem seleção de seqüências

Nos exemplos anteriores o Grafcet foi utilizado para representar uma seqüência única.

Entretanto, algumas máquinas possuem muitos ciclos de funcionamento, selecionados por um comando externo por meio de um operador (botões, tecladas etc.) ou por sensores conectados diretamente ao controlador. A Figura 10.38 traz exemplos de Grafcet com seqüência única e seqüências múltiplas.

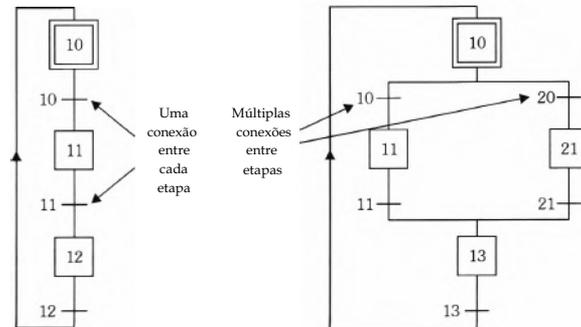


Figura 10.38 - Representação de seqüências únicas e múltiplas.

O Grafcet pode ter múltiplas conexões entre os elementos de programa. Essas conexões podem ser de dois tipos:

- ♦ Divergências
- ♦ Convergências

Uma divergência é utilizada quando uma etapa do Grafcet tem muitas conexões nas etapas posteriores, sendo uma convergência empregada quando um elemento possui muitas conexões que chegam até ela. As divergências e conver-

gências podem estar nas configurações OU ou E. A Figura 10.39 ilustra a divergência OU enquanto a Figura 10.40 exibe a convergência OU e suas respectivas representações no *software* Zelio Logic.

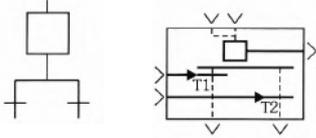


Figura 10.39 - Divergência OU em Grafcet e sua respectiva representação em SFC no Zelio Logic.



Figura 10.40 - Convergência OU em Grafcet e sua respectiva representação em SFC no Zelio Logic.

A Figura 10.41 mostra um exemplo de divergência e convergência OU. Uma divergência OU permite que uma etapa ativa selecione as outras etapas por meio da conexão das transições. Embora a divergência conecte uma etapa a diversas transições posteriores, somente é possível ativar uma dessas transições de cada **vez**. Em outras palavras, é como se fosse uma função OU-EXCLUSIVO (XOR). As transições são mutuamente exclusivas, ou seja, podem seguir um caminho ou outro, mas nunca os dois ao mesmo tempo.

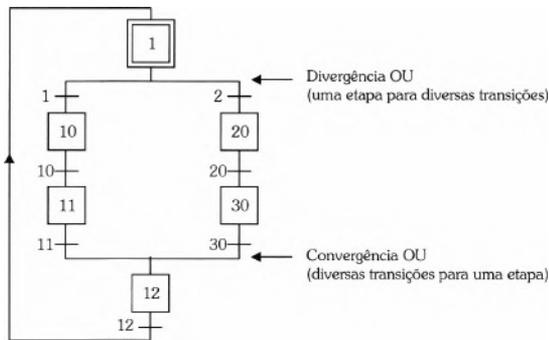


Figura 10.41 - Exemplo de convergência e divergência OU.

Assim temos as seguintes regras de evolução para a divergência OU e a convergência OU:

- ♦ Uma divergência OU indica que uma etapa tem duas ou mais transições posteriores. A transição de qualquer uma das transições desativa a etapa anterior e ativa a respectiva etapa posterior. As etapas da evolução das transições encontram-se na Figura 10.41.

- ♦ No caso da Figura 10.42, quando a etapa 18 está ativa e a transição 18/20 for transposta, ativa a etapa 20 e desativa a 18. Desta forma, é possível selecionar uma opção pela seleção de uma das transições.

A respectiva representação no *software* Zelio Soft é mostrada na Figura 10.43.

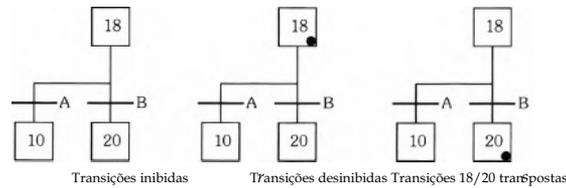


Figura 10.42 - Representação das evoluções das etapas da divergência OU.

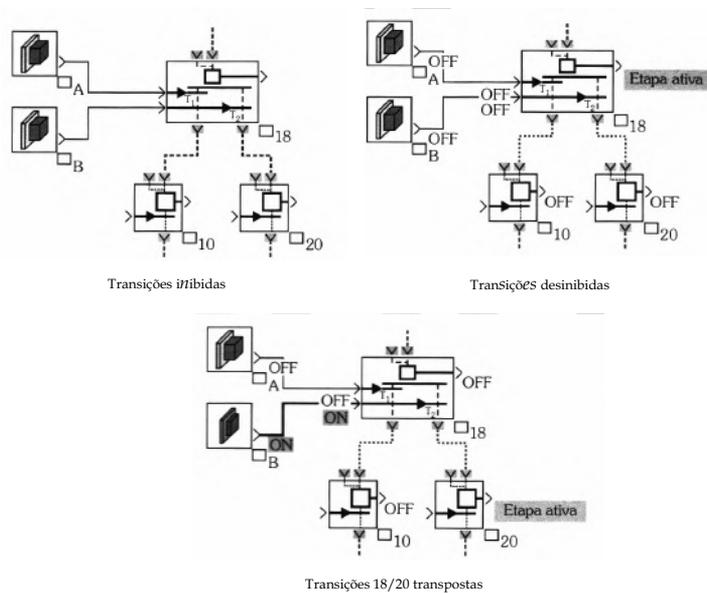


Figura 10.43 - Representação da divergência OU pelo software Zelio Logic.

Em uma convergência OU temos mais do que uma transição anterior à convergência. A transição de uma dessas transições ativa a etapa posterior à convergência OU ao mesmo tempo em que desativa a etapa imediatamente

anterior à da transição que foi transposta. A Figura 10.44 descreve as evoluções das etapas do Grafcet.

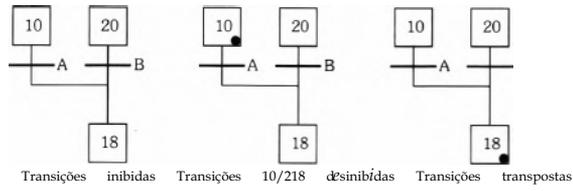


Figura 10.44 - Representação da evolução para convergência OU.

Podemos verificar que somente uma transição ativa a etapa posterior à convergência. Na Figura 10.44, foi transposta a transição 10/18, sendo desativada a etapa 10 e ativada a etapa 18. Na Figura 10.45 está representada a seqüência de evolução utilizando o *software* Zelio Logic.

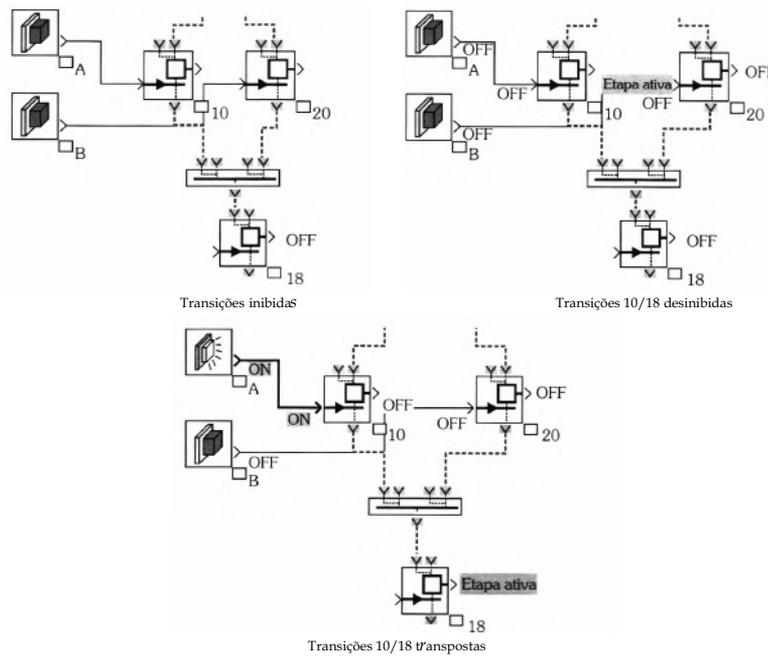


Figura 10.45 - Representação da evolução do Grafcet para a convergência OU utilizando o *software* Zelio Soft.

Para ilustrar o funcionamento das convergências vamos usar o seguinte exemplo:

Um sistema de transporte de cargas é composto de um elevador para conduzir cargas em dois pisos, ilustrado na Figura 10.46.

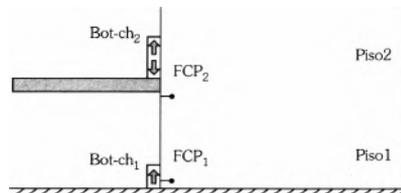


Figura 10.46 - Sistema de transporte de cargas.

Para seu comando, em cada piso está previsto um botão de impulso colocado nos seguintes locais:

- ◆ No piso inferior para pedir a subida;
- ◆ No piso superior para pedir a descida.

Para que o sistema funcione corretamente, é necessário que o elevador esteja parado no seu piso correspondente. Para saber se o elevador está no piso inferior ou no superior, existem duas chaves fim de curso que permitem indicar as posições do elevador. As chaves FCP1 e FCP2 denotam, respectivamente, os pisos 1 e 2. O Grafcet comportamental que representa o sistema está descrito na Figura 10.47.

A partir do Grafcet comportamental deve-se implementar o tecnológico, representado na Figura 10.48.

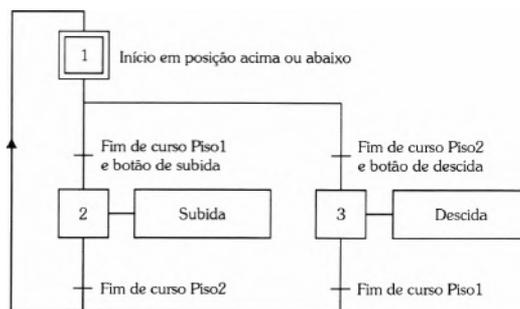


Figura 10.47 - Grafcet comportamental do sistema.

Entradas	
Bot-ch ₁	I ₁
Bot-ch ₂	I ₂
FCP ₁	I ₃
FCP ₂	I ₄

Saídas	
Motor de subida	Q ₁
Motor de descida	Q ₂

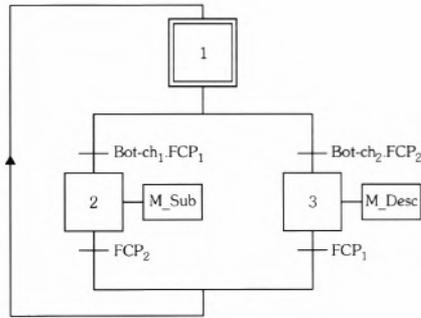


Figura 10.48 - Implementação do Grafcet tecnológico.

A partir do Grafcet tecnológico podemos utilizar o *software* Zelio Logic para implementar a solução do problema em SFC, como ilustra a Figura 10.49.

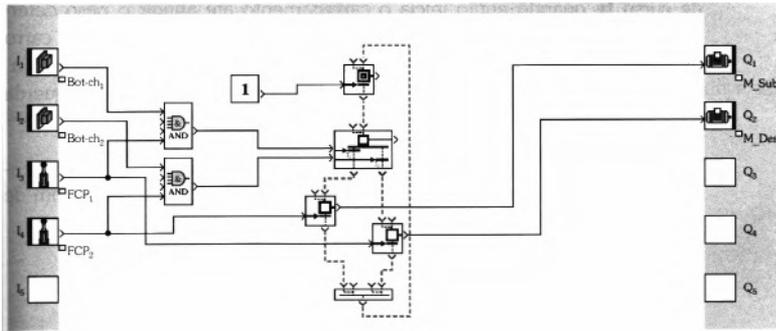


Figura 10.49 - Implementação do Grafcet tecnológico.

10.6.1 Exemplo da aplicação de Grafset para a resolução de problemas que contenham contadores e temporizadores

No próximo exemplo vamos demonstrar a aplicação de temporizadores e contadores para a resolução de problemas.

A Figura 10.50 apresenta um processo seqüencial que ocorre da seguinte forma:

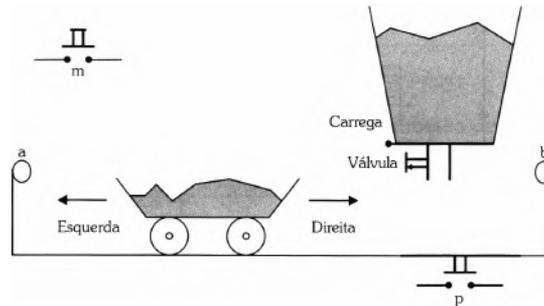


Figura 10.50 - Representação do processo seqüencial com temporizadores e contadores.

- Pressionando o botão **M**, o carro desloca-se para a direita até atingir o fim de curso **b**, quando então inicia o carregamento até atingir o peso determinado pelo sensor **p**. Neste caso, a válvula deve ser fechada e o carro deve retomar para a posição inicial. Esta é detectada pelo fim de curso **a**. O movimento para a direita é realizado pelo motor M_1 e para a esquerda pelo motor M_2 .
- Repita o procedimento anterior, acrescentando que o carregamento só começa após um tempo de cinco segundos depois do contato com o fim de curso **b**. O ciclo deve ser repetido cinco vezes.

Na Figura 10.51 está o Grafcet comportamental para a resolução do problema.

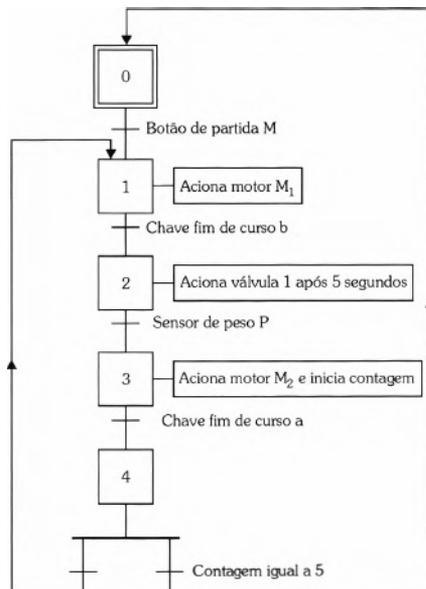


Figura 10.51 - Grafcet comportamental que descreve o problema.

A partir do Grafcet comportamental e pelas tabelas de entrada e saída deve ser implementado o Grafcet tecnológico, representado na Figura 10.52.

Entradas	
Botão de partida M	I ₁
Fim de curso B	I ₂
Sensor de peso P	I ₃
Fim de curso A	I ₄

Saídas	
Motor M ₁	Q ₁
Válvula	Q ₂
Motor M ₂	Q ₃

A partir do Grafcet tecnológico é possível utilizar o *software* Zelio Logic para implementar em SFC a solução do problema, como demonstra a Figura 10.53.

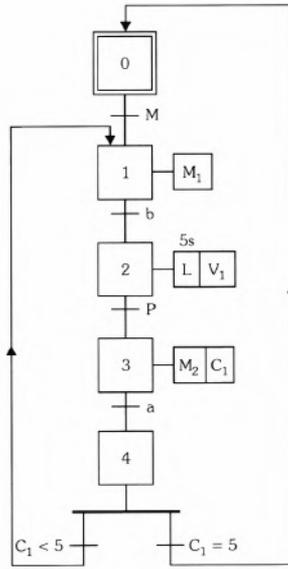


Figura 10.52 - Grafcet tecnológico que descreve o problema.

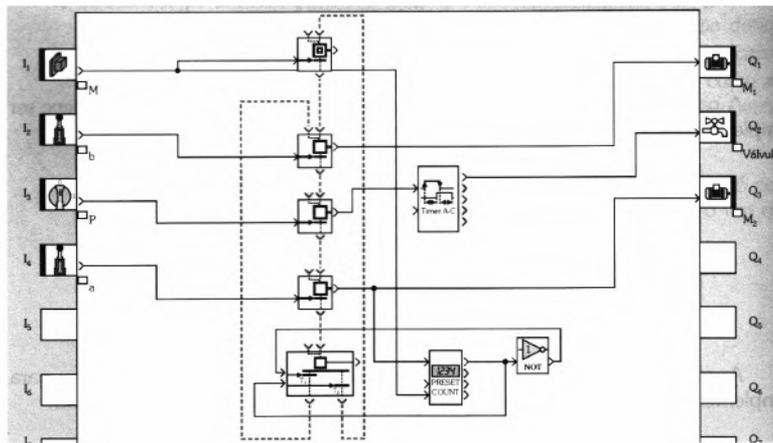


Figura 10.53 - Implementação em SFC do Grafcet tecnológico.

10.7 Aplicação do Grafcet em processos em que ocorre paralelismo

Até o momento trabalhamos com máquinas que operam em uma seqüência única e também com uma seleção entre seqüências. Entretanto, é fundamental modelar processos em que muitas seqüências possam se desenvolver ao mesmo tempo.

Da mesma forma que ocorre nas seleções de seqüências, em que tínhamos divergências e convergências do tipo OU, agora vamos trabalhar com divergências e convergências do tipo E.

A Figura 10.54 ilustra as convergências e divergências do tipo E.

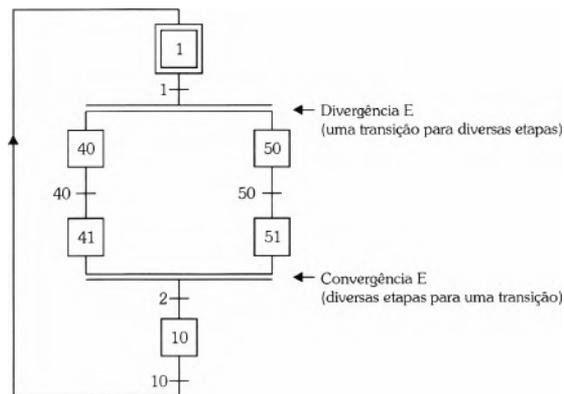


Figura 10.54 - Divergências e convergências do tipo E.

Uma divergência E permite ativar duas ou mais etapas simultaneamente quando uma transição é transposta. Ao contrário da divergência OU, a E pode habilitar diversas etapas ao mesmo tempo. As linhas em paralelo abaixo da divergência assumem o controle do processo simultaneamente.

A Figura 10.55 exibe uma divergência E em Grafcet e sua respectiva representação em SFC no Zelio Soft.

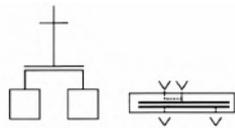


Figura 10.55 - Divergência E e sua representação no software Zelio Logic.

Na Figura 10.56 temos a representação das evoluções das etapas do Grafset para a divergência E.

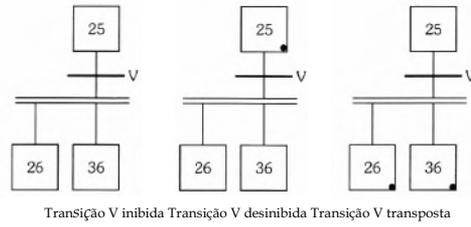


Figura 10.56 - Evolução das etapas do Grafset para a divergência E.

Na Figura 10.56, à esquerda, a transição está inicialmente inibida. Na figura central temos a etapa 25 ativada e a transição desinibida. Na figura à direita a receptividade V toma-se verdadeira ativando simultaneamente as etapas 26 e 36 e desativando a etapa 25.

Na Figura 10.57 encontra-se a implementação dessas evoluções em SFC no software Zelio Logic.

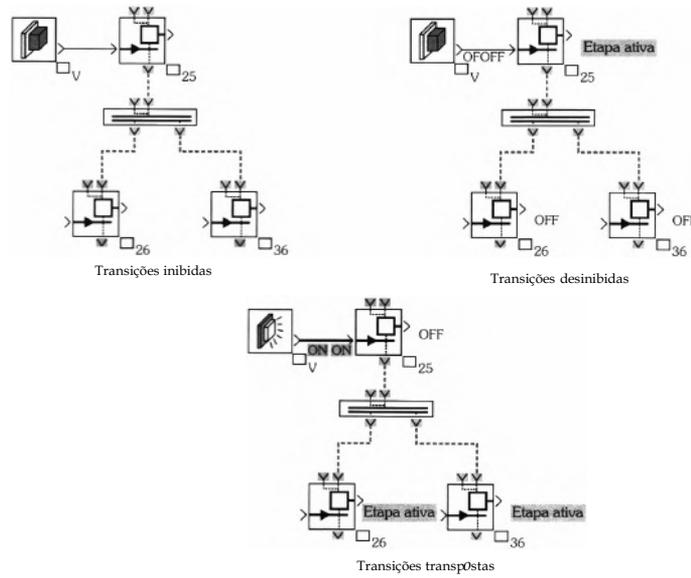


Figura 10.57 - Implementação das regras de evolução utilizando o software Zelio Logic.

As convergências E impõem uma condição à transposição de uma transição, obrigando que todas as etapas anteriores à convergência estejam ativas para que a transição seja desinibida. Quando a transição é transposta, todas as etapas anteriores à convergência são desativadas simultaneamente. Uma convergência E tem duas ou mais etapas anteriores e uma única transição. A Figura 10.58 ilustra uma convergência E em Grafcet e sua respectiva representação em SFC no Zelio Logic.

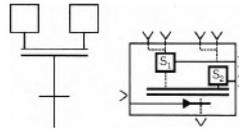


Figura 10.58 - Convergência E e sua representação no software Zelio Logic.

A Figura 10.59 mostra a seqüência de evolução de uma convergência E.

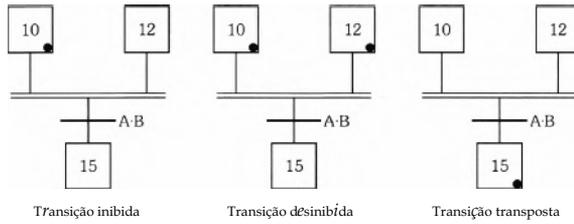


Figura 10.59 - Seqüência de evolução de uma convergência E.

Na Figura 10.59, temos inicialmente à esquerda somente a etapa 10 ativa, estando 12 inativa. Com isso a transição está inibida. Na figura central, temos as etapas 10 e 12 ativas, portanto a transição fica desinibida. Finalmente, na figura à direita temos a transição transposta devido à receptividade $A \cdot B$ ser verdadeira.

Na Figura 10.60 está a descrição da seqüência de evolução equivalente à da Figura 10.59, utilizando SFC no Zelio Logic.

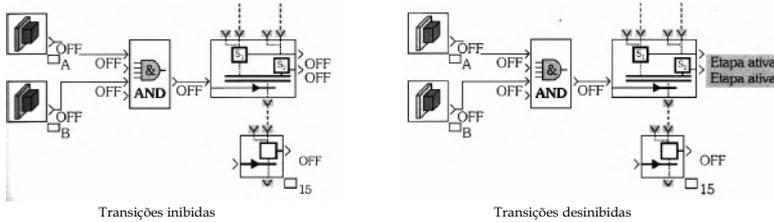


Figura 10.60 - Seqüência de evolução utilizando o software Zelio Logic (continua).

- ◆ Quando o reservatório da esquerda atingir o nível máximo ($h_1 = 1$), a válvula V_1 é fechada e a válvula de descarga W_1 aberta até que o nível baixo seja atingido ($b_1 = 0$). O mesmo procedimento segue o tanque da direita (V_2 , W_2 , h_2 e b_2 respectivamente). O ciclo deve ser reiniciado somente quando os dois tanques atingirem o nível mínimo.

O Grafcet que descreve o comportamento do processo está na Figura 10.62.

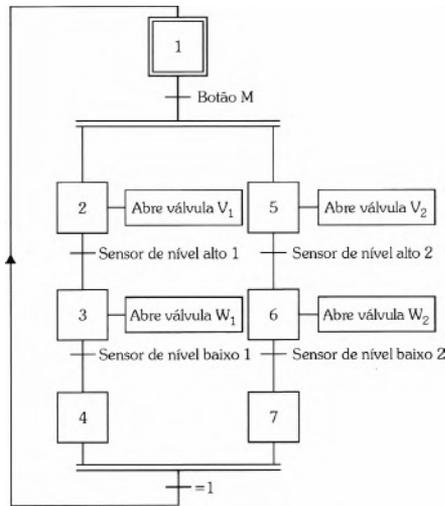


Figura 10.62 - Grafcet comportamental do problema de paralelismo.

A partir do Grafcet comportamental podemos elaborar uma tabela com as entradas e saídas e implementar o Grafcet tecnológico ilustrado na Figura 10.63.

Entradas	
Botão M	I_1
Sensor de nível alto reservatório 1	I_2
Sensor de nível alto reservatório 2	I_3
Sensor de nível baixo reservatório 1	I_4
Sensor de nível baixo reservatório 2	I_5

Saídas	
Válvula V_1	Q_1
Válvula V_2	Q_2
Válvula W_1	Q_3
Válvula W_2	Q_4

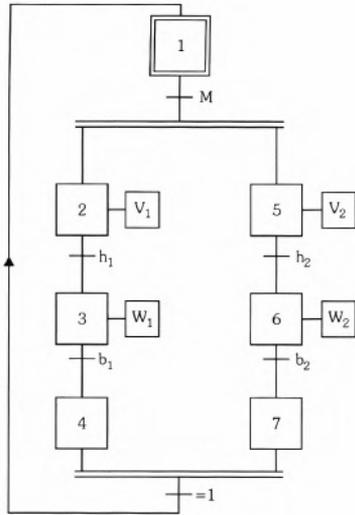


Figura 10.63 - Grafset tecnológico do problema proposto.

A partir do Grafset tecnológico é possível utilizar o Zelio Logic para implementar a solução do problema em SFC, Figura 10.64.

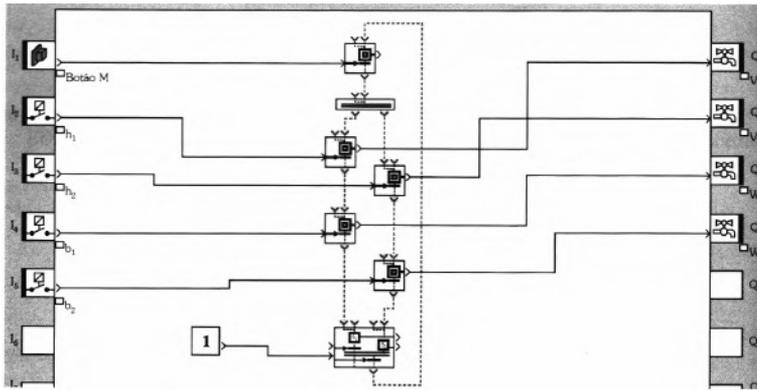


Figura 10.64 - Implementação do Grafset tecnológico no software Zelio Logic.

Exemplo 2: Para o problema que segue, reporte-se à Figura 10.65. Os produtos **A** e **B** são pesados em uma balança **C** e blocos solúveis são trazidos um a um por uma esteira e colocados em um misturador **N**. O sistema automático descrito em seguida possibilita a obtenção da mistura desses três componentes.

Pressionando o botão **CS**, ocasiona-se simultaneamente a pesagem dos produtos e o transporte de blocos da seguinte maneira:

- ♦ O produto **A** deve ser fornecido até que atinja o valor **a** (100 Kg) da balança. Quando é preciso desligar o produto **B** até o valor **b** (200 Kg) em seguida deve-se espalhar a balança **C** (até atingir o valor **z**), enviando o produto para o misturador **N**.
- ♦ A esteira que transporta os blocos é comandada pelo motor **BM**, enquanto a quantidade de blocos que passa é detectada por um sensor de proximidade TD.

Após a chegada de cinco blocos e dos produtos A e B da balança, inicia-se o processo de mistura dos produtos pelo acionamento do motor do misturador **MR**. **Aguardam-se** 20 segundos e, transcorrido esse tempo, começa a descarga do misturador pelo motor de descarga bidirecional TM.

O motor de rotação do misturador é desligado somente quando a comporta estiver completamente abaixada. Após a descarga do misturador, a comporta deve retornar à posição inicial para que um novo ciclo possa ser iniciado.

Elabore e implemente o Grafcet funcional e o tecnológico para a descrição do processo.

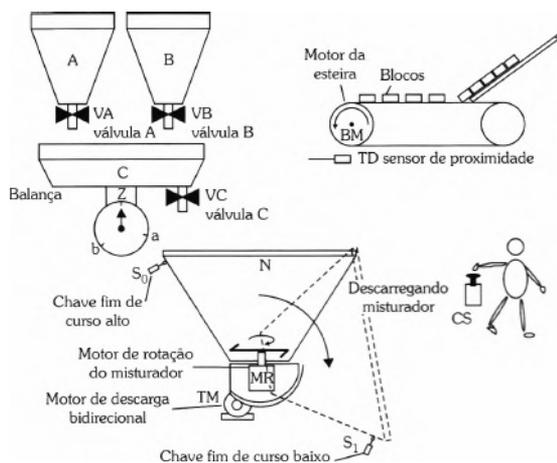


Figura 10.65 - Processo de dosagem e mistura.

O Grafcet funcional para o exemplo proposto está descrito na Figura 10.66.

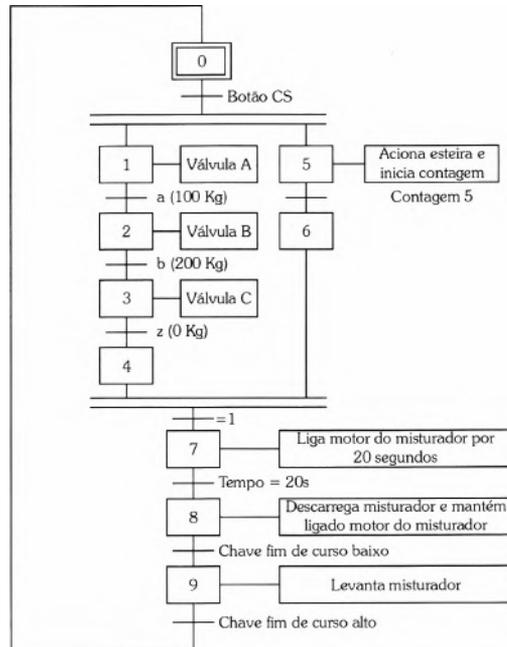


Figura 10.66 - Grafcet nível 1 - processo de dosagem e mistura.

A partir do Grafcet nível 1, ilustrado na Figura 10.66, implementa-se o Grafcet nível 2 no *software* Zelio Logic, conforme mostra a Figura 10.67.

Entradas	
Botão CS	I_1
Sensor a (100 Kg)	I_2
Sensor b (200 Kg)	I_3
Sensor c (0 Kg)	I_4
Sensor TD	I_5
Chave fim de curso baixo	I_6
Chave fim de curso alto	I_7

Saídas	
Esteira	Q_1
Válvula V_A	Q_2
Válvula V_B	Q_3
Válvula V_c	Q_4
Misturador	Q_5
Desc. misturador	Q_6
Desc. misturador	Q_7

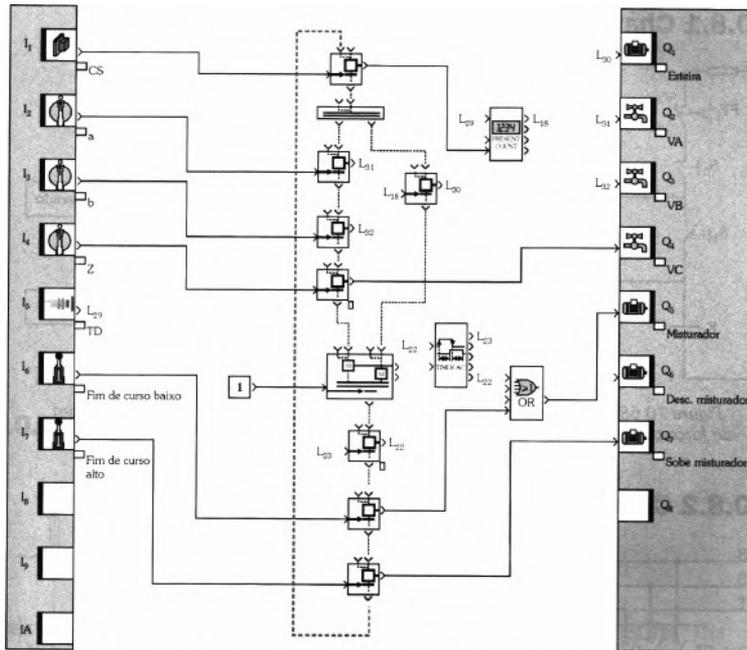


Figura 10.67 - Grafcet nível 2 - processo de dosagem e mistura.

10.8 Aplicações de Grafcet em chaves de partida

A linguagem Grafcet pode ser utilizada para chaves de partida de motores de indução. A seguir temos os exemplos da aplicação de Grafcet para chaves de partida direta, reversora e estrela-triângulo.

10.8.1 Chave de partida direta

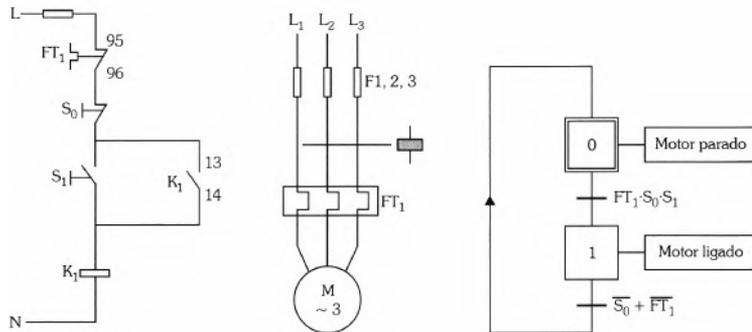


Figura 10.68 - Diagramas de comando e de força para uma chave de partida direta.

Figura 10.69 - Grafset para chave de partida direta.

10.8.2 Chave de partida reversora

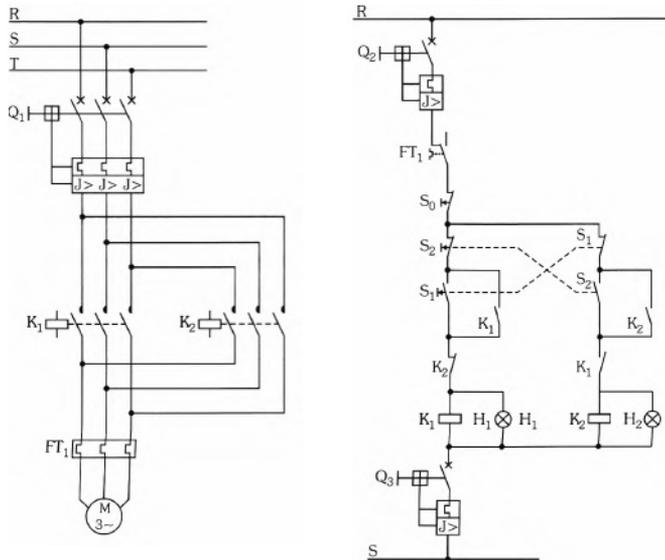


Figura 10.70 - Diagramas de comando e de força para uma chave de partida reversora.

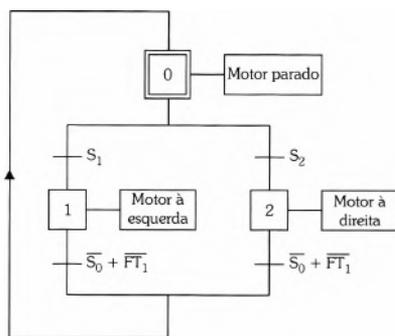


Figura 10.71 - Grafcet para chave de partida reversora.

10.8.3 Chave de partida estrela-triângulo

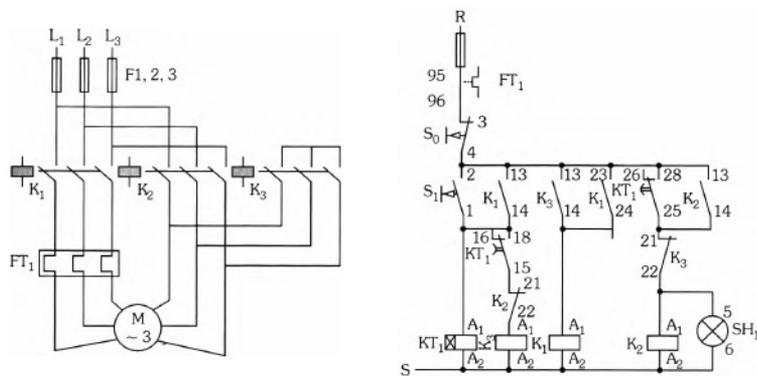


Figura 10.72 - Diagramas de comando e de força para uma chave de partida estrela-triângulo.

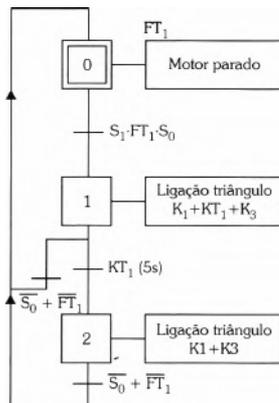


Figura 10.73 - Grafcet para chave de partida estrela-triângulo.

10.9 Exercícios propostos

- Um grupo motobomba leva água a um depósito a partir de tanques de reserva. O grupo deve partir ou parar automaticamente em função dos níveis de água do depósito (S^2 baixo, S^1 alto). Quando o nível estiver abaixo do sensor de nível baixo (S_2), deve-se ligar a motobomba, e quando atingir o nível alto (S_1), deve-se desligar o grupo motobomba. Modele e implemente este processo por meio de um Grafcet e da linguagem SFC.

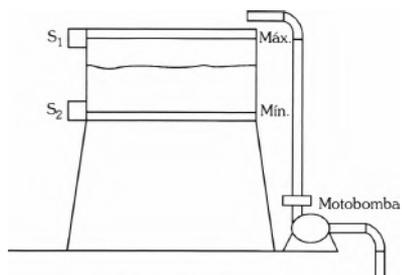


Figura 10.74 - Grupo motobomba.

2. Projete e implemente o Grafcet para o processo de furação descrito a seguir:

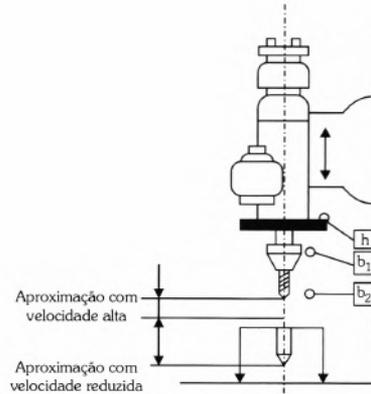


Figura 10.75 - Processo de furação.

O processo de furação ocorre da seguinte maneira:

- ◆ Primeiramente se pressiona um botão de partida (PTD) do sistema para acionar a furadeira, sendo necessário que a peça se encontre na posição de repouso e a furadeira na posição inicial indicada pela chave fim de curso h .
- ◆ A broca começa a **descer em alta velocidade** até chegar à chave fim de curso b_1 , quando **reduz a velocidade** e continua descendo até furar a peça. Quando a furação da peça é finalizada, a furadeira encosta na chave fim de curso b_2 , quando começa a subir em velocidade alta até encontrar a chave fim de curso h .



Para a seleção de velocidades existem duas saídas: alta e baixa, ou seja, para descer em velocidade baixa, deve-se acionar a saída "motor desce" e a saída "velocidade baixa". Este mesmo procedimento deve ser feito para velocidade alta. Existem também duas saídas que determinam a direção da furadeira (furadeira sobe e furadeira desce).

3. Uma instalação de mistura é composta de dois silos que contêm dois produtos A e B que são pesados em um recipiente C. Um misturador M permite obter a homogeneização da mistura formada por esses produtos por meio da rotação de uma hélice.

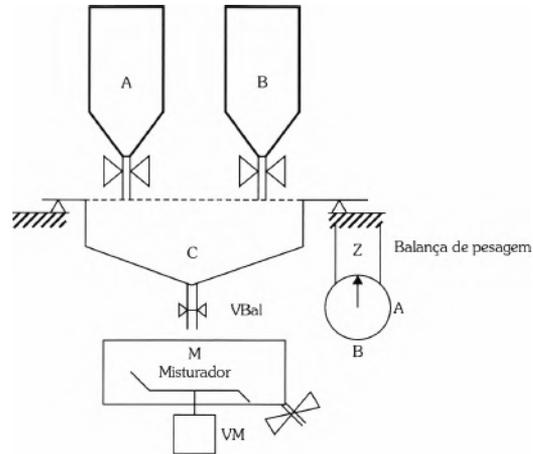


Figura 10.76 - Processo de mistura.

O ciclo de funcionamento do processo é o seguinte:

- O processo inicia por um operador por meio de um botão de partida PTD.
- O produto A é primeiramente pesado dentro da balança (recipiente C) pela abertura da válvula que se encontra abaixo do silo. Quando o peso determinado for atingido, a balança envia um sinal de saída $A = 1$.
- Na seqüência, o produto B é pesado dentro da balança (recipiente C) e quando o peso determinado for atingido, a balança envia um sinal de saída $B = 1$. Após isso, o produto é enviado por gravidade até o misturador M pela abertura da válvula VBal por três segundos.
- Os produtos são misturados durante 20 segundos.
- Após esse tempo, esvazia-se o misturador pela abertura da válvula VM por dez segundos.

4. A Figura 10.77 mostra um misturador usado para fazer cores personalizadas de tinta.

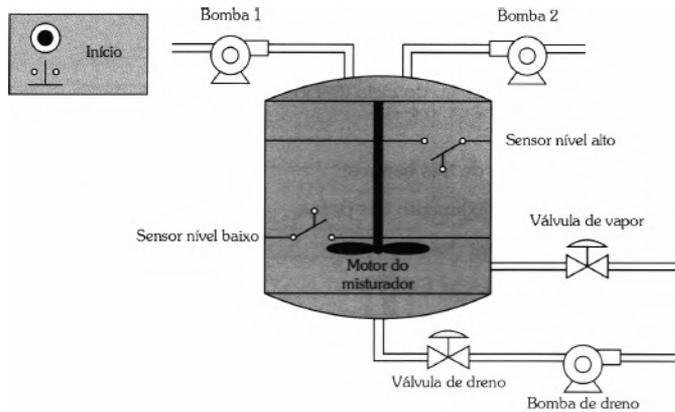


Figura 10.77 - Misturador de tintas.

Ele possui dois encanamentos que entram no topo do tanque, fornecendo dois ingredientes diferentes, e um único encanamento no fundo do tanque para transportar a tinta misturada finalizada. Nessa aplicação você vai coordenar a operação de preenchimento, monitorar o nível do tanque e controlar o misturador e o período de aquecimento. As etapas de funcionamento do processo estão descritas a seguir:

- 1º Ao pressionar o botão Início, inicia-se o processo, enchendo o tanque com o ingrediente 1 (Bomba 1) até atingir o sensor de nível baixo.
- 2- O tanque com o ingrediente 2 (Bomba 2) é inserido no tanque até atingir o sensor de nível alto.
- 3º Comece a misturar os ingredientes ligando o motor do misturador e abra a válvula de vapor para começar o período de aquecimento; durante dez segundos.
- 4º Esvazie o tanque da mistura por meio da válvula de dreno e da bomba de dreno.
- 5º Após sete segundos de detectar que a coluna de mistura está abaixo do nível mínimo, desligue a válvula de drenagem e a bomba.
- 6 Para repetir o ciclo, deve-se pressionar o botão Início.

5. Para a realização do processo de eletrólise, temos os seguintes equipamentos:

- ◆ Dois motores reversíveis (Motor 1 e Motor 2), um para o movimento vertical da grua e o outro para o movimento transversal;
- ◆ Seis chaves fim de curso ($F_2, F_3, F_4, F_5, F_6, F_7$);
- ◆ Um botão para o início do ciclo (Início).

Descrição do processo:

O sistema constitui-se de três banhos:

- ◆ Um para desengraxamento das peças;
- ◆ Outro para limpeza das peças;
- ◆ Banho eletrolítico.

Uma grua introduz a gaiola portadora das peças a serem tratadas em cada um dos banhos, iniciando pelo desengraxamento e, na seqüência, pela limpeza e banho eletrolítico. Neste último a grua deve permanecer um tempo determinado para conseguir a uniformidade na superfície das peças a serem tratadas.

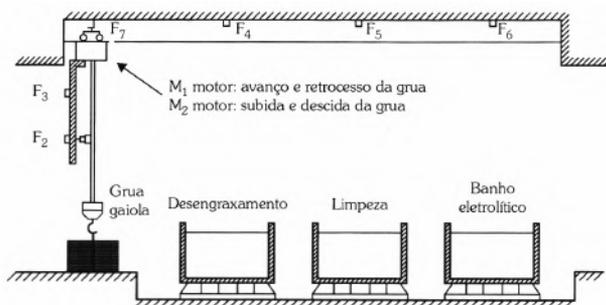


Figura 10.78 - Processo de eletrólise.

O ciclo se inicia ao pressionar o botão de início de ciclo e a primeira ação a ser tomada é subir a grua até chegar ao banho de desengraxamento, onde deve descer e ficar por cinco segundos. Transcorrido esse tempo, a grua deve subir novamente, ficando 15 segundos na limpeza e um minuto no banho eletrolítico. Ao chegar a esse ponto, a grua inicia o movimento de retrocesso até chegar à chave fim de curso F_7 , onde deve descer até ativar a chave fim de curso F_2 . Um novo ciclo pode ser iniciado se pressionar o botão de início de ciclo.

6. Máquina de transferência de peças:

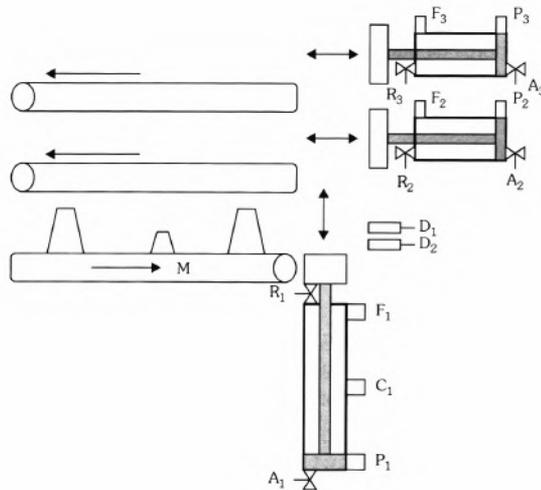


Figura 10.79 - Processo de transferência de peças.

No esquema anterior, através da esteira inferior M chegam peças de dois tamanhos. Quando uma peça está posicionada sobre a superfície de elevação, os detectores ópticos D₁ e D₂ se ativam caso a peça seja grande, caso contrário, ativa-se somente o D₂. Nesse momento é preciso parar a esteira, subir o cilindro até a posição C₁ (se a peça for pequena) ou até a posição F₁ (se a peça for grande).

Em seguida é preciso mover o cilindro horizontal correspondente até F₂ (ou F₃) e voltar os dois cilindros a suas posições iniciais. Os sinais A₁, A₂ e A₃ avançam os cilindros, e os sinais R₁, R₂ e R₃ os fazem retroceder. Se os dois sinais estiverem desativados, o cilindro fica parado. As esteiras superiores estão sempre em marcha (são controladas por outro processador). Existe também um botão de início para iniciar o processo de transporte. Para reiniciar o processo deve-se pressionar novamente o botão Início. Faça o Grafcet que resolva o problema e sua programação em CLP utilizando a linguagem SFC.

7. Processo de envase.

Para a realização deste problema, temos:

- ◆ Dois cilindros de dupla ação (E) e (D). Cada cilindro terá uma entrada para avançar e outra para retornar. Sendo assim, para a entrada dos cilindros E e D temos as entradas AE, RE e AD, RD para avançar e retornar o cilindro fixo respectivamente. Se os dois sinais estiverem desativados, o cilindro fica parado;
- ◆ Dois depósitos com as suas respectivas eletroválvulas;
- ◆ Duas esteiras transportadoras (esteiras 1 e 2);
- ◆ Uma plataforma móvel impulsionada pelo cilindro D;
- ◆ Dois recipientes A e B;
- ◆ Dois sensores de posição (S_1 e S_2) que indicarão a posição que ocupam os recipientes A e B na plataforma móvel; esses detectores ocuparão posições fixas debaixo da plataforma;
- ◆ Uma chave fim de curso (CFC);
- ◆ Um botão de partida.

Os dois recipientes A e B devem ser envasados da seguinte maneira:

- ◆ **Recipiente A:** 15 segundos de líquido A.
- ◆ **Recipiente B:** 10 segundos de líquido B mais 10 segundos de líquido A.
- ◆ O sistema será composto de uma esteira transportadora que vai levar em série os dois recipientes A e B. O primeiro recipiente a chegar à plataforma será o B, e na seqüência transportado o A.

O cilindro E vai encarregar-se de evacuar os recipientes e colocá-los na esteira de evacuação. A esteira 1 é responsável pela chegada dos produtos e a esteira 2 pela retirada dos produtos.

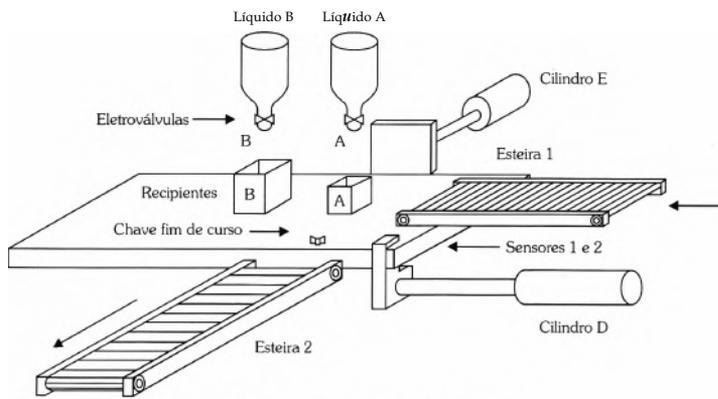


Figura 10.80 - Processo de envase.

O processo terá início com a ativação do botão de Partida. Devem ser realizadas as seguintes etapas:

- ♦ A primeira ação a ser realizada é a ativação da esteira 1, que ficará ativa até que o recipiente B esteja sobre a plataforma, sendo a detecção correta feita pelo sensor 1.
- ♦ Após este procedimento é feita a dosagem do líquido A no recipiente B. Depois de realizada a dosagem, o cilindro D se encarrega de enviar o recipiente B abaixo do reservatório do líquido B, onde o sensor 2 detecta a presença do reservatório. Na sequência a esteira 1 é ligada para enviar o recipiente A abaixo do reservatório A, para que se efetue a dosagem. Nesse instante são feitas as dosagens nos recipientes A e B simultaneamente.
- ♦ Após a dosagem ser concluída, o recipiente A é retirado da plataforma móvel pelo cilindro E até o recipiente chegar à chave de fim de curso (CFC), acionando a esteira 2 por cinco segundos para transportar o recipiente.
- ♦ Para retirar o reservatório B, o cilindro D retorna à posição original e o cilindro E é encarregado de enviar o recipiente B para ser retirado através da esteira 2.
- ♦ O processo deve ser reiniciado quando o botão de partida for pressionado.

Anotações

11

Conversão Grafcet/Ladder

O Grafcet é uma forma muito poderosa de especificar o comportamento de um sistema seqüencial que evolui com o tempo. Muitos fabricantes, tais como Siemens, Allen-Bradley, Schneider Electric e Moeller, entre outros, já disponibilizam uma ferramenta gráfica para programação em Grafcet de seus CLPs. No entanto, elas não estão disponíveis para os CLPs mais antigos ou para os de pequeno porte. Para estes é possível implementar um programa, modelado em Grafcet, utilizando somente listas de instruções ou diagrama de contatos (*Ladder*).

O objetivo deste capítulo é implementar um método simples utilizando uma das linguagens clássicas, como a linguagem *Ladder*, que permita sintetizar de forma lógica, rápida e eficiente um sistema seqüencial modelado em Grafcet. Existem diversos algoritmos de conversão de Grafcet em *Ladder*. O método apresentado possui as seguintes características:

- ♦ Muito simples;
- ♦ Confiável;
- ♦ Utiliza instruções básicas disponíveis em qualquer CLP;
- ♦ Pode ser utilizado como modelo para documentação do sistema, uma vez que é um método formal sistematizado;
- ♦ Possibilita o trabalho em equipe de desenvolvimento, pois é padronizado;
- ♦ Fácil manutenção (desde que documentado).

11.1 Implementação do algoritmo de controle a partir do Grafcet

No método proposto deve-se associar um bit de memória auxiliar interna para cada transição e também um bit para cada etapa. Para as transições, o bit estará em nível lógico **1** se a transição estiver habilitada (ou seja, vai ser transposta) e em

nível 0, caso contrário. Para as etapas, o bit fica em nível lógico 1 se a etapa está ativa e em nível 0 se está inativa. As equações lógicas modificam esses bits de acordo com as mudanças das variáveis de entrada e as distintas etapas evoluem, seguindo todas as regras do Grafcet.

O algoritmo é executado em um laço infinito, de forma que monitora continuamente as entradas e faz as atualizações das etapas e das saídas de acordo com a lógica programada.

11.2 Método

Antes de começar a modelar o sistema, é fundamental que se tenha certeza de ter compreendido exatamente como o processo funciona.

11.2.1 Seqüência de procedimentos para projeto

1. Criação do Grafcet nível 1, também conhecido como Grafcet descritivo ou comportamental. Comece a escrever as etapas de operação em seqüência e forneça a cada uma delas uma identificação. Nesse nível não estamos interessados em detalhes de implementação, como, por exemplo, o nome ou endereço da saída no CLP. O objetivo é descrever o funcionamento lógico do sistema em linguagem textual de maneira bastante clara.
2. Criação das tabelas de associações. Associe-se um bit de memória auxiliar inicial a cada transição e também um bit a cada etapa.
3. Criação do Grafcet nível 2, também conhecido como Grafcet tecnológico ou de implementação. Nesse nível devem ser fornecidos os detalhes da implementação, como por exemplo, o nome e o endereço da saída do CLP.
4. Criação do programa em *Ladder* a partir das equações das transições, etapas e ações.

O programa deve conter as seguintes seções:

1. **Ativação da etapa inicial** mediante o bit de início de varredura (*first scan*). Este bloco será executado uma única vez.
2. **Deteção de bordas** no instante em que as entradas mudaram de desligadas para ligadas e das etapas com ações impulsivas.
3. **Equações das transições.** O cálculo das transições baseado no estado atual e nas receptividades.
4. **Desativação/ativação das etapas** anteriores/posteriores às transições disparadas.
5. **Ativação das ações associadas às etapas.**



Para o funcionamento correto do método, é imprescindível que as seções descritas anteriormente sejam implementadas exatamente nesta ordem: transições, etapas e ações.

11.3 Etapas

Um Grafcet é composto por etapas e em dado momento cada uma delas pode estar ativa ou inativa.

Vamos representar cada uma das etapas por uma variável lógica booleana. Assim, se a etapa estiver ativa, ela estará em nível lógico 1; caso contrário, nível 0.

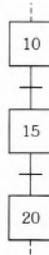


Figura 11.1 - Sequência simples de etapas.

Consideremos o trecho de um Grafcet como o da Figura 11.1, composto por três etapas subseqüentes: 10, 15 e 20. Vamos criar três variáveis lógicas para representar o estado de cada uma dessas etapas: X_{10} , X_{15} e X_{20} .

Se a etapa X_i estiver ativa, sendo $i = 10$ ou 15 ou 20 , então $X_i = 1$.

Cada etapa corresponde a um bit de memória auxiliar do CLP. Por exemplo, para o caso dos CLP da Allen-Bradley (RSLogix500), isso poderia ser mapeado como:

$$B3 \cdot 0/0 = X_{10}$$

$$B3 \cdot 0/1 = X_{15}$$

$$B3 \cdot 0/2 = X_{20}$$

Para o Zelio Soft, o mesmo mapeamento poderia ser:

$$M_1 = X_{10}$$

$$M_2 = X_{15}$$

$$M_3 = X_{20}$$

Para o Siemens S7-200, o mapeamento poderia ser:

$$M0 \cdot 1 = X_{10}$$

$$M0 \cdot 2 = X_{15}$$

$$M0 \cdot 3 = X_{20}$$

11.3.1 Etapa inicial

Todo Grafcet deve ter uma etapa inicial, ou seja, aquela que fica ativa quando o sistema for ligado.

Na maioria dos CLPs existe um bit com a finalidade específica de indicar o instante do primeiro ciclo de varredura. Por exemplo, para os controladores Siemens S7-200 o bit é SM0 • 1, cujo nome é "*first scan*". Para os controladores Micrologix (Allen-Bradley) o bit é S:1/15, cujo nome é "*first pass*".

Esses bits funcionam da seguinte maneira (Siemens S7-200):

- ♦ SM0.1 = 1 somente durante o primeiro ciclo de varredura.

Para os CLPs linha Micrologix (AB):

- ♦ S:1/15 = 1 somente durante o primeiro ciclo de varredura.

Caso o CLP não disponha de tal facilidade, pode-se implementá-la tal como mostra o diagrama da Figura 11.2.

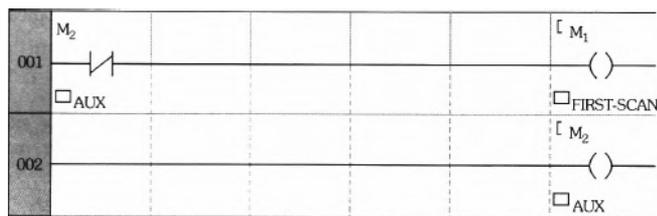


Figura 11.2 - Implementação do circuito com função de first scan.

Seu funcionamento é o seguinte: inicialmente, tanto a bobina auxiliar M_2 quanto a M_1 estão desativadas, ou seja, em nível 0. No primeiro ciclo de varredura, o contato normalmente fechado de M_2 permite que a bobina auxiliar M_1 seja ativada. Ao final do primeiro ciclo, tanto M_2 quanto M_1 estão ativadas.

Ao iniciar o segundo ciclo, o contato da bobina auxiliar M_2 fica aberto e desliga a bobina M_1 , e a bobina auxiliar M_2 permanece ativada enquanto o CLP estiver ligado. Ou seja, somente no primeiro ciclo de varredura o contato M_1 está ativado, o qual pode ser utilizado como bit sinalizador de *first scan*.

Lembre-se de que as linhas devem estar no início do programa.

O primeiro passo é colocar "1" na etapa inicial e "0" nas demais.

Por exemplo, para o diagrama mostrado na Figura 11.1, suponha que a etapa inicial é 5.

Então:

$$X_5 = 1, X_{10} = 0, X_{15} = 0, X_{20} = 0$$

11.3.2 Transições

Para que uma transição ocorra, duas condições devem ser satisfeitas:

- ♦ Todas as etapas imediatamente precedentes da transição devem estar ativadas.
- ♦ A receptividade a que está associada deve ter nível lógico 1 (os eventos associados ocorreram).

Assim, devemos associar um bit a cada uma das transições, que deve ter o seguinte comportamento:

- ♦ $T_j = 1$: a transição está habilitada (vai ser transposta)
- ♦ $T_j = 0$: a transição está desabilitada

Se a variável de transição é habilitada, a etapa anterior (ou anteriores) é desativada e a posterior (ou posteriores), ativada.

$$T_{ij} = X_i C_1$$

Em que T_{ij} é a transição entre as etapas X_i e X_j .

$$T_{jk} = X_j C_2$$

Sendo T_{jk} a transição entre as etapas X_j

e X^k .

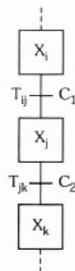


Figura 11.3 - Transições.

11.3.3 Caso geral

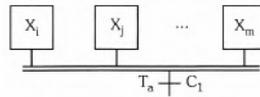


Figura 11.4 - Caso geral.

Genericamente, seja T_a a transição associada ao diagrama da Figura 11.4 e C_1 a condição de receptividade. Então:

$$T_a = X_1 \cdot X_j \cdot \dots \cdot X_m \cdot C_1$$

$$T_a = \left(\prod_{k=1}^m X_k \right) \cdot C_1$$



Como regra geral:

Quando uma transição é transposta, deve desativar a etapa anterior (ou anteriores) e ativar a etapa posterior (ou posteriores).

A equação das transições para ativação/desativação de uma etapa deve levar em conta todas as etapas anteriores e posteriores à transição. Exemplos:

11.3.4 Seqüências simples

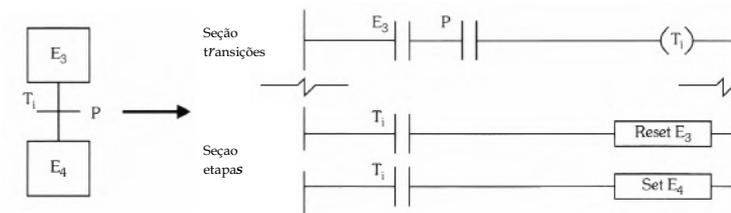


Figura 11.5 - Seqüência simples.

A Figura 11.5 ilustra um exemplo de seqüência simples. A transição T_i da etapa E_3 para a etapa E_4 é dada por:

$$T_i = E_3 \cdot P$$

Ou seja, a transição da etapa E_3 para a E_4 , chamada de T_i , ocorre se a etapa E_3 estiver ativa e acontecer o evento P . Quando T_i for habilitada (vai para nível

lógico 1), a transição provoca a transposição da etapa E_3 . Então, deve-se desativar a etapa anterior à T_i (E_3) e ativar a etapa posterior a ela (E_4). Isso pode ser feito utilizando as instruções *reset* e *set* respectivamente. A implementação em linguagem de contatos (*Ladder*) é mostrada também na Figura 11.5.

11.3.5 Divergência E (AND) simples

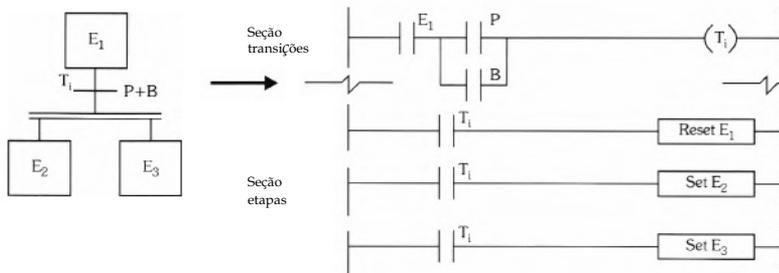


Figura 11.6 - Divergência E simples.

Para o caso ilustrado na Figura 11.6, deve ser observado que se T_i for habilitada (ou seja, provocar a transposição da etapa E_1), a etapa E_1 deve ser desativada e ativadas simultaneamente as etapas E_2 e E_3 .

11.3.6 Divergência e convergência E (AND)

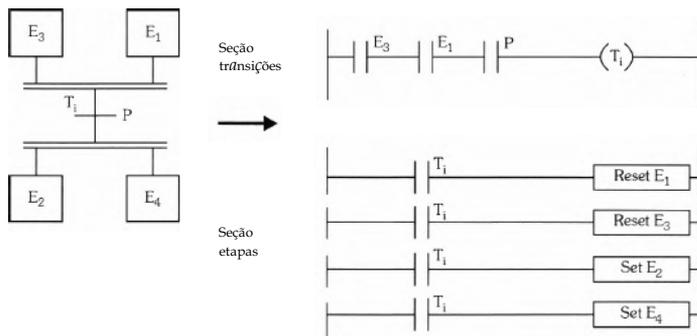


Figura 11.7 - Paralelismo duplo.

No caso mostrado na Figura 11.7, para que T_i seja habilitada, devem estar simultaneamente ativas as etapas E_1 e E_3 e também ocorrer o evento P . Quando T_i for habilitada, deve provocar a desativação das etapas E_1 e E_3 e, ao mesmo tempo, ativar as etapas E_2 e E_4 .

11.3.7 DivergênciaOU (OR)

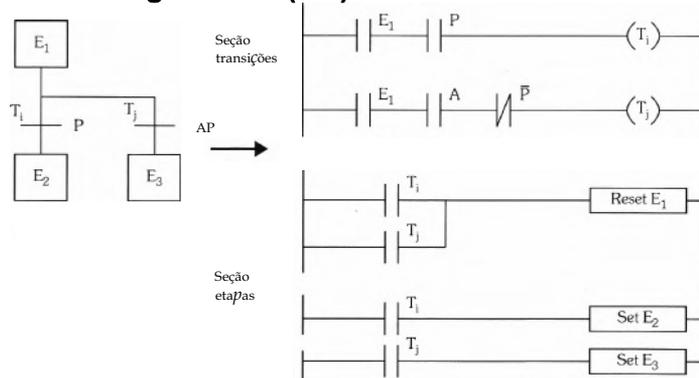


Figura 11.8 - Divergência OU simples.

Observando a Figura 11.8, notamos que se não colocássemos a condição P existiria um problema em potencial. Se os eventos A e P ocorressem simultaneamente estando ativa a etapa E_1 , tanto T_i quanto T_j ocorreriam, causando um não-determinismo. Para evitar isso, em uma divergência OU devemos colocar uma condição de exclusividade nas transições de maneira que apenas uma delas possa ocorrer. Neste caso, se A e P ocorrerem simultaneamente, somente a transição T_i será habilitada. Como regra geral, nas divergências OU é preciso adicionar prioridades às transições de forma que sejam mutuamente exclusivas.

Com relação às etapas, deve-se considerar que, embora alguns CLPs permitam a repetição de uma mesma bobina, como boa técnica de programação é conveniente que a bobina apareça apenas em um lugar para ligamento quando utilizar a instrução *set* e em apenas um lugar também para o desligamento, quando utilizar a instrução *reset*.

Para o caso anterior, verifica-se a seguinte lógica:

- ♦ Caso T_i seja transposta, é preciso fazer o *reset* da etapa 1 e o sei da etapa 2.
- ♦ Caso T_j seja transposta, deve-se fazer o *reset* da etapa 1 e o sei da etapa 3.

Nos dois casos existe em comum o *reset* da etapa 1. ou seja, ele deve ser feito tanto na ocorrência da transição T_i quanto na da transição T_j . Assim temos um OU lógico - T_i OU T_j devem fazer o *reset* de E_1 . A implementação dessa lógica pode ser verificada na terceira linha de programa ilustrada na Figura 11.8.

11.3.8 ConvergênciaOU (OR)

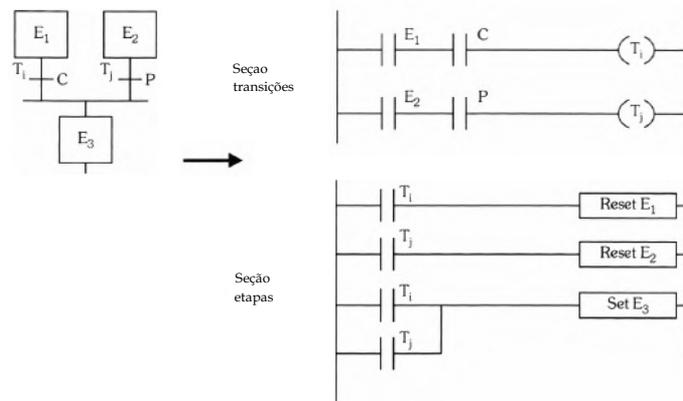


Figura 11.9 - Convergência OU.

Para o caso da Figura 11.9, verifica-se a seguinte lógica:

- ♦ Caso T_i seja transposta, deve-se fazer o *reset* da etapa 1 e o set da etapa 3.
- ♦ Caso T_j seja transposta, é preciso fazer o *reset* da etapa 2 e o set da etapa 3.

Observa-se que nos dois casos existe em comum o *set* da etapa 3, ou seja, ele deve ser feito tanto na ocorrência da transição T_i quanto na da transição T_j . Assim temos um OU lógico - T_i OU T_j devem fazer o set de E_3 . A implementação dessa lógica pode ser verificada na linha de programa 5 da Figura 11.9.

11.4 Ações

O cálculo das ações é o passo final. As ações são equacionadas com base no novo estado das etapas.

Normalmente as ações estão associadas às saídas, mas podem também incidir sobre variáveis internas, tais como incremento de contadores e inicialização de temporizadores, por exemplo.

Como existem vários tipos de ações, diversas formulações podem ser feitas e combinadas. A seguir são fornecidas as principais.

11.4.1 Ação normal

Uma ação normal é realizada quando pelo menos uma das etapas a que está associada está ativa. A Figura 11.10 mostra um exemplo de ação normal.

Pelo exemplo fornecido na Figura 11.10, verificamos que a ação O_i é executada quando estão ativas as etapas X_i ou X_j ou ambas. Então, podemos expressar a equação lógica para a ação O_i como:

$$O_i = X_i + X_j$$

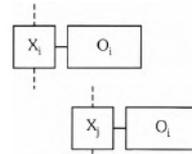


Figura 11.10 - Ação normal.

11.4.2 Ações condicionais

As ações condicionais são semelhantes às normais, com exceção de que somente são realizadas se a etapa está ativa e uma (ou mais condições) é satisfeita. A Figura 11.11 ilustra um exemplo de ação condicionada, em que a ação O_i será executada diretamente se estiverem ativas as etapas X_i ou X_j . No entanto, se a etapa ativa for X_k , é necessário que a condição C_c também seja satisfeita para que a ação O_i seja executada.

Para o exemplo ilustrado na Figura 11.11, a equação da ação O_i será:

$$O_i = x_i + x_j + X_k \cdot C_c$$

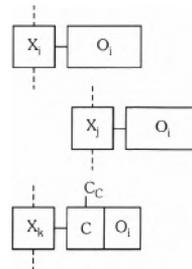


Figura 11.11 - Ações condicionais.

11.4.3 Ações memorizadas

A Figura 11.12 ilustra um exemplo de ação memorizada. Nesse tipo de ação basta que X_i ou X_j seja acionada por um único ciclo de varredura para que a ação fique ativada permanentemente, assim permanecendo enquanto não for ativada qualquer uma das etapas X_k ou X_l .

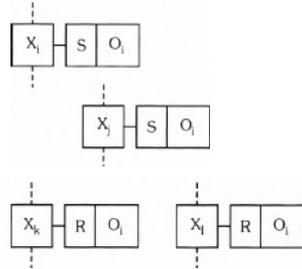


Figura 11.12 - Ações memorizadas.

As equações correspondentes a este exemplo são:

$$S(O_1) = X_i + X_j$$

$$R(O_1) = X_k + X_l$$

11.4.4 Ações que envolvem temporizadores

Tipicamente as temporizações estão associadas às etapas, como se observa na Figura 11.13.

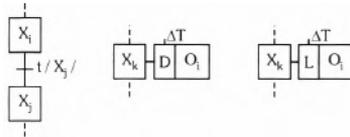


Figura 11.13 - Ações que envolvem temporizadores.

Iniciar uma temporização é uma ação tipicamente interna. Se quisermos ativar uma temporização Tm_k quando uma etapa X_i é atingida, faz-se:

$$Tm^k = X^i$$

Em que Tm_k indica o temporizador utilizado.

O valor da temporização é indicado de alguma forma. Depende do CLP utilizado.

Assume-se que existe uma variável binária Z_k que indica que a temporização atual foi finalizada.

11.4.5 Ações com retardo para iniciar

A Figura 11.14 exibe uma ação com retardo para iniciar. Ao ficar ativa a etapa X_k , a ação O_i só é executada após transcorrido um tempo ΔT . No entanto, se estiverem ativas as etapas X_i ou X_j , a ação é executada imediatamente (ações normais).

Para o exemplo apresentado na Figura 11.14 as equações correspondentes são:

$$T_m = X_k$$

$$O_i = X_i + X_j + X_k$$

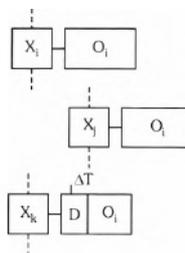


Figura 11.14 - Ações com retardo para ligar.

11.4.6 Ações limitadas no tempo

Ações limitadas no tempo são aquelas que ocorrem somente durante um intervalo de tempo ΔT . Para o exemplo da Figura 11.15, quando a etapa X_k ficar ativa, a ação O_i será executada imediatamente. No entanto, mesmo que a etapa X_k permaneça ativa indefinidamente, a ação O_i só fica ativa por um determinado tempo ΔT : após decorrido esse tempo, ela é desativada automaticamente.

Para o exemplo da Figura 11.15 as equações são:

$$T_m = X_k$$

$$O_i = X_i + X_j + X_k \cdot \bar{Z}$$

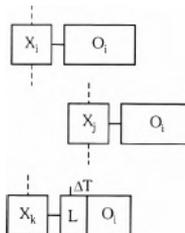


Figura 11.15 - Ações limitadas.

11.4.7 Ações impulsivas

Ações impulsivas são aquelas que ocorrem por um único ciclo de varredura. Para o exemplo da Figura 11.16, mesmo que X_k fique ativa indefinidamente, a ação O_i só fica em atividade por um único ciclo de varredura após a etapa X_k ter se tornado ativa.

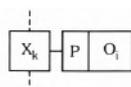


Figura 11.16 - Ação impulsional.

Para o exemplo da Figura 11.16 as equações correspondentes são:

$$W = \uparrow X_k$$

$$O_i = W$$



Para a maioria dos CLPs a ação impulsional de contagem é automática, ou seja, o próprio contador detecta apenas a borda de subida quando a etapa é ativada. Portanto, não há necessidade de fazer uma ação impulsional adicional para tratamento dos contadores.

11.5 Exemplos resolvidos

Para a implementação dos exemplos que seguem, vamos utilizar um CLP que obedece às recomendações da norma IEC 61131-3. Assim, as memórias auxiliares internas começam com a letra M e serão numeradas progressivamente, começando em um (M₁, M₂, ...). As saídas começam com a letra Q e também são numeradas em ordem crescente (Q₁, Q₂, ...). As entradas começam com a letra I e obedecem à mesma regra dos demais (I₁, I₂, ...).

11.5.1 Exemplo 1 - seqüência simples

Uma furadeira de bancada vertical deve ser automatizada. O princípio de funcionamento é o seguinte: inicialmente, se o corpo da furadeira estiver na posição mais alta (h) e o botão de partida for pressionado, deve-se ligar o motor da broca e descer em velocidade alta até encontrar o sensor de posição intermediária. A partir desse ponto deve continuar descendo com velocidade reduzida até encontrar o sensor de posição mais baixa. Uma vez atingido o sensor, deve subir em velocidade alta até encontrar o sensor de posição alta, quando então deve desligar o motor da broca.

A Figura 11.17 ilustra o sistema de furadeira vertical.

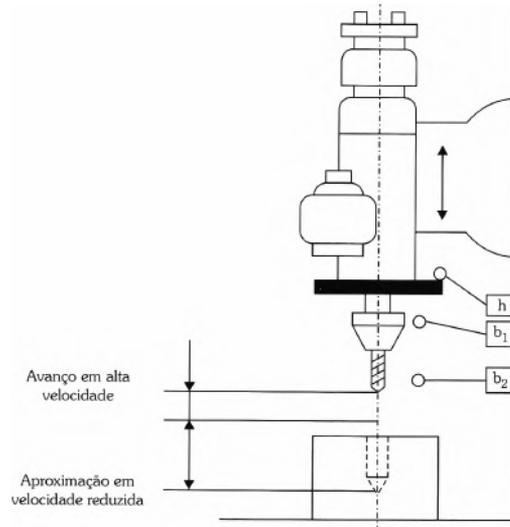


Figura 11.17 - Furadeira de bancada automática.

1º passo - criação do Grafcet nível 1

O Grafcet em nível descritivo (comportamental) pode ser visto na Figura 11.18.

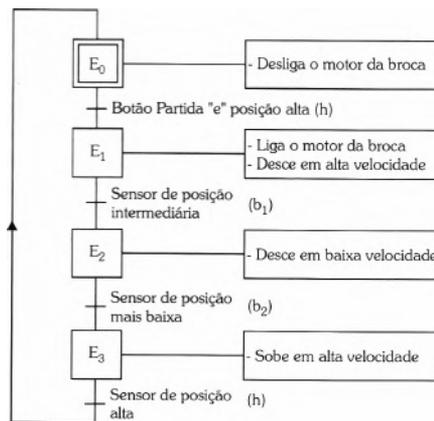


Figura 11.18 - Grafcet nível 1 (descritivo ou comportamental).

2º passo - criação das tabelas de associação

Primeiramente vamos definir os elementos constituintes do sistema. Para tanto, serão criadas quatro tabelas:

- ♦ Uma para as receptividades (entradas);
- ♦ Uma para as transições;
- ♦ Uma para as etapas;
- ♦ Uma para as ações (saídas) associadas às etapas.

Para cada elemento de entrada ou saída do sistema devemos associar um endereço físico correspondente no CLP.

A cada uma das etapas atribua um bit de memória auxiliar do CLP. O mesmo deve ser feito a cada uma das transições.

A primeira tabela a ser criada é a de receptividades, que correspondem aos elementos que podem provocar transposição de etapas. Eles podem ser elementos de entrada, tais como botões e sensores, ou ainda contadores e temporizadores. Especificamente para este caso as receptividades correspondem exatamente às entradas: botão de partida, sensores de posição alta (h), posição intermediária (b_1) e posição mais baixa (b_2). Essa associação pode ser visualizada na Tabela 11.1.

Nível comportamental	Nível tecnológico	Descrição
P	I_1	Botão de partida
b_1	I_2	Sensor da posição intermediária
b_2	I_3	Sensor da posição mais baixa
h	I_4	Sensor da posição alta

Tabela 11.1 - Receptividades (entradas).

A próxima tabela a ser criada é a das transições.

Nível comportamental	Nível tecnológico	Descrição
T_{01}	M_3	Transição entre as etapas 0 e 1
T_{12}	M_4	Transição entre as etapas 1 e 2
T_{23}	M_5	Transição entre as etapas 2 e 3
T_{30}	M_6	Transição entre as etapas 3 e 0

Tabela 11.2 - Transições.

Nível comportamental	Nível tecnológico	Descrição
E ₀	M ₇	Etapa 0
E ₁	M ₈	Etapa 1
E ₂	M ₉	Etapa 2
E ₃	M _A	Etapa 3

Tabela 11.3 - Etapas.

Nível comportamental	Nível tecnológico	Descrição
M _B D	Q ₁	Motor broca desce
M _V A	Q ₂	Velocidade alta
M _V B	Q ₃	Velocidade baixa
M _B S	Q ₄	Motor broca sobe

Tabela 11.4 - Saídas.

3º passo - criação do Grafcet nível 2

Agora já podemos reescrever o Grafcet considerando os detalhes da implementação. A Figura 11.19 mostra o Grafcet em nível 2 (tecnológico).

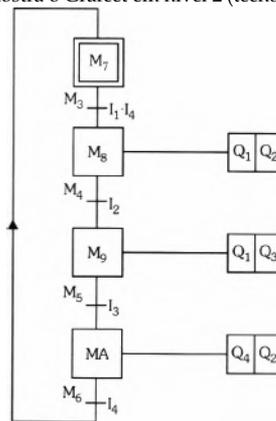


Figura 11.19 - Grafcet nível 2 (tecnológico ou de implementação).

4ª passo - criação do programa em Ladder

O programa deve conter as seguintes seções:

1. **Ativação da etapa inicial** mediante o bit de início de varredura (*first scan*). Esse bloco só será executado uma vez.
2. **Detecção de bordas** (neste caso não temos ações impulsivas).
3. **Transições.** O cálculo das transições baseado no estado atual e nas re-ceptividades.
4. **Etapas.** Desativação/ativação das etapas anteriores/posteriores às transições disparadas.
5. **Ações.** Ativação das ações associadas às etapas.

Na Tabela 11.5 encontram-se as equações de implementação, no nível comportamental e seu equivalente nível tecnológico.

Nível comportamental	Nível tecnológico
$T_{01} = E_0 \cdot P \cdot H$	$M_3 = M_7 \cdot I_1 \cdot I_4$
$T_{12} = E_1 \cdot b_1$	$M_4 = M_8 \cdot I_2$
$T_{23} = E_2 \cdot b_2$	$M_5 = M_9 \cdot I_3$
$T_{30} = E_3 \cdot h$	$M_6 = M_A \cdot I_4$

Tabela 11.5 - Equações das transições.

A implementação dos passos 4.1 a 4.3 pode ser verificada na Figura 11.20.

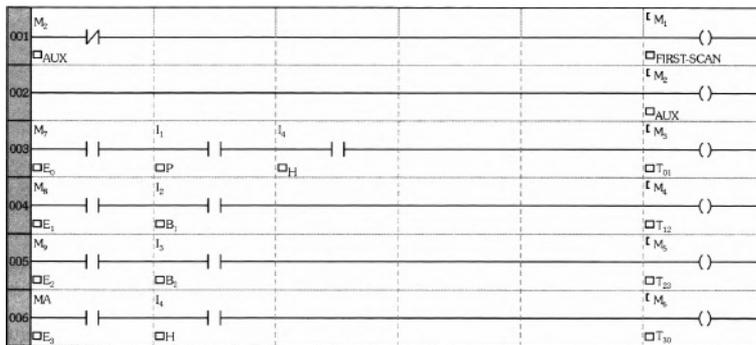


Figura 11.20 - Implementação das equações de transições.

O passo 4.4 consiste em implementar as equações para as etapas. Para isso, acompanhe a seqüência:

1. Set(E_0)
2. Reset(E_0)
3. Set(E_1)
4. Reset(E_1)
5. Set(E_2)
6. Reset(E_2)
7. Set(E_3)
8. Reset(E_3)

Ou seja, determinamos, seqüencialmente, as transições que ligam ou desligam as etapas.

11.5.2 Set(E_0)

Neste caso vamos verificar todas as transições que ativam a etapa 0. Podemos verificar por inspeção que ela é ativada por dois elementos: *first scan* OU T_{30} . A implementação equivalente é vista na Figura 11.21.

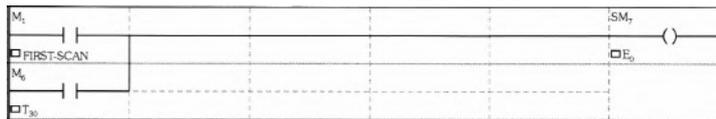


Figura 11.21 - Implementação da função lógica: $Set(E_0) = first\ scan\ OU\ T_{30}$.

Seguindo a mesma lógica, conferimos que:

A ocorrência da transição T_{01} desativa a etapa E_0 ao mesmo tempo em que ativa a etapa E_1 .

A ocorrência da transição T_{12} desativa a etapa E_1 ao mesmo tempo em que ativa a etapa E_2 .

A ocorrência da transição T_{23} desativa a etapa E_2 ao mesmo tempo em que ativa a etapa E_3 .

A ocorrência da transição T_{30} desativa a etapa E_3 ao mesmo tempo em que ativa a etapa E_0 . A ativação da etapa 0 já foi implementada anteriormente na Figura 11.21. A Figura 11.22 ilustra essa seqüência de operações.

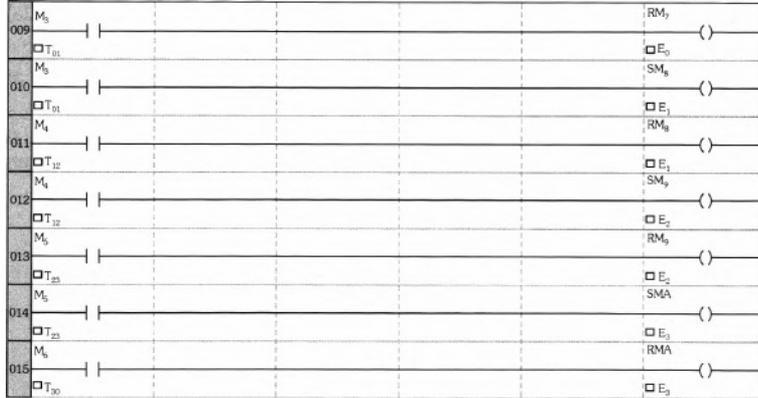


Figura 11.22 - Implementação da seção de etapas.

No último passo (4.5) implementam-se as equações para as ações.



Figura 11.23 - Implementação das ações associadas às etapas.

11.5.3 Exemplo 2 - seqüências com convergência e divergência "OU"

Considere o sistema mostrado na Figura 11.24, o qual é composto por um cilindro de dupla ação com três sensores: S (posição inicial), C (centro) e D (direita). Também existem dois botões de contato momentâneo, LC e LD.

Seu funcionamento é o seguinte: ao pressionar o botão LC, o cilindro se desloca até encontrar o sensor C, quando então retorna a posição inicial (S).

Se o botão LD for pressionado depois de um segundo, o cilindro deve se deslocar até encontrar o sensor D e retornar para a posição inicial (S). Se forem pressionados simultaneamente os botões LC e LD, a prioridade é o botão LC.

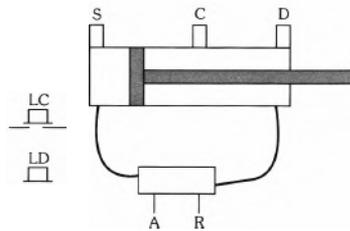


Figura 11.24 - Cilindro de dupla ação.

1ª passo - criação do Grafcet nível 1

Uma possível solução para o problema é dada na Figura 11.25.

Observando o Grafcet, notamos que não há nenhuma das condições de restrição para a aplicação do método 1. Sendo assim, pode-se utilizá-lo por ser mais simples.

Resolução:

Vamos implementar o Grafcet no Zelio Soft.

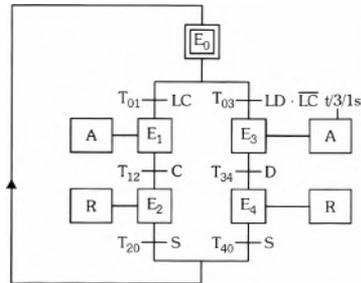


Figura 11.25 - Grafcet nível 1.

2º passo - criação das tabelas de associação

O segundo passo é criar uma tabela que relacione as variáveis do nível comportamental com as variáveis do nível tecnológico.

Nível comportamental	Nível tecnológico	Descrição
LC	I_1	Botão vai até a posição central
LD	I_2	Botão vai até a posição direita
S	I_3	Sensor da posição inicial
C	I_4	Sensor da posição central
D	I_5	Sensor da posição à direita

Tabela 11.6 - Relacionamento entre nível comportamental e tecnológico para Entradas.

Como descrito anteriormente, cada transição corresponde a um bit de memória auxiliar. Assim, uma possível tabela de associação é:

Nível comportamental	Nível tecnológico	Descrição
T₀₁	M_3	Transição entre as etapas 0 e 1
T₀₃	M_4	Transição entre as etapas 0 e 3
T₁₂	M_5	Transição entre as etapas 1 e 2
T₃₄	M_6	Transição entre as etapas 3 e 4
T₂₀	M_7	Transição entre as etapas 2 e 0
T₄₀	M_8	Transição entre as etapas 4 e 0

Tabela 11.7 - Relacionamento entre nível comportamental e tecnológico para Transições.

Da mesma forma, cada etapa corresponde a um bit de memória auxiliar. No caso do Zelio Soft, uma possível tabela de associação é:

Nível comportamental	Nível tecnológico	Descrição
E₀	M_9	Etapa 0
E₁	M_A	Etapa 1
E₂	M_B	Etapa 2
E₃	M_C	Etapa 3
E₄	M_D	Etapa 4

Tabela 11.8 - Relacionamento entre nível comportamental e tecnológico para Etapas.

Nível comportamental	Nível tecnológico	Descrição
A	Q ₁	Liga eletroválvula para Avançar
R	Q ₂	Liga eletroválvula para Recuar

Tabela 11.9 - Relacionamento entre nível comportamental e tecnológico para Ações.

3º passo - criação do Grafset nível 2

Agora vamos redesenhar o diagrama do Grafset de nível tecnológico:

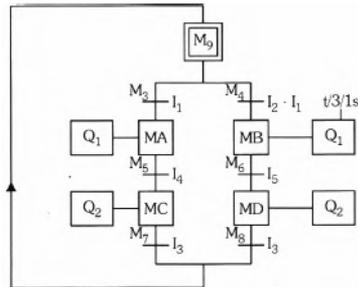


Figura 11.26 - Grafset nível 2 (tecnológico).

4º passo - criação do programa Ladder

I. Ativação da etapa inicial

O primeiro passo consiste em criar uma rotina que detecte o primeiro ciclo de varredura do sistema (*first scan*). Uma possível solução é apresentada na Figura 11.27.

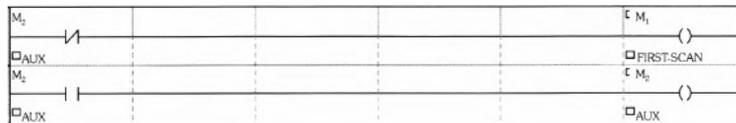


Figura 11.27 - Implementação do first scan.

II. Transições

O cálculo das transições é baseado no estado atual e nas receptividades.

O segundo passo é implementar as equações para as transições.

Nos níveis comportamental e tecnológico, as equações são:

Nível comportamental	Nível tecnológico
$T_{01} = E_0 \cdot LC$	$M_3 = M_9 \cdot I_1$
$T_{03} = E_0 \cdot LD \cdot \overline{LC}$	$M_4 = M_9 \cdot I_2 \cdot \overline{I_1}$
$T_{12} = E_1 \cdot C$	$M_5 = MA \cdot I_4$
$T_{34} = E_3 \cdot D$	$M_6 = MB \cdot I_5$
$T_{20} = E_2 \cdot S$	$M_7 = MC \cdot I_3$
$T_{40} = E_4 \cdot S$	$M_8 = MD \cdot I_3$

Tabela 11.10 - Equações para os níveis comportamental e tecnológico.

Cuja implementação pode ser verificada na Figura 11.28.

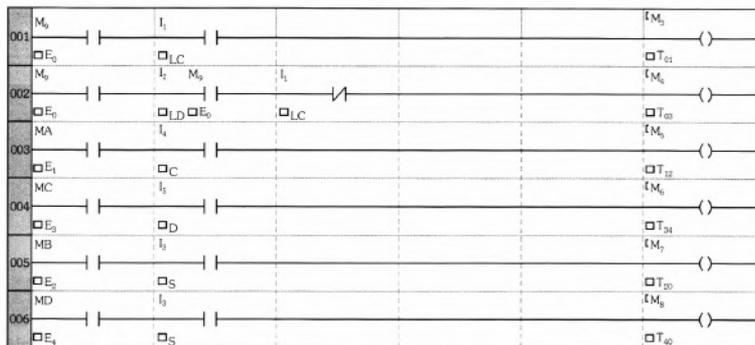


Figura 11.28 - Implementação da equação das transições.

III. Etapas - desativação/ativação das etapas anteriores/posteriores às transições disparadas

O próximo passo é implementar as equações para as etapas. Para isso, acompanhe a seqüência:

1. Set(E_0)
2. Reset(E_0)
3. Set(E_1)
4. Reset(E_1)
5. Set(E_2)
6. Reset(E_2)

- 7. Set(E₃)
- 8. Reset(E₃)
- 9. Set(E₄)
- 10. Reset(E₄)

Ou seja, determinamos seqüencialmente as transições que ligam ou desligam as etapas.

◆ Set(E₀)

Neste caso, vamos avaliar todas as transições que ativam a etapa 0. Podemos verificar por inspeção que ela é ativada por três caminhos: *first scan* OU T₂₀ OU T₄₀. A implementação equivalente é vista na Figura 11.29.

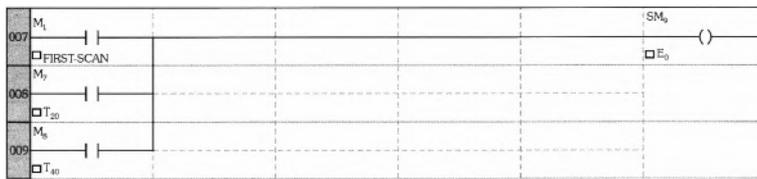


Figura 11.29 - Implementação da função lógica: Set(E₀) = first scan OU T₂₀ OU T₄₀

◆ Reset(E₀)

Vamos determinar quais transições desativam a etapa 0. Verificamos que isso ocorre tanto na transição da etapa 0 para a 1 quanto na transição da etapa 0 para a 3.

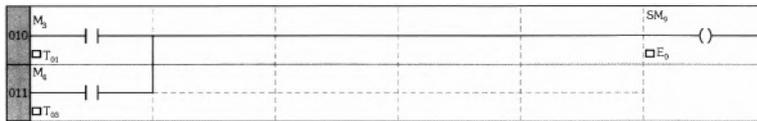


Figura 11.30 - Implementação Reset(E₀).

As Figuras 11.31 a 11.36 ilustram os demais passos de ativação e desativação das etapas.

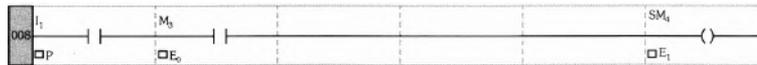


Figura 11.31 - Set(E₁).

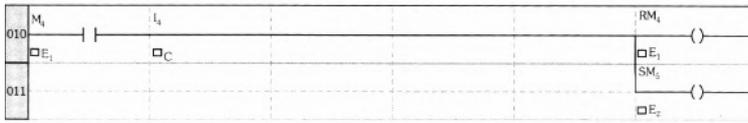


Figura 11.32 - Reset(E₁) e Set(E₂).



Figura 11.33 - Reset(E₂).



Figura 11.34 - Set(E₁).

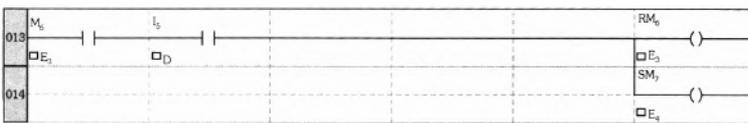


Figura 11.35 - Reset(E₂) e Set(E₄).

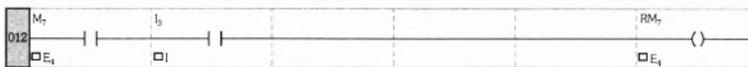


Figura 11.36 - Reset(E₁).

IV. Ações

A Figura 11.37 mostra a ativação das ações associadas às etapas.

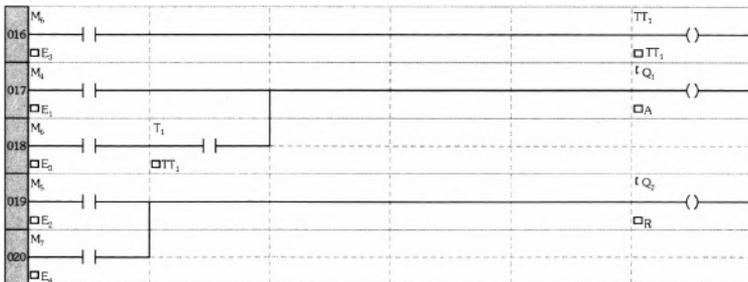


Figura 11.37 - Codificação das ações associadas às etapas.

11.5.4 Exemplo 3 - seqüências com convergência e divergência "E" (paralelismo)

Considere o seguinte sistema, constituído pelos carros C_1 e C_2 .

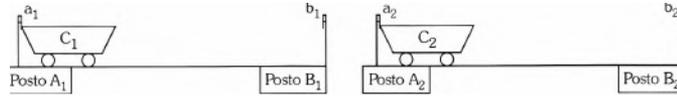


Figura 11.38 - Carrinhos com partida simultânea.

Quando o operador der ordem de partida (botão **p**), se os carros C_1 e C_2 encontrarem-se simultaneamente nas suas posições de repouso (postos a_1 e a_2), devem se deslocar nos sentidos direito (**D**) e esquerdo (**E**), entre os postos a_1 e b_1 para C_1 e a_2 e b_2 para C_2 . Os dois carros efetuam o movimento **a-b-a**.

1º passo - criação do Grafset nível 1

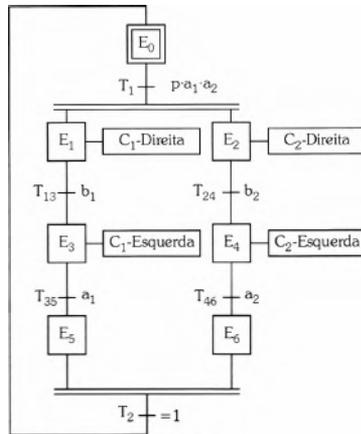


Figura 11.39 - Grafset nível 1 (descritivo).

2. passo - criação das tabelas de associação

Nível comportamental	Nível tecnológico	Descrição
P	I ₁	Botão de partida
a₁	I ₂	Sensor de posição a ₁
a₂	I ₃	Sensor de posição a ₂
b₁	I ₄	Sensor de posição b ₁
b₂	I ₅	Sensor de posição b ₂

Tabela 11.11 - Receptividades (entradas).

A próxima tabela a ser criada é a das transições.

Nível comportamental	Nível tecnológico	Descrição
T₁	M ₃	Transição inicial
T₁₃	M ₄	Transição entre as etapas 1 e 3
T₂₄	M ₅	Transição entre as etapas 2 e 4
T₃₅	M ₆	Transição entre as etapas 3 e 5
T₄₆	M ₇	Transição entre as etapas 4 e 6
T₂	M ₈	Transição para a etapa inicial

Tabela 11.12 - Transições.

Nível comportamental	Nível tecnológico	Descrição
E₀	M ₉	Etapa 0
E₁	M _A	Etapa 1
E₂	M _B	Etapa 2
E₃	M _C	Etapa 3
E₄	M _D	Etapa 4
E₅	M _E	Etapa 5
E₆	M _F	Etapa 6

Tabela 11.13 - Etapas.

Detecção de bordas: (não existem ações impulsivas neste exemplo).

Transições: o cálculo das transições é baseado no estado atual e nas receptividades.

Nível comportamental	Nível tecnológico
$T_1 = E_0 \cdot p \cdot a_1 \cdot a_2$	$M_3 = M_9 \cdot I_1 \cdot I_2 \cdot I_3$
$T_{13} = E^1 \cdot b^1$	$M^4 = M^A \cdot I^4$
$T_{24} = E_2 \cdot b_2$	$M_5 = M_B \cdot I_5$
$T_{35} = E_3 \cdot a_1$	$M_6 = M_C \cdot I_2$
$T_{46} = E_4 \cdot a_2$	$M_7 = M_D \cdot I_3$
$T_2 = E_5 \cdot E_6$	$M_8 = M_E \cdot M_F$

Tabela 11.15 - Equações para as transições.

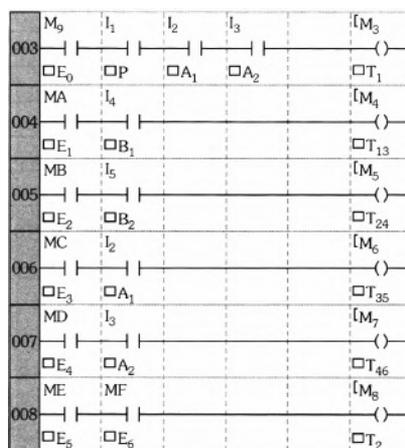


Figura 11.42 - Implementação das transições.

Etapas: desativação/ativação das etapas anteriores/posteriores às transições disparadas.

Etapas		Transições	
Nível1	Nível2	Nível 1	Nível 2
Set E ₀	Set M ₉	First scan + T ₂	M ₁ + M ₈
Reset E ₀	Reset M ₉	T ₁	M ₃
Set E ₁	Set M _A	T ₁	M ₃
Reset E ₁	Reset M _A	T ₁₃	M ₄
Set E ₂	Set M _B	T ₁	M ₃
Reset E ₂	Reset M _B	T ₂₄	M ₅
Set E ₃	Set M _C	T ₁₃	M ₄
Reset E ₃	Reset M _C	T ₃₅	M ₆
Set E ₄	Set M _D	T ₂₄	M ₅
Reset E ₄	Reset M _D	T ₄₆	M ₇
Set E ₅	Set M _E	T ₃₅	M ₆
Reset E ₅	Reset M _E	T ₂	M ₈
Set E ₆	Set M _F	T	M ₇
Reset E ₆	Reset M _F	⁴⁶ T ₂	M ₈

Tabela 11.16- Ativação e desativação das etapas.

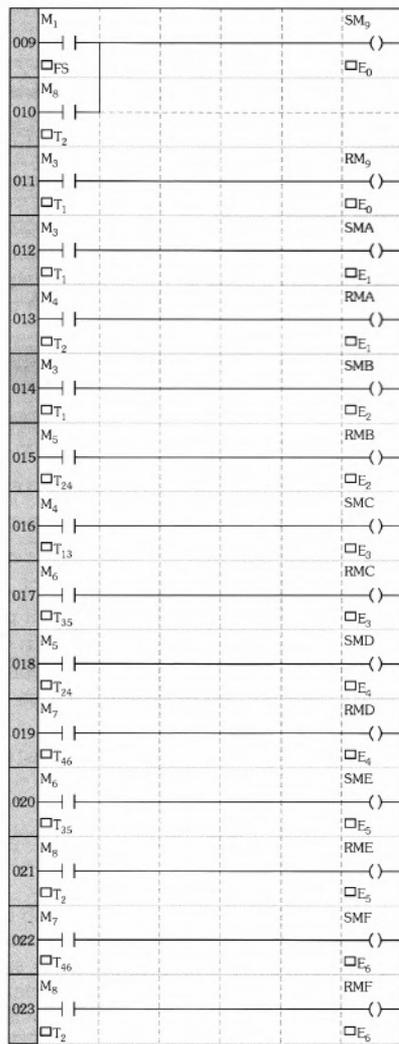


Figura 11.43 - Implementação das etapas.

♦ **Ações:** ativação das ações associadas às etapas.

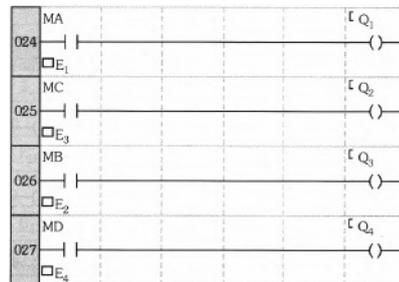


Figura 11.44 - Implementação das ações.

11.6 Exercícios propostos

1. Modele em Grafcet o exercício 1 do capítulo 10 e converta em linguagem *Ladder*.
2. Modele em Grafcet o exercício 2 do capítulo 10 e converta em linguagem *Ladder*.
3. Modele em Grafcet o exercício 3 do capítulo 10 e converta em linguagem *Ladder*.
4. Um dispositivo efetua a transferência de peças sobre duas plataformas diferentes, como mostra a figura seguinte. Quando uma peça chega diante do sensor óptico (S_1), este a identifica e um posicionador 1, que está situado perpendicularmente, transfere-a para a plataforma 2. Depois que o posicionador 1 recua, o posicionador 2 é acionado e transfere a peça para a plataforma 2. Quando terminar de recuar, um novo ciclo é iniciado.

Os sensores SP1R, SP2R, SP1 A e SP2A indicam as posições de recuo e avanço dos posicionadores 1 e 2.

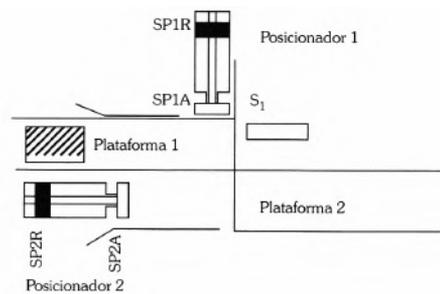


Figura 11.45 - Transferência de peças.

5. Um homogeneizador industrial efetua as seguintes operações:

- ♦ Quando a chave início é pressionada, a válvula V_1 abre e a matéria-prima, em forma líquida, começa a encher o tanque.
- ♦ Quando o líquido atingir o sensor de nível alto SNA, fecha-se a válvula V_1 e inicia-se o processo de homogeneização, acionando o motor do misturador (MIST1) por dez segundos.
- ♦ Após transcorrido esse tempo, abre-se a válvula de saída V_2 até que o nível do tanque esteja abaixo do sensor de nível baixo SNB. Esse ciclo deve ser repetido três vezes, devendo a operação ser reiniciada quando for pressionado novamente o botão liga.



Os sensores ficam em nível 1 quando detectam a presença de líquido.

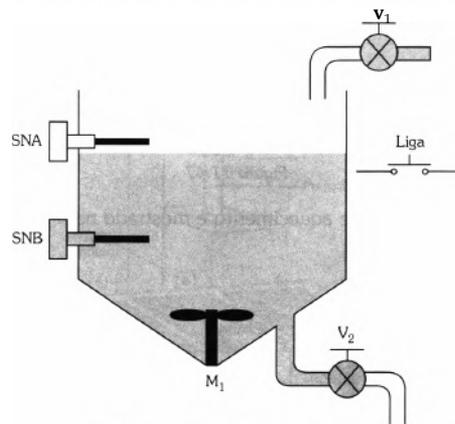


Figura 11.46 - Misturador industrial.

6. A parte elétrica da máquina seguinte é constituída de dois motores (MA, MB), um botão de pressão (m), dois sensores de fim de curso (a, b) e dois sensores SPA e SPR que indicam se o pistão V está recuado ou avançado. O motor MB está diretamente acoplado à broca. MA é um motor com dois sentidos de rotação e destina-se a movimentar verticalmente a broca. O movimento ascendente da coluna é obtido ativando MAa. Quando se liga MA d, a coluna desce.

O funcionamento é o seguinte:

A peça a furar é colocada no posto de carga. Logo que o operador acione o botão de pressão m, o pistão V é ativado, deslocando a peça para a posição de furação. Assim deve-se realizar a operação de furação da peça, com um movimento descendente da broca até atingir o fim de curso b, de onde a furadeira deve retornar ao seu estado inicial de repouso e desligar a broca e, na seqüência, retirar a peça por meio do recuo do pistão V. Desenvolva a modelagem deste sistema através do Grafcet e implemente em linguagem *Ladder*.

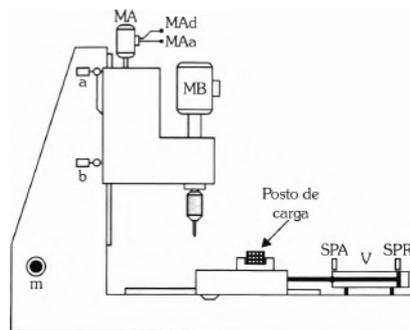


Figura 11.47

7. Um processo industrial de aquecimento é mostrado na figura seguinte.

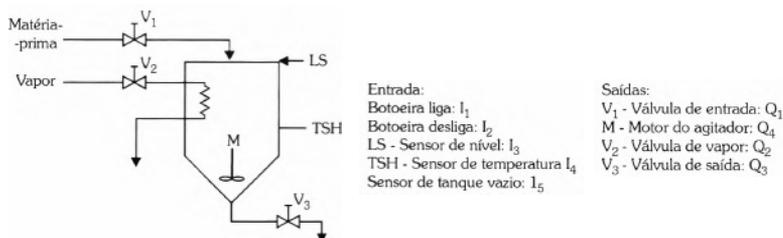


Figura 11.48 - Processo industrial de aquecimento.

É preciso:

- a) Encher o tanque com matéria-prima até certo nível.
- b) Após ser atingido o nível, aquecer o conteúdo do tanque até uma certa temperatura com uso de vapor ao mesmo tempo em que agita o conteúdo.
- c) Dar vazão à matéria aquecida.

A operação descrita anteriormente é executada nesta seqüência:

- a) Pressionando o botão de liga (do tipo NA) inicia-se o processo.
 - b) Abrir a válvula "V₁" para que a matéria-prima chegue ao tanque.
 - c) Fechar "V₁" quando a matéria-prima atingir certo nível marcado pelo indicador "LS".
 - d) Abrir a válvula "V₂" para aquecimento com passagem de vapor pelo tubo e ligar o motor "M", fazendo girar o homogeneizador para agitar a matéria.
 - e) Quando a temperatura atingir um certo valor, o termostato "TSH" fecha seu contato e deve interromper a passagem de vapor, fechando "V₂", e parar a agitação, desligando o motor "M".
 - f) Dar vazão à matéria aquecida ligando a válvula V₃ por dez segundos.
 - g) O ciclo é reiniciado automaticamente a menos que se pressione o botão desliga, quando então o processo é encerrado.
8. Com base no processo seguinte, elabore e implemente o diagrama correspondente em Grafcet.

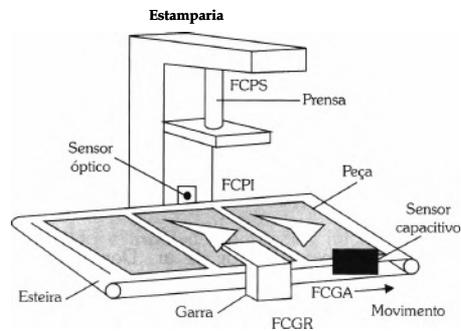


Figura 11.49 - Estamparia.

Operação:

- a) Inicialmente a máquina está inativa.
- b) Para que o processo tenha início, o operador deve pressionar um botão LIGA (contato momentâneo).
- c) A esteira se move até que uma peça seja detectada por um sensor óptico, quando então pára.
- d) Uma garra avança em direção à peça para prensá-la (existe um sensor fim de curso FCGA que indica que a garra já avançou o suficiente).

- e) A prensa abaixa e estampa a peça por cinco segundos (existem dois sensores fim de curso, sendo um para a posição superior (FCPS) e outro para a inferior (FCPI) respectivamente).
- f) A garra movimenta-se no sentido para fora da esteira, soltando a peça (existe um sensor fim de curso FCGR que indica que a garra já voltou ao estado inicial).
- g) A esteira volta a se movimentar e repete o processo até que sejam contadas cinco peças por um sensor capacitivo SC, quando então o processo termina e é preciso pressionar o botão LIGA novamente para iniciar um novo ciclo.

9. Para o processo de queima de um gás, a próxima seqüência deve ser realizada:

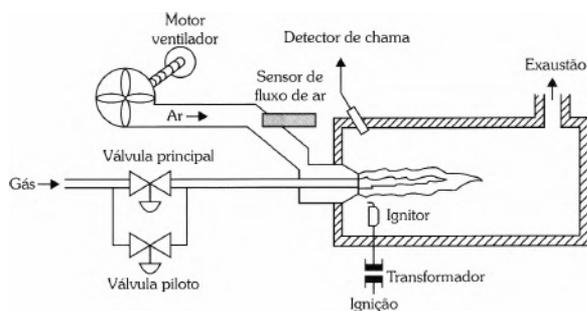


Figura 11.50 - Queimador de gás.

- a) Ao pressionar o botão liga, se não existir uma chama acesa, a seqüência terá início.
- b) Energizar o motor do ventilador de ar. Depois que o fluxo de ar for estabelecido (indicação do sensor de fluxo), deve-se esperar **20** segundos.
- c) Abrir a válvula piloto do gás e iniciar a ignição. Aguardar dois segundos, parar o ignitor e fechar a válvula piloto.
- d) Se existir chama (verificada pelo detector de chama), abrir a válvula principal de gás que continuará ligada enquanto o botão desliga não for pressionado.
- e) Se não existir chama ou ela se apagar durante o funcionamento, deve-se fechar a válvula principal de gás e acionar um alarme de "falta de chama" que permanecerá ligado enquanto um botão rearme não for pressionado.
- f) Depois de pressionado o botão desliga ou o botão reinício, o motor do ventilador deve continuar funcionando por mais 30 segundos para eliminar algum gás remanescente de queima incompleta.

Utilização do Software Zelio Soft 2

Para melhorar o aprendizado dos conteúdos ministrados no livro, foi utilizado o *software* de edição de diagramas Zelio Soft 2 de propriedade da Schneider Electric. Ele foi escolhido devido à facilidade de uso, idioma disponível em português (Portugal), por ser gratuito, conter as principais linguagens de programação utilizadas no livro (*Ladder*, SFC e blocos) e também possuir simulador.

O *software* pode ser obtido no endereço: www.schneider-electric.com.br

Entrar no item *Downloads* → *Produtos e serviços*, selecionar a categoria *Módulo lógico programável - Zelio Logic* e selecionar "Assunto: *Módulo Lógico Programável - Software Zelio Logic¹ V4.2*".



Para fazer o download do *software*, primeiramente é necessário um cadastro na página da Schneider Electric e efetuar login.

Após ter sido obtido e instalado, é preciso iniciar o *software* Zelio Soft 2, como ilustra a Figura A.1.

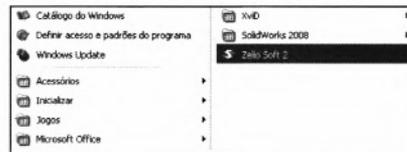


Figura A.1 - Iniciar o *software* Zelio Soft 2

Após abrir o *software* aparece a tela da Figura A.2. Deve-se então clicar no ícone "Criar um novo programa" para o início de um novo *software*. Na tela

¹ O *software* Zelio Logic estava disponível na data do lançamento do livro.

seguinte é feita a escolha do módulo a ser usado. Os aspectos que diferem os módulos são: tipo de fonte de alimentação (CC ou CA), número de entradas e saídas, tipos de entrada (analógicas ou digitais), *display*, entre outros.

Para o estudo recomenda-se utilizar o módulo indicado na Figura A.3.



Figura A.2 - Criação de um programa no software Zelio Soft 2.

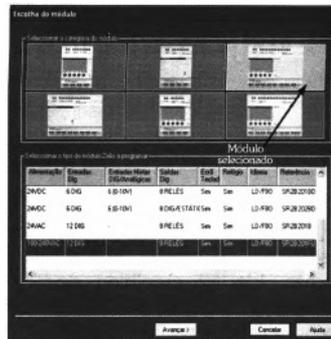


Figura A.3 - Escolha do módulo Zelio Logic.

A janela a seguir permite utilizar expansões de entradas e saídas. Para efeito de estudo vamos trabalhar sem expansões, como ilustra a Figura A.4. Na próxima janela é escolhida a linguagem de programação. É possível trabalhar com dois tipos de linguagem: *Ladder* ou FBD (blocos), como mostra a Figura A.5.



Figura A.4 - Expansões possíveis para o módulo Zelio Logic.

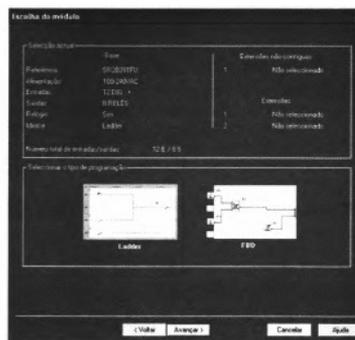


Figura A.5 - Escolha da linguagem de programação no software Zelio Soft.



A linguagem SFC está contida na mesma área da linguagem de blocos (FBD) no Zelio Soft.

A.1 Utilização da linguagem Ladder

A partir da tela da Figura A.5 seleciona-se, pelo ícone, a linguagem de programação *Ladder*. Como resultado temos a tela da Figura A.6.

O módulo lógico possui diversas funções, sendo as mais utilizadas as entradas, memórias internas, saídas, temporizadores e contadores, conforme a Figura A.6.

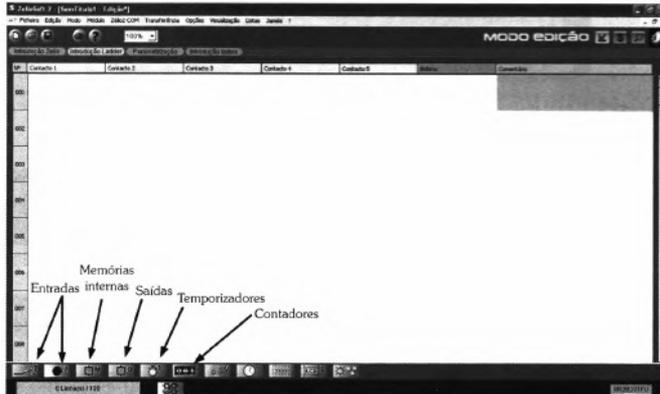


Figura A.6 - Programação Ladder pam o software Zelio Logic.

Para entendermos melhor o funcionamento do *software*, vamos mostrar o exemplo da simulação do circuito chave liga/desliga com contato selo.

Para implementá-lo, primeiramente deve ser feito o endereçamento de entradas digitais, Figura A.7.

Procedimento similar deve ser feito com a saída (Q). O *software* Zelio Logic possui diversos tipos de bobinas. Escolha a bobina do tipo contator, como ilustra a Figura A.8.

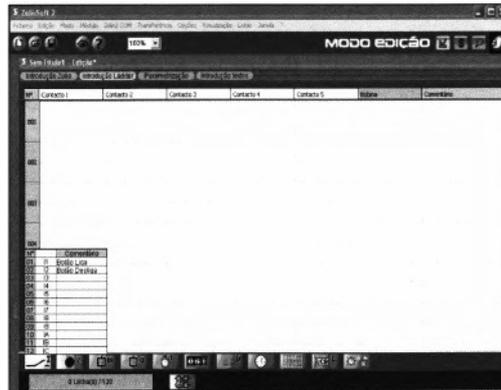


Figura A.7 - Endereçamento de entradas digitais.

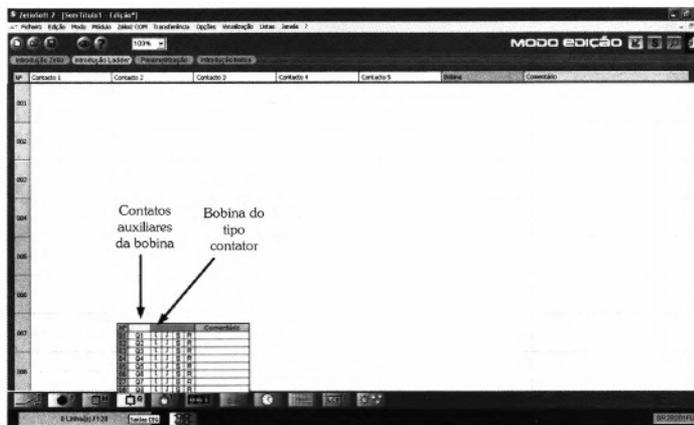


Figura A.8 - Endereçamento de saída no software Zelio Soft.

Após ser feito o endereçamento, inicia-se a montagem do diagrama *Ladder* arrastando os elementos para o *software*. O resultado final encontra-se na Figura

A.9. Uma característica muito importante é a possibilidade de simulação do *software* antes da implementação, que é fundamental para verificação de erros antes da sua aplicação em uma automação de processos.

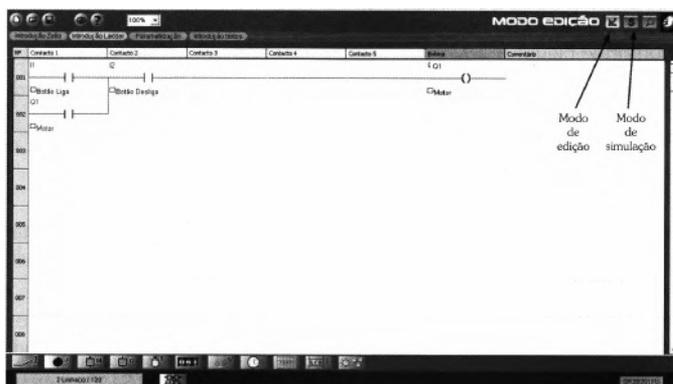


Figura A.9 - Programa final no software Zelio Logic.

Para efetuar a simulação, deve-se clicar no ícone relativo à simulação no canto superior direito, mostrado na Figura A. 10. Após clicar nesse ícone, o programa entra no ambiente de simulação no qual podemos comprovar se o *software* elaborado está correto.

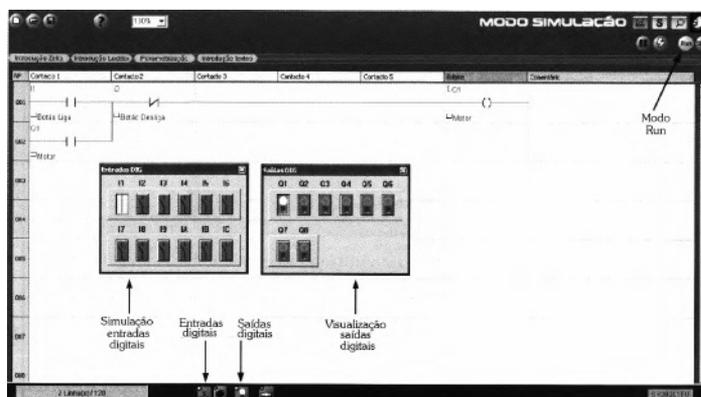


Figura A.10 - Simulação do software no Zelio Logic.

Para iniciar a simulação, devemos primeiramente colocar o *software* em modo "Run", pressionando o ícone no canto superior direito. Para simular entradas digitais e verificar o *status* das saídas digitais, devemos clicar nos respectivos ícones na

barra de ferramentas na parte inferior da tela. Desta forma, para simular as entradas digitais, basta clicar na respectiva entrada e verificar o comportamento na saída, conforme Figura A. 10.

Um item importante a ser verificado é a mudança das cores a partir do momento em que uma saída é acionada ou uma entrada é simulada.

A.2 Temporizadores e contadores

Uma das funções mais utilizadas em CLPs inclui temporizadores e contadores. Na Figura A. 11 temos a representação de um temporizador no *software* Zelio Soft 2. A função temporizador é constituída das seguintes partes:

- ♦ **Contatos auxiliares:** podem ser NA ou NF que serão comutados após transcorrido um determinado tempo de acordo com o temporizador utilizado.
- ♦ **Temporizador:** deve ser colocado na coluna de bobinas do *software*. Com um duplo-clique pode-se escolher o tempo de contagem, bem como o temporizador a ser utilizado.
- ♦ **Reset:** serve para zerar o temporizador e deve ser colocado na coluna destinada às bobinas. Quando esse item receber um pulso, o temporizador vai zerar o tempo acumulado.

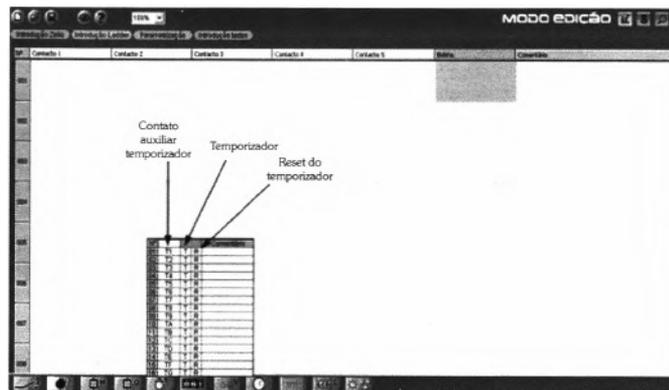


Figura A. 11 - Elementos constituintes do temporizador no Zelio Soft.

A função contador é constituída dos seguintes itens:

- ♦ **Contatos auxiliares:** podem ser NA ou NF que serão comutados após a contagem atingir um determinado valor parametrizado (*preset*).
- ♦ **Contador:** deve ser colocado na coluna de bobinas do *software*. Com um duplo-clique pode-se escolher o número de contagem e parametrizar o contador.
- ♦ **Reset:** serve para zerar o contador e deve ser colocado na coluna destinada às bobinas. Quando esse item receber um pulso, o contador vai zerar o tempo acumulado.
- ♦ **Decrementa contagem:** decrementa a contagem, ou seja, quando essa bobina é energizada, faz a contagem no sentido decrescente. Esse item também deve ser colocado na coluna destinada às bobinas.

A Figura A. 12 mostra as partes constituintes dos contadores.

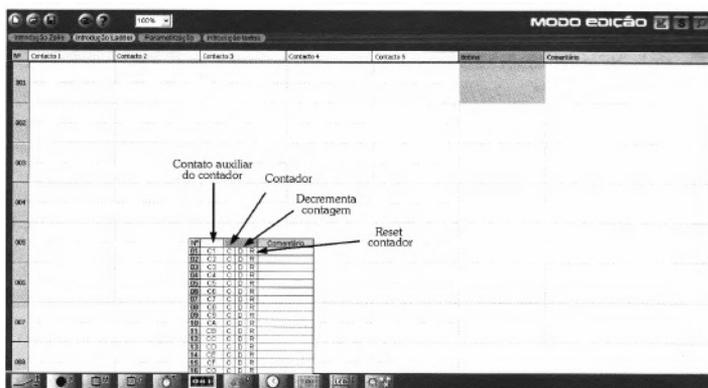


Figura A. 12 - Elementos constituintes do contador no Zelio Soft.

A.3 Diagrama de blocos (FBD)

Também pode ser escolhido o modo de programação em diagrama de blocos (FBD) ao iniciar um novo programa. Essa interface é exibida na Figura A. 13. No canto inferior direito da interface estão os elementos que podem ser utilizados na confecção do *software*:

- ♦ **Entradas (IN):** nesse item estão os tipos de entrada, que serão colocados em sua respectiva área do editor.

- ♦ **Blocos de função (FBD):** estão alocados os blocos que podem ser utilizados para a confecção do *software*, como, por exemplo, contadores, temporizadores, comparadores, entre outros.
- ♦ **SFC:** nesse item estão os elementos que podem ser utilizados para a elaboração de um *software* utilizando a linguagem SFC.
- ♦ **Portas lógicas (Logic):** estão colocadas as portas lógicas (AND, OR, NOT etc.).
- ♦ **Saídas (OUT):** aqui estão os tipos de saída, que serão colocados em sua respectiva área no editor.

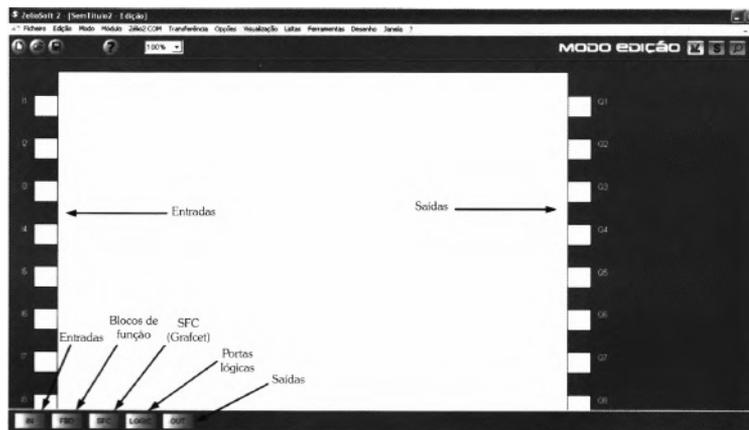


Figura A. 13 - Tela de edição de diagramas de bloco no Zelio Soft.

A idéia deste apêndice é mostrar as funções básicas do *software* Zelio Logic. Para maiores detalhes deve ser considerada a ajuda do programa, que descreve as funções com bastante clareza e está em português (Portugal).

Sistemas de Numeração

A representação da informação consiste sempre em uma materialização física capaz de, temporária ou permanentemente, registrar a informação pretendida.

Enquanto os humanos podem reconhecer informações através de imagens, letras, gestos, sinais luminosos, os computadores processam e armazenam as informações apenas em dois estados. Os valores convencionais para os dois estados

- ◆ 1 = ON = VERDADEIRO
- ◆ 0 = OFF = FALSO

À informação contida em uma variável que só pode assumir dois estados dá-se o nome de BIT, abreviatura de *Binary digiT*, unidade elementar de informação utilizada pelos computadores.

A representação de informação pode ser vista como um agrupamento de bits.

Ao agrupamento de oito bits dá-se o nome de BYTE. Cada byte pode representar 256 informações diferentes (2^8).

Ao agrupamento de 16 bits dá-se o nome de palavra, também conhecida por WORD, seu nome original na língua inglesa. O tamanho da palavra pode variar conforme o processador utilizado. Pode ser de 16 bits, 32 bits ou 64 bits. Para os CLPs padroniza-se o tamanho de uma palavra de 16 bits. Neste caso uma palavra pode representar 65536 informações diferentes (2^{16}). Também podem ser utilizadas palavras duplas (*double word*) de 32 bits.

No sistema posicional de numeração cada dígito tem associados dois valores, sendo o seu valor intrínseco, ou seja, o valor do dígito, e o seu peso correspondente, dependendo da posição que ocupa no conjunto de dígitos, como ilustra a Figura B.1.

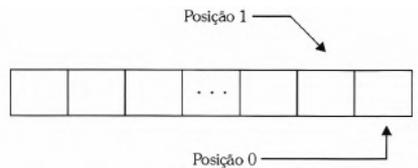


Figura B.1 - Sistema posicional.

Para o cálculo desse peso consideram-se os seguintes parâmetros:

- ◆ **Base:** número máximo de símbolos que podem ser utilizados para codificar a informação. Um sistema de base n admite n símbolos diferentes: 0, 1, 2, ..., $n - 1$. Por exemplo, o sistema decimal admite dez dígitos diferentes (de 0 a 9).
- ◆ **Peso:** representação da posição relativa do símbolo no conjunto das posições, variando a partir da primeira posição da direita (a menos significativa), aumentando uma unidade por cada posição sucessivamente mais à esquerda.

B.1 Sistema decimal

A codificação de números no sistema decimal utiliza combinações de dez dígitos, compreendidos entre 0 e 9. Por esta razão, o peso de cada dígito dentro da palavra é dado em função de potências de 10. A decomposição de um número decimal é possível, multiplicando o valor intrínseco de cada posição pelo seu peso e somando os produtos obtidos. Isso é ilustrado na Figura B.2.

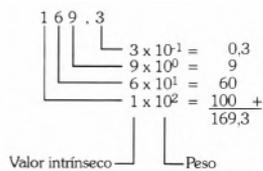


Figura B.2 - Sistema decimal.

B.2 Sistema binário

Utiliza apenas dois dígitos para codificar a informação, 0 e 1. Esse sistema é utilizado internamente nos sistemas computacionais para o processamento das informações.

A representação de qualquer número no sistema binário é composta de uma seqüência de bits, em que o peso de cada dígito é dado em função de potências de 2 (2^n), uma vez que o sistema binário só admite dois dígitos. A Figura B.3 mostra um exemplo do número **1101** (em binário) decomposto para encontrar o seu valor equivalente no sistema decimal (no caso, 13).

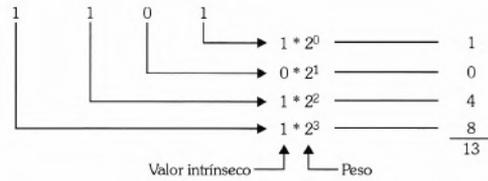


Figura B.3 - Sistema binário.

B.3 Sistema hexadecimal

Admite 16 dígitos, os algarismos de 0 a 9 mais as letras de A a F. Os dígitos de A a F correspondem aos números decimais de 10 a 15 respectivamente. Em uma palavra do sistema hexadecimal, o peso de cada dígito é função de potências de 16.

Esse sistema de numeração é bastante utilizado, pois é preciso lembrar-se de que uma palavra é composta por 16 bits. Além disso, a sua utilização na codificação de dígitos binários (dispostos em grupos de 4 bits) simplifica a interpretação da informação. A Figura B.4 mostra um exemplo de decomposição do número 1B30 (em hexadecimal) no seu valor correspondente em decimal (neste caso, 6920).

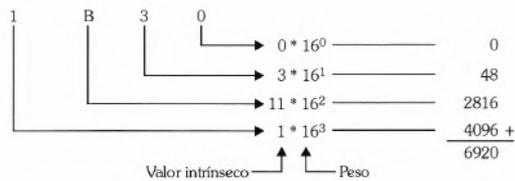


Figura B.4 - Sistema hexadecimal.

A Tabela B.1 apresenta a codificação de informação utilizando os sistemas de numeração decimal, hexadecimal e binário.

Decimal	Hexadecimal	Binário
0	0	0000
1	1	0001
2	2	0010
3	3	0011
8	8	1000
9	9	1001
10	A	1010
11	B	1011
14	E	1110
15	F	1111

Tabela B.1- Sistemas de numeração decimal, hexadecimal e binário.

B.4 Conversão de bases

Devido à existência e à utilização de vários sistemas de numeração, são necessários métodos ou regras que tornem possível a conversão de números de uma base em outra qualquer.

B.4.1 Conversão de decimal em outra base

Para efetuar a conversão do sistema decimal em um sistema diferente, utiliza-se o método das divisões sucessivas, o qual consiste em dividir, sucessivamente, o número decimal pela base de conversão (2 no sistema binário e 16 no sistema hexadecimal). Os restos das divisões, mais o último quociente, são utilizados para formar o dígito equivalente na outra base.

Exemplo: Converter o valor decimal 28 na base binária. A solução encontra-se na Figura B.5.

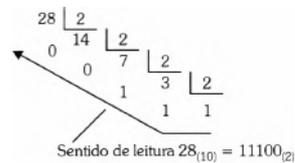


Figura B.5 - Conversão de decimal em binário.

B.4.2 Conversão de outra base em decimal

Para converter qualquer base em decimal, basta utilizar o método das multiplicações sucessivas, ou seja, multiplicar o valor intrínseco de cada posição pelo seu peso e somar todos os produtos obtidos.

Dado um número qualquer, em uma base qualquer:

$$a^n a^{n-1} a^{n-2} \dots a^1 a^0, a^{-1} a^{-2} \dots$$

É possível determinar o valor decimal desse número, aplicando a seguinte expressão:

$$a_n x b^n + a_{n-1} x b^{n-1} + \dots + a_1 x b^1 + a_0 x b^0 + a_{-1} x b^{-1} + a_{-2} x b^{-2} + \dots$$

Sendo **b** a base a que o número pertence.

Exemplo 1: Qual o valor equivalente, em decimal, do número 1101₍₂₎ (em que ₍₂₎ significa sistema binário)?

Neste caso, a base é igual a 2 porque o número está no sistema binário.

$$\text{Então, } 1101_{(2)} = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = 8 + 4 + 0 + 1 = 13_{(10)}$$

Exemplo 2: Qual o valor equivalente, em decimal, do número 1FF₍₁₆₎?

Neste caso, como se trata do sistema hexadecimal, a base é 16.

$$\text{Então, } 1FF_{(16)} = 1 \times 16^2 + 15 \times 16^1 + 15 \times 16^0 = 256 + 240 + 15 = 511_{(10)}$$

B.5 Sistemas de codificação avançados

Os sistemas descritos anteriormente são os mais comuns na codificação de informação. No entanto, existem outros sistemas de codificação mais específicos que não utilizam o sistema posicional, mas são também de elevada importância na codificação da informação.

B.5.1 Binary Coded Decimal (BCD)

O BCD é uma codificação em que cada um dos dígitos decimais que compõem o número é codificado como número binário de 4 bits.

Por exemplo, os dígitos 3 e 9 são codificados em BCD por:

- ♦ 3 => 0011
- ♦ 9 => 1001

O número 39 é codificado em BCD por:

♦ 39 => 0011 1001

Na Tabela B.2 são ilustrados os códigos BCD de alguns números decimais.

Decimal	BCD
0	
1	0000 0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001
10	0001 0000
11	0001 0001

Tabela B.2 - Equivalência do código BCD de números decimais.

B.5.2 Código Gray

O código Gray é um tipo de codificação binária com a particularidade de a transição de um número para o próximo requerer a mudança de apenas um dígito. A Tabela B.3 exibe a obtenção do código Gray a partir de números decimais.

A sua aplicação típica ocorre em sistemas de codificação de posição ('*encoders*') e na distribuição das células dos mapas de Karnaugh.

Decimal	Código Gray
0	0000
1	0001
2	0011
3	0010
4	0110
5	0111
6	0101
7	0100
8	1100
9	1101

Tabela B.3 - Equivalência de números decimais e código Gray

Referências Bibliográficas

- ALLEN-BRADLEY. **Micrologix 1000 Programmable Controllers, User Manual**, s.l, 2006.
- BABB, M. **IEC 1131-3: A Standard Programming Resource for PLCs**. Control Engineering, pg. 45-49, March 1996.
- BLANCHARD, M. **Comprendre, maitriser et appliquer le Grafset**. Toulouse: Cepadues, 1979.
- BOLTON, W. **Programmable Logic Controllers**. Oxford: Elsevier-Newnes, 2006.
- BRYAN, L.A. **Programmable controllers: Theory and implementation**. 2 ed. Atlanta: An Industrial Text, 1997.
- CEI/IEC - COMISSÃO ELECTROTÉCNICA INTERNACIONAL. **Programmable Controllers: Part 3: Programming Languages**. First edition. International Standard IEC 1131-3, 1993.
- DAVID, R.; ALLA H. **Du Grafset aux réseaux de Petri**. Paris: Hermes, 1989.
- DAVID, R. **Grafset: A powerful Tool for Specification of Logic Controllers**. IEEE Transactions on Control Systems Technology, vol. 3, n. 3, setembro de 1995.
- FESTO DIDACTIC. **Programmable logic controllers Basic level TP301: Textbook**. Germany: Denkendorf, 2002.
- FRANCHI, C.M. **Acionamentos Elétricos**. 3 ed. São Paulo: Érica, 2008.
- GE FANUC. **Series 90-30/20/Micro Programmable Controllers: Reference Manual**, 1998.
- HACKWORTH, J.R.; HACKWORTH, F.D. Jr. **Programmable Logic Controllers: Programming Methods and Applications**. Asia: Prentice-Hall, 2003.
- INDEL. **Indel Indústria Eletrônica ICP-24R**. Disponível em: <http://www.indel.com.br/eletronica/pt/index.php?u=icp.php>, acessado em 26/03/2008.
- JACK, H. **Automating Manufacturing Systems with PLCs**, v. 4.6. Disponível em <http://claymore.engineer.gvsu.edu/~jackh/books.html>, acessado em 20/02/2008.
- JOHN, K.H.; TIEGELKAMP, M., **IEC 61131-3: Programming Industrial Automation Systems**. Berlin: Springer-Verlag, 2001.
- KUPHALDT, T.R. **Lessons In Electric Circuits**. V. IV, Digital Fourth Edition. Disponível em: <http://openbookproject.net/electricCircuits/>.

LAMPÉRIÈRE-COUFFIN S. et al **Formal Validation of PLC Programs: a survey**, ECC'99: European Control Conference, 1999.

LECOQ, H. **Programmable Logic Controllers Handbook of Manufacturing Automation and Integration**, Ch VII. 11, p. 805-821, 1989.

LEWIS, R. **Programming industrial control systems using IEC 1131-3**,

Control Engineering Series 50, p. 28, 1998.

MELORE, P. **Your Personal PLC Tutorial** Ed. by P. Melore, 1997.

Melsec FX Family Programmable Logic Controllers Beginners Manual.

Disponível em: <http://mitsubishi-automation-resource-mirror.de/resources/manuals/166388.pdf>, acessado em 26/03/2008.

MINTCHELL, G. **PLCs Power Programming Tools, Control Engineering**,

Jan/Feb p. 48-55, 1999.

PARR, E.A. **Programmable Controllers An engineer's guide**. Third edition.

OXFORD: Newnes, 2003.

PLC Open. Disponível em: <http://www.plcopen.org>, acessado 12/10/2007.

ROCKWELL AUTOMATION. **Fundamental of Sensing**. USA: novembro de 1999.

ROUSSEL, J., LAMPÉRIÈRE-COUFFIN, S.; LESAGE, J. IEC 60848 ET IEC61131-3:

deux norms complémentaires. **Journée d'études 'Nouvelles percées dans les**

langages pour l'automatique'.

SCNHÉIDER ELETRIC. **Zelio Logic Tutorial**. Disponível em:

[http://www.schneider-electric.fi/Downloads/PDF/Zelio/Zelio Soft start up guide EN.pdf](http://www.schneider-electric.fi/Downloads/PDF/Zelio/Zelio%20Soft%20start%20up%20guide%20EN.pdf).

_____. **Zelio Logic Start up**. Disponível em:

[http://www.schneider-electric.fi/Downloads/PDF/Zelio/Zelio Soft start up guide EN.pdf](http://www.schneider-electric.fi/Downloads/PDF/Zelio/Zelio%20Soft%20start%20up%20guide%20EN.pdf).

SIEMENS. **Ladder Logic (LAD) for S7-300 and S7-400 Programming**

Reference manual Germany: Siemens. 1998.

_____. **S7-200 Starter Kit**. Germany: Siemens, 1999.

_____. **El S7-200 en una hora**. Germany: Siemens, 1999.

_____. **Microsistema SIMATIC S7-200: El S7-200 en dos horas**. Germany: Siemens, 2000.

_____. **S7-200 Programmable Controller System Manual**. Germany: Siemens, 08/2005.

_____. **STEP2000: Basics of PLCs**. Germany: Siemens, 2000.

SILVA, F.B.S. **Curso de Controladores Lógicos Programáveis**. Rio de Janeiro:

LEE-UERJ, 1998.

Marcas Registradas

Zelio Logic, Modicon Quantum e Zelio Soft são marcas registradas da Schneider Electric Ltda.

MicroWin, S7-200, S7-300 e Step 7 são marcas registradas da Siemens.

Micrologix, SLC 500 e RSLogix500 são marcas registradas da Allen-Bradley.

ICP - 24 R e MastProg são marcas registradas da Indel Eletrônica Ltda.

Série 90 é marca registrada da GE Fanuc.

IPC PSI é marca registrada da Festo.

As marcas comerciais, nomes comerciais, nomes de produtos e logotipos de terceiros incluídos neste livro pertencem aos seus respectivos proprietários.

Glossário

A/D. Veja conversor analógico/digital.

Ação. Instrução de saída associada a etapas de um Grafcet ou SFC.
Algoritmo. Descrição do comportamento de um sistema através de uma seqüência de instruções.

Analógico(a). Sinal que possui característica de valores contínuos entre dois intervalos.

And. Operação lógica entre duas ou mais variáveis cujo resultado é verdadeiro somente se todas as variáveis de entrada também forem.

Aplicação. Uso de rotinas baseadas em microprocessadores ou microcontroladores para uma tarefa específica.

ASCII. Código binário utilizado para representar caracteres alfanuméricos, numéricos, pontuações e de controle.

Assíncrono. Operações que ocorrem sem sinal de sincronismo externo.

Atuador. Dispositivo que tem a finalidade de acionar algum dispositivo elétrico, pneumático ou hidráulico.

Barragem de tempo. Unidade de tempo gerada pelo sistema para instruções de temporização.

Baud. Unidade de medida relativa à velocidade de transmissão/recepção de dados. Usualmente 1 baud = 1 bit/s.

BCD. *Binary Coded to Decimal.*

Biestável. Também conhecido como *Flip-Flop*, tem por característica memorizar o último estado ativado de dois possíveis.

Binário. Sistema de numeração que utiliza apenas dois dígitos: 0 e 1.

Bit. Abreviação das palavras inglesas *Binary Digit*. É a unidade básica de informação de um sistema binário.

Borda de descida. Instante em que uma variável binária muda de 1 para 0.

Borda de subida. Instante em que uma variável binária muda de 0 para 1.

Byte. Grupo de 8 bits.

CA. Corrente alternada.

CC. Corrente contínua.

CI. Circuito integrado.

Clock. Palavra inglesa equivalente a *relógio*, em português. É um sinal utilizado como referência para sincronismo de unidades eletrônicas.

CLP. Controlador lógico programável.

Coletor aberto. Saída que pode fornecer um dos estados em nível lógico 0 e o outro flutuante.

Contador. Elemento responsável por detectar e contar eventos ocorridos.

Contato NA. Contato normalmente aberto, ou seja, em repouso não permite a passagem de energia.

Contato NF. Contato normalmente fechado, ou seja, em repouso permite a passagem de energia.

Contato. Elemento que permite ou não a passagem de energia.

Contator. Elemento semelhante a um relé, utilizado tipicamente para acionamentos elétricos.

Conversor analógico/digital. Dispositivo que transforma sinais analógicos em números binários que podem ser utilizados por sistemas microprocessados.

Debouncing. Remoção de ruídos de um contato eletromecânico.

Decremento. Diminuição de uma unidade do valor atual de um contador.

Digital. Variável que admite apenas dois estados: 1 ou 0. O mesmo que binário.

Diodo (retificador). Dispositivo eletrônico utilizado para converter corrente alternada em corrente contínua.

Display. Mostra informações em uma tela.

E/S. Entradas ou saídas. Equivalente a *I/O (Input/Output)* da língua inglesa.

Endereço. (1) A localização de uma posição na memória de um sistema computacional onde uma determinada informação é armazenada. (2) O valor alfanumérico utilizado para identificar uma posição específica em que está ligado um elemento de E/S.

Entrada. Designação para a informação enviada para processamento em um computador.

Estado sólido. Nome genérico para designar circuitos integrados, transistores, diodos etc., sem a utilização de qualquer elemento eletromecânico.

Etapa. (1) Corresponde a um estado de determinado sistema discreto. (2) Um dos elementos básicos do Grafset ou da linguagem SFC.

FBD (Function Block Diagram). Linguagem gráfica representada por blocos funcionais.

FIFO (First Input First Output). O primeiro elemento armazenado em uma pilha vai ser o primeiro a ser retirado.

Firmware. Programa gravado em uma memória não-volátil de um sistema microcontrolado/microprocessado responsável por controlar o funcionamento do equipamento.

Flip-flop. Veja biestável.

Fotoacoplador. Dispositivo composto por um LED transmissor em um dos lados e por um receptor sensível à radiação luminosa no outro, que garante isolamento galvânico entre o receptor e o transmissor.

Fotodiodo. Diodo normalmente polarizado reversamente, cuja condução é proporcional à radiação luminosa que recebe.

Fototransistor. Transistor que conduz proporcionalmente a quantidade de radiação luminosa recebida.

Gibibyte. Equivalente a 2^{30} bytes.

Gigabyte. Equivalente a 10^6 unidades. 1 GB equivale a 1.000.000 bytes.

Grafcet. Método gráfico de modelagem utilizado para descrever o comportamento lógico do seqüenciamento gráfico de funções.

Gray (código de). Código que tem como característica a variação de apenas um dígito binário entre dois elementos consecutivos. É normalmente utilizado em codificadores (*encoders*).

Hardware. Conjunto de dispositivos físicos interdependentes que compõem um equipamento.

1

I/O (Input/Output). Veja E/S.

IEC (International Electrotechnical Commission). Comissão Eletrotécnica Internacional.

IEEE (Institute of Electrical and Electronic Engineers). Instituto de Engenheiros Eletricistas e Eletrônicos.

IHM. Interface Homem/Máquina.

IL (Instruction List). Lista de Instruções. Uma das cinco linguagens de programação para CLPs especificadas pela norma IEC 61131-3.

Implementação. A fase do ciclo de vida de um *software* (programa computacional, documentação e dados) no contexto de um sistema de informação, que corresponde à elaboração e preparação dos módulos necessários à sua execução.

Implementar. Significa desenvolver as ações necessárias para concretizar um projeto.

Instrução. Comando enviado a um sistema computacional para que este realize uma tarefa específica.

Interface de entrada analógica. Circuito de entrada que utiliza um conversor analógico/digital para converter um sinal contínuo, fornecido por um dispositivo analógico, em um valor digital que pode ser utilizado pelo processador.

Interface de saída analógica. Circuito de saída que utiliza um conversor digital/analgico para converter os valores digitais produzidos pelo sistema computacional em um valor analógico reconhecido pelo dispositivo a ela conectado.

Interface. Circuito eletrônico que permite a comunicação entre a CPU e os dispositivos periféricos.

Intertrayamento. Lógica responsável por permitir ou não o acionamento de um determinado dispositivo, dependendo do estado de outro.

K

Kibibyte. Equivalente a 1.024 bytes. Seu símbolo é KiB (O K é maiúsculo).

Kilo. Prefixo indicativo de 1.000 unidades. Seu símbolo é k (minúsculo).

Kilobyte. Equivalente a 1.000 bytes. Seu símbolo é KB.

Ladder. Veja linguagem *Ladder*.

LAN (Local Area Network). Rede local.

LED. Diodo emissor de luz.

Linguagem Assembly. Também conhecida como linguagem de máquina. Linguagem de programação simbólica que pode ser utilizada para enviar instruções diretamente a um processador ou microcontrolador.

Linguagem de programação. Conjunto de regras que define sintaticamente as instruções válidas.

Linguagem Ladder. Linguagem baseada em contatos elétricos e bobinas. É uma das linguagens gráficas especificadas na norma IEC 61131-3.

Mebibyte. Equivalente a 2^{20} bytes (2^{10})². Seu símbolo é MiB.

Mega. Prefixo equivalente a 10^6 unidades. Seu prefixo é M.

Megabyte. Equivalente a 1 milhão de bytes. Seu símbolo é MB.

Memória de aplicação. Uma das partes do sistema de memória responsável por armazenar um programa aplicativo e seus dados associados.

Memória. Dispositivo eletrônico responsável pelo armazenamento de informações.

Microcontrolador. Dispositivo eletrônico que inclui uma unidade de processamento, memórias, interfaces de comunicação e outras em um único circuito integrado.

Microprocessador. Elemento com capacidade computacional para processar instruções aritméticas e funções lógicas.

Mnemônico. Nome reservado de uma família de códigos operacionais que realizam tarefas semelhantes em um processador.

Módulo de entrada de termopar. Módulo que amplifica, digitaliza e converte um sinal de entrada proveniente de um termopar em um sinal digital equivalente à temperatura lida.

Monoestável. Um pulso de breve duração na entrada de um monoestável faz com que este gere um pulso de duração maior na saída.

NA. Normalmente aberto.

Não-volátil. Memória que retém o seu conteúdo mesmo na ausência de alimentação externa.

NF. Normalmente fechado.

NPN (sensor). (1) Também conhecido como sensor do tipo dreno (*sink*). Caracteriza-se por enviar um nível lógico 0 quando o sensor detecta algo. (2) Um dos tipos de transistor bipolar.

OFF. Desligado.

Off-line. Fora de operação.

ON. Ligado.

On-line. Em operação.

Output. Palavra inglesa equivalente à saída.

Palavra (*word*). Veja *Word*.

Planta. Ambiente industrial, processo industrial que se deseja controlar.

PLC (*Programmable Logic Controller*). O mesmo que CLP.

PNP (sensor). (1) Também conhecido como sensor do tipo fonte (*source*). Caracteriza-se por enviar um nível lógico 1 quando o sensor detecta algo. (2) Um dos tipos de transistor bipolar.

Pressostato. Dispositivo que abre ou fecha um contato elétrico ao ser atingida uma determinada pressão.

Programa aplicativo. Conjunto de instruções que fornece controle, aquisição de dados e capacidade de geração de relatório para um processo específico.

Programação. Codificação de instruções em uma determinada linguagem.

Rack. Unidade física dotada de barramento de alimentação e comunicação onde são conectados os módulos de um CLP.

Range. Faixa de valores possíveis para uma determinada variável.

Receptividade. Condição lógica a ser satisfeita para que um processo transite entre etapas.

Redundância. Existência de um ou mais circuitos iguais para realizar a mesma função. Normalmente um deles é ativo e os outros são utilizados como unidades de reserva que assumem o controle em caso de falha do circuito principal.

Relé. Dispositivo eletromecânico composto de uma ou mais bobinas e contatos elétricos que comutam quando sua bobina é energizada.

SCADA (*Supervisory Control And Data Aquisition system*). O mesmo que sistema supervisório.

Scan. Leitura e execução de instruções de programa.

Sensor. Dispositivo capaz de detectar variações de uma variável física.

Setpoint. Ponto de ajuste. Corresponde ao valor desejado de uma determinada variável física.

SFC (*System Function Chart*). Seqüenciamento gráfico de funções, uma das linguagens gráficas de programação especificadas pela norma IEC 61131-3. É derivada diretamente do Grafcet.

Sinal analógico. Um sinal contínuo que varia suavemente dentro de uma faixa de valores.

Sink. Dreno. Uma configuração elétrica que faz com que um dispositivo receba corrente quando está ativo.

Sintaxe. Regras que governam a estrutura de uma linguagem.

Sistema. Conjunto de partes combinadas entre si para realizarem alguma tarefa em

particular.

Software. Programa que controla o processamento de dados de um sistema.

Solenóide. Elemento eletromagnético que converte corrente em um movimento linear de um êmbolo.

Source. Fonte. Uma configuração elétrica que fornece corrente quando o dispositivo está ativo.

ST (*Structured Text*). Veja Texto Estruturado.

Subprograma. Programa semi-independente que parte de um programa principal maior. Responsável por executar uma seqüência de instruções predefinida quando chamada a partir do programa principal.

Sub-rotina. Conjunto de instruções que executa uma tarefa específica, que pode ser chamada a partir de um programa principal.

Tabela-verdade. Tabela que mostra o estado de uma dada saída em função de todas as combinações possíveis das variáveis lógicas de entrada.

Tempo de varredura. Tempo para que a CPU execute um ciclo completo de leitura.

Temporização (instruções de). Comandos que permitem a um CLP executar funções de temporização do tipo retardo para ligar ou desligar uma determinada saída.

Termistor. Transdutor de temperatura que exhibe uma variação da sua resistência elétrica intema proporcional à variação da sua temperatura.

Termopar. Junta bimetálica que fornece uma tensão elétrica proporcional à sua temperatura.

Termostato. Elemento que abre ou fecha um contato elétrico ao atingir uma determinada temperatura.

Texto estruturado (ST). Linguagem textual de alto nível utilizada na programação de computadores. É uma das linguagens textuais definidas pela norma IEC 61131-3.

Transdutor. Dispositivo utilizado para converter parâmetros físicos, tais como temperatura, pressão e peso, em sinais elétricos.

Transição. Elemento responsável por controlar o progresso entre uma etapa e outra em um diagrama Grafcet ou SFC.

Transistor. Elemento de comutação eletrônico formado por pastilhas semicondutoras do tipo N ou P. Os bipolares podem ser do tipo NPN ou PNP.

Transmissor. Transmite informações de sensores em uma determinada faixa de valores de tensão ou corrente.

TRIAC. Dispositivo eletrônico semicondutor capaz de controlar a potência de cargas elétricas.

TTL (transistor-transistor logic). Uma família lógica de semicondutores caracterizada pela alta velocidade de comutação e dissipação média de potência, cujos elementos básicos são transistores bipolares com múltiplos emissores.

Variável. Grandeza que assume determinado valor em cada instante de um conjunto possível de valores.

Vca. Tensão em corrente alternada.

Vcc. Tensão em corrente contínua.

Volátil. Memória que perde seu conteúdo na ausência de alimentação externa.

Watch dog. Cão de guarda. Elemento responsável por supervisionar os programas em execução de forma a garantir que estes concluam suas tarefas dentro de um tempo máximo preestabelecido.

Word. Número de bits que uma CPU utiliza para realizar as instruções ou operações de dados. Uma palavra é composta por um número fixo de bits. Trata-se do tamanho em bits que forma as instruções básicas de um microprocessador ou microcontrolador. É usual considerar 16 bits o tamanho de uma palavra em CLPs.

XOR. OU-EXCLUSIVO.

Índice Remissivo

A

Ação(ões)
com retardo, 249
condicionais, 249
contínuas, 249
impulsionai, 251
limitada, 250
memorizadas, 252
Agrupamento de minitermos, 178
Álgebra de Boole, 142
Alvo-padrão, 77
Analogicos, **68**
Aplicações dos controladores lógicos
programáveis, 28
Arquitetura dos CLPs, 29
Atuadores, 21, 23, 24
Auto-retenção, 129
Avaliação de leitura dos degraus, 125

B

Bloco de
contatos, 61
função, 115
Bobina(s), 65, 70
retentivas, 129
Borda de
descida, 130
subida, 130
Byte, 34, 98, 99

C

Chave(s)
automáticas, 64
botoeira, 58
com retenção, 59
de contatos múltiplos, 59
fim de curso, 60
Ciclo de varredura, 40

Circuito
de disparo, 70
de saída, 70
detector, **88**
CLP compactos, 42
Código Gray, 536
Comparação do CLP, 26
Contador, 330
bidirecional, 198
crescente, 196, 200
decrecente, 197
Contato(s)
auxiliares, 330, 331
momentâneo, 308, 323
na vertical, 123
normalmente aberto, 58
normalmente fechado, 58
Contatores, 21
Continuidade, 115, 116, 126, 138
Controladores, 23-25, 69, 109
programáveis, 24
Controle, 60
Convergências, 260
Conversão de diagramas elétricos, 122
Counter, 200
CPU, 30-32, 36, 37

D

Definição da NEMA, 24
Degrau, 114, 115, 126, 170, 199, 201,
215
Discretos, **68**
Divergências, 260
Double word, 35
Download, 38, 44, 325
DPDT, 61

E

Encoders, 338

Entrada(s)
analógica, 48
contínuas, 48
de dados, 49
digital, 47
e saídas, 36
Etapa inicial, 244, 290, 292, 293, 305,
310, 315, 316
Etiqueta, 223
Evolução do Grafset, 245

F

Feixe direto, 83
Fieldbus, 37
Fluxo reverso, 116
Fotodetector, 83
Função(ões)
E, 146
incompletamente especificadas, 181
inversora, 145
NÃO-E, 159
NÃO-OU, 162
NÃO-OU-EXCLUSIVO, 167
OU, 152-156, 166
Function Block Diagram, 107, 145
IEEE. 35
IHM. 29. 36. 42
Imagem das
entradas, 40
saídas, 40
Implicante primo essencial. 183
Implicantes, 182
Instrução, 95, 108, 114. 119. 126. 128.
129, 131-133, 198, 201, 203, 207.
208, 212-214, 222-224, 227-230. 296
Instruction List, 106

K

Kibibit, 35

L

Ladder Diagram, 106
Last Input First Output, 230
Latch, 201
Linguagem
assembly, 221
data, 109, 110, 117
SFC, 242
Lógica de contatos, 27

M

Mebibyte, 35
Memória(s), 30
de dados, 32
de programa, 32
EEPROM, 34
EPROM, 33
FLASH, 34
interna, 118
não-voláteis, 32
programável, 28
PROM, 33
RAM, 33
ROM, 32
voláteis, 32
Mnemônicos, 234
Modo de
execução, 38-40, 136
operação. 38
programação, 38, 214, 242, 331
Modulação do LED, 83
Módulos de
entrada, 46
saída, 53

N

NA, 111
NEMA, 24
NF, 111
Nibble, 34

O

One Shot
 Falling, 132
 Rising, 132
Operações
 adiadas, 229
 do CLP, 40
Operador
 IMP, 234
 LD, 225
 R, 228
 RET, 235
 S, 227
 ST, 225
Oscilador, 70

P

Painéis de relés, 24
Paralelismo, 272, 314
Parte
 de força, 49
 lógica, 49
Partida
 direta, 278
 estrela-triângulo, 279
 reversora, 278
Portas lógicas, 332
Preset, 200, 208
 time, 203
 value, 196, 197
Pulse Timer, 204
Push-button, 58

R

Receptividade, 257
 associada, 244
Relé(s), 21-23, 28, 29, 46, 53
 auxiliares, 118
 eletromecânicos, 27
 interno, 118
Repetição de
 contatos, 117, 139
 seqüência, 255
Representação de Grafset, 254

Retardo para
 desligar, 204, 212, 238
 ligar, 204, 205, 207, 208, 212, 217,
 238, 300
Run, 39
Rung, 114

S

Saída(s)
 a TRIAC, 55
 analógicas, 55
 digitais, 53, 329
 digital a relé, 54
 em estado sólido, **88**
Salto de etapas, 255
SCADA, 37
Scan time, 40
Segurança, 60
Seleção de seqüências, 254
Selo, 127
Sensor(es), 24, 67-69, 73, 76, 79, 80, 82,
 84, 90
 blindados, 73
 capacitivos, 76
 do tipo difuso-refletido, 85
 indutivo, 70
 retroreflexivo, **86**
 ultra-sônicos, 90
Sensor de proximidade
 capacitivo, 77
 indutivos, 69, 74
 ópticos, 82
 ultra-sônico, 87
Seqüência(s)
 com convergência, 308
 simples, 291, 294
 única, 253
Sequential Function Chart, 107
Setpoint, **68**
Single
 pole switch, 61
 throw, 61
Sistema
 combinacional, 142, 241
 computacional, 95
 de comunicação, 37
 seqüencial, 142, 195, 241, 243, 289

SPDT, 61
SPST, 61
String, 100
Structured Text, 107

T

Tabela de associação, 309
Temporizador(es), 330
 de pulso, 204, 238
 retentivo, 213
 TON, 207
Teorema de Morgan, 159, 161, 162, 164,
 165
Time Base, 208
Timer, 208
 Off Delay, 209
 On Delay, 205
Tipos de
 CLP, 41
 memória, 32
 módulos, 36
Transcrição da tabela-verdade, 174
Transdutores, **21**, 23-25
 de pressão, 38
Transição, 244
Transições consecutivas, 248

U

Unidade(s)
 Central de Processamento, 36
 organizacionais de programas, 97
Unlatch, 201
Upload, 38, 44
Utilização dos CLPs, 24

V

Valor
 acumulado, 203
 pré-selecionado, 203

W

Words, 120

Z

Zelio
 Logic, 122
 Soft 2, 325, 326, 330

Controladores Lógicos Programáveis

Destinada a técnicos, tecnólogos e engenheiros que atuam nas áreas de automação, mecatrônica e eletrotécnica, além de profissionais que desejam manter-se atualizados, esta publicação explica de maneira dinâmica e didática os fundamentos relativos a controladores lógicos programáveis (CLPs), bem como a sua implementação com o uso de técnicas de modelagem.

Aborda conceitos fundamentais de CLPs, as linguagens de programação Ladder, Sequenciamento Gráfico de Funções (SFC), Lista de Instruções (IL), Diagrama de Blocos Funcionais (FBD) e conversão de Grafcet em linguagem Ladder. Também apresenta os sensores e atuadores de forma clara e prática.

Apresenta exemplos resolvidos nos CLPs Allen-Bradley, Schneider Electric e Siemens, além de implementações em um controlador que segue a norma IEC 61131-3. Há exercícios propostos e apêndices sobre os sistemas de numeração e utilização do software Zelio Logic, ferramenta de apoio para melhor compreensão dos assuntos tratados.